

УФИМСКИЙ ГОСУДАРСТВЕННЫЙ АВИАЦИОННЫХ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ

Кафедра АСУ

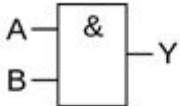

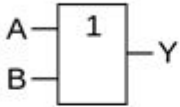

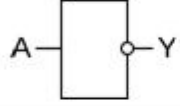
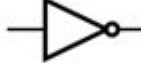
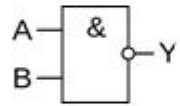

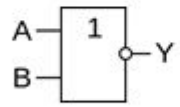

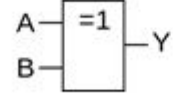

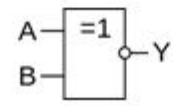

Дисциплина: Средства вычислительной техники

Алгебра логики. Цифровые микросхемы.

Казанцев Андрей Валерьевич

Уфа-2021

Структурные схемы логических элементов компьютера

Условное обозначение	Структурная схема (отечественное обозначение)	Структурная схема (зарубежное обозначение)	Таблица истинности															
И			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y (A&B)</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	Y (A&B)	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Y (A&B)																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
ИЛИ			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y (A∨B)</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	Y (A∨B)	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Y (A∨B)																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
НЕ			<table border="1"> <thead> <tr> <th>A</th> <th>Y (A)</th> </tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	A	Y (A)	0	1	1	0									
A	Y (A)																	
0	1																	
1	0																	
И-НЕ			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	Y	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
ИЛИ-НЕ			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
Исключающее ИЛИ			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	Y	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Y																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
Исключающее ИЛИ-НЕ			<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>Y</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	Y	0	0	1	0	1	0	1	0	0	1	1	1
A	B	Y																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

Триггер

Важнейшей структурной единицей **оперативной памяти** компьютера, а также внутренних регистров процессора, является триггер.

Регистр - устройство для хранения n -разрядных двоичных чисел

Триггер - это устройство позволяющее запоминать, хранить и считывать информацию (каждый триггер может хранить 1 бит информации).

Триггер — простейшее последовательное устройство, которое может находиться в одном из двух возможных состояний и переходить из одного состояния в другое под воздействием входных сигналов.

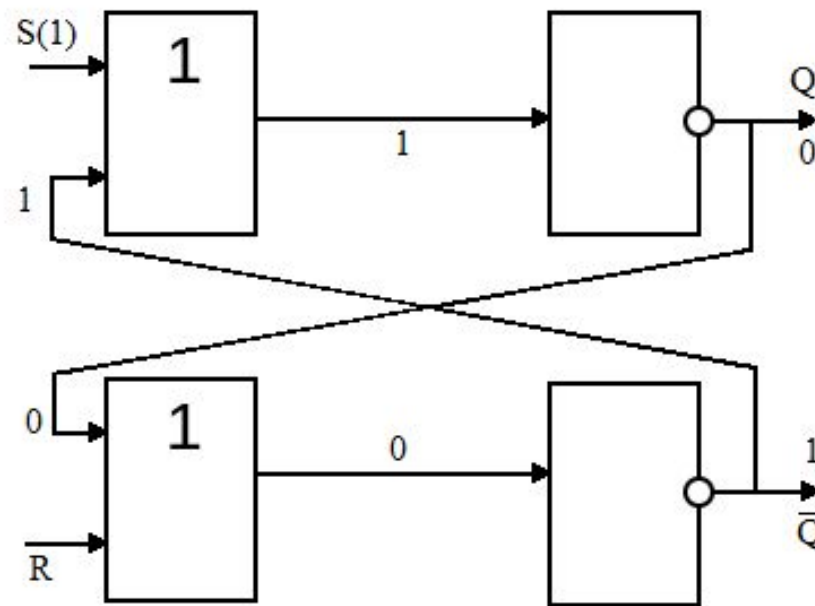


Схема RS-триггера

Триггеры классифицируют по различным признакам, поэтому существует достаточно большое число классификаций.

Классификация триггеров:

- способу приема информации;
- принципу построения;
- функциональным возможностям.

Различают **асинхронные** и **синхронные** триггеры.

Асинхронный триггер — изменяет свое состояние непосредственно в момент появления соответствующего информационного сигнала.

Синхронные триггеры — реагируют на информационные сигналы только при наличии соответствующего сигнала на так называемом входе синхронизации С (от англ. clock).

Различие триггеров по функциональным ВОЗМОЖНОСТЯМ

- с отдельной установкой состояния 0 и 1 (RS-триггеры);
- универсальные (JK-триггеры);
- с приемом информации по одному входу D (D-триггеры, или триггеры задержки);
- со счетным входом T (T-триггеры).

Входы триггеров обычно обозначают следующим образом:

S — вход для установки в состояние «1»;

R — вход для установки в состояние «0»;

J — вход для установки в состояние «1» в универсальном триггере;

K — вход для установки в состояние «0» в универсальном триггере;

T — счетный (общий) вход;

D — вход для установки в состояние «1» или в состояние «0»;

V — дополнительный управляющий вход для разрешения приема информации (иногда используют букву **E** вместо **V**).

Рассмотрим асинхронный RS-триггер

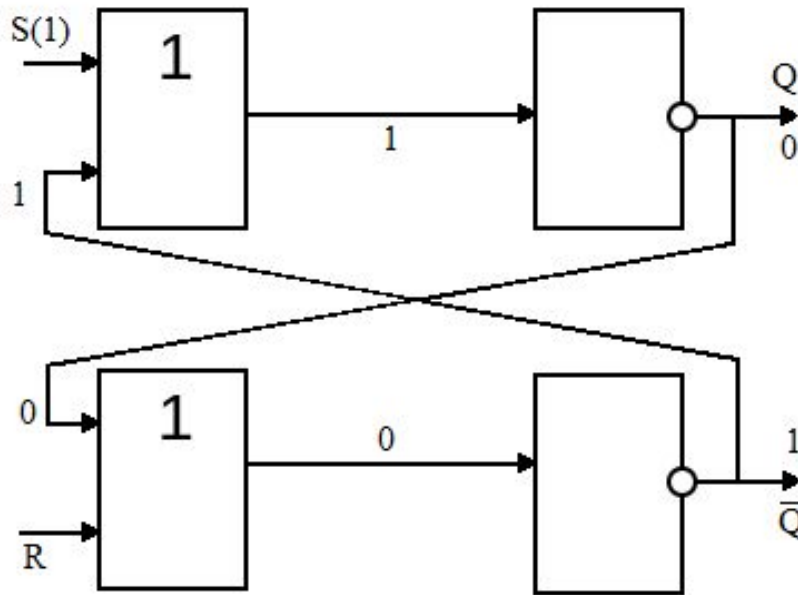


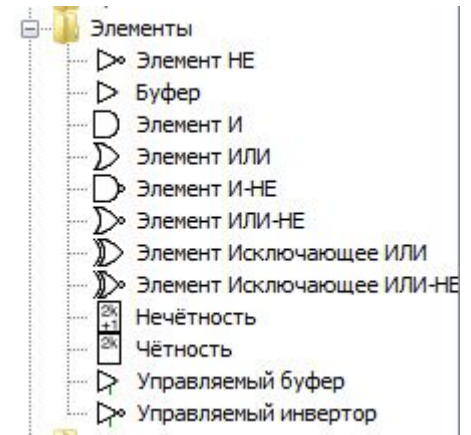
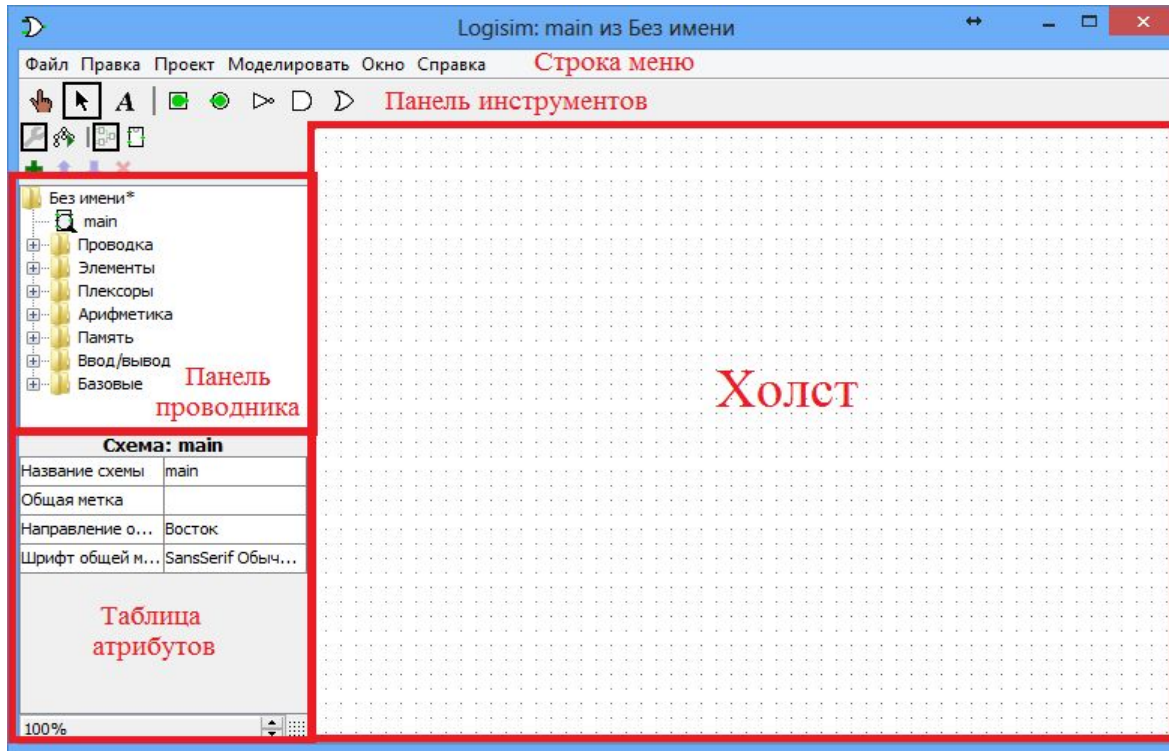
Схема асинхронного RS-триггера

Таблица истинности

S	R	Q	неQ
0	0	Хранение бита	
0	1	1	0
1	0	0	1
1	1	Запрещено	

Составление логических схем в программе Logisim

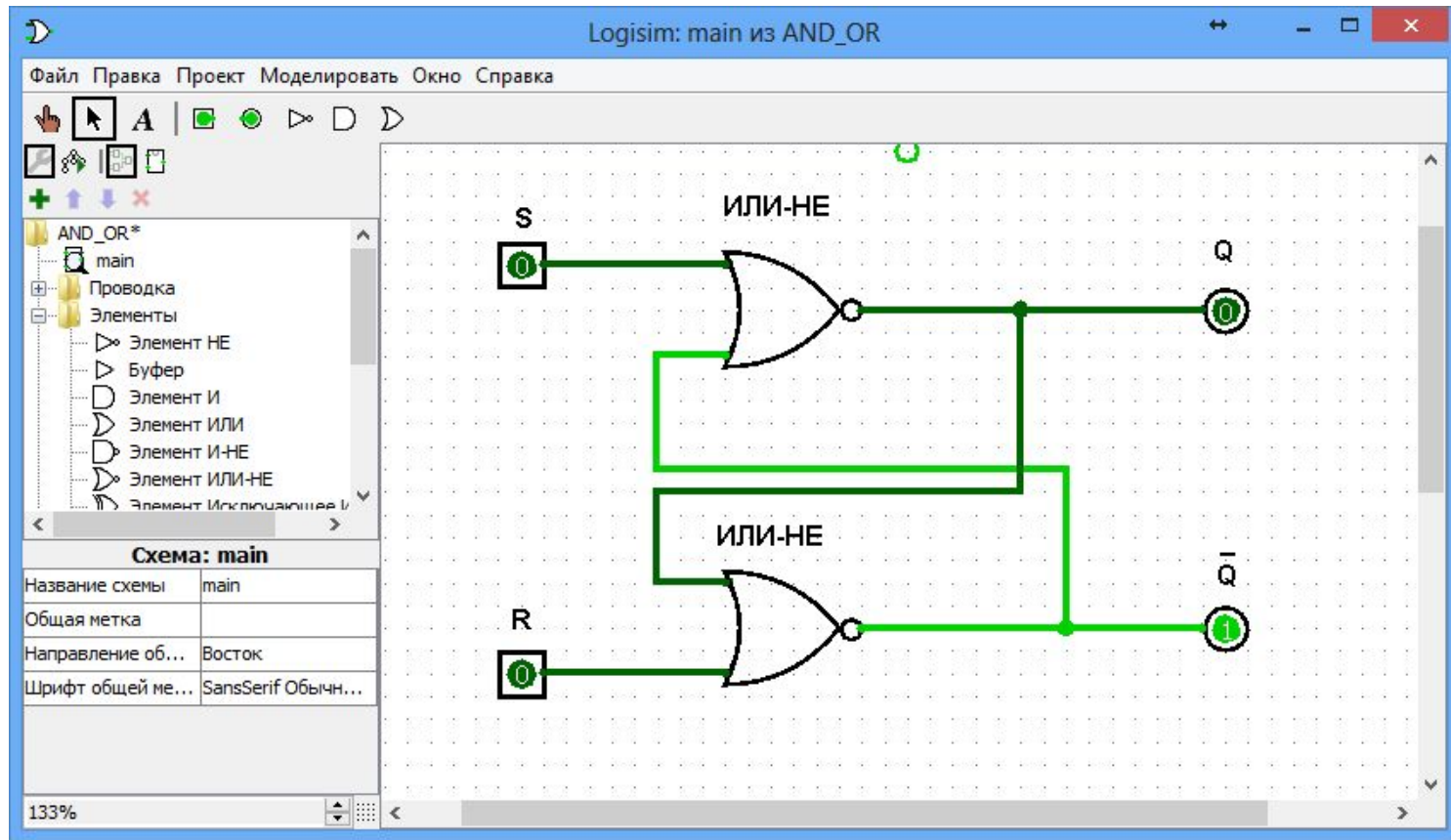
Logisim – это инструмент, позволяющий разрабатывать и моделировать электрические (логические) схемы, используя графический интерфейс пользователя.



Раздел панели проводника «Элементы»

Графический интерфейс Logisim

Работа в программе Logisim



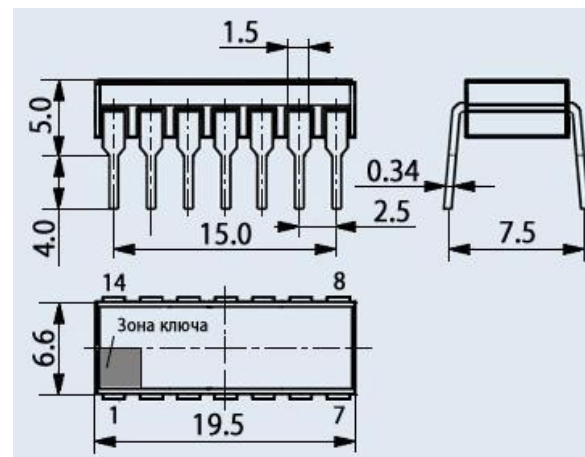
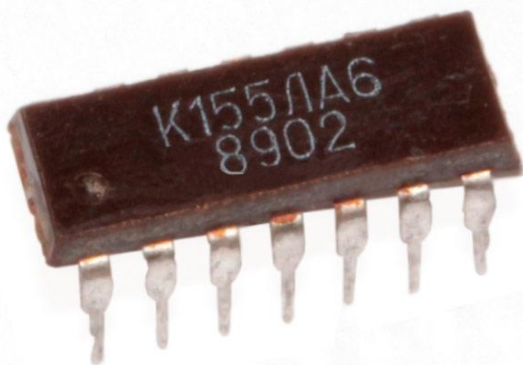
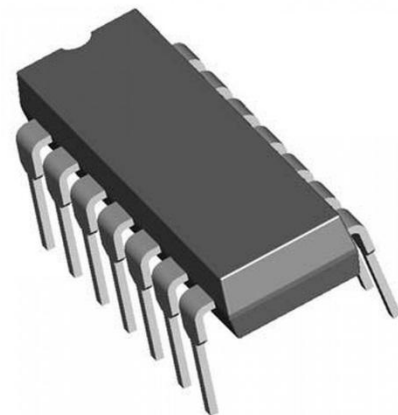
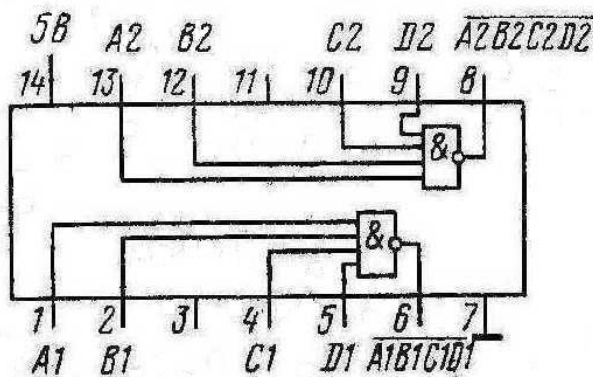
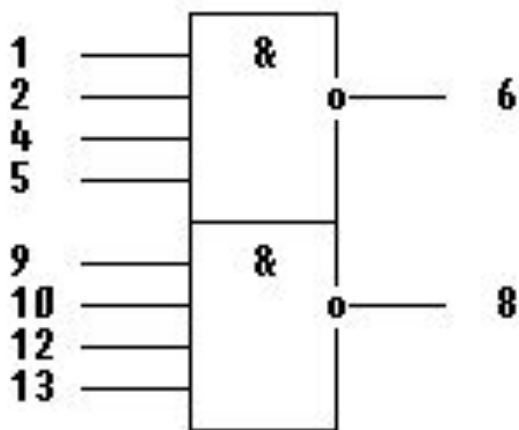
Здесь для реализации асинхронного RS-триггера используется 2 элемента ИЛИ-НЕ, и 4 контакта, причем 2 контакта на входы S и R и 2 контакта на выходы Q и неQ.

Цифровые логические элементы

- **«Строительные блоки» компьютера**, которые реализуют логические операции «И», «ИЛИ», «НЕ» и др.
- **Память**, для хранения чисел
- **Процессор**, в котором выполняются операции над числами
- **Устройства ввода-вывода**, где осуществляется прием и передача данных

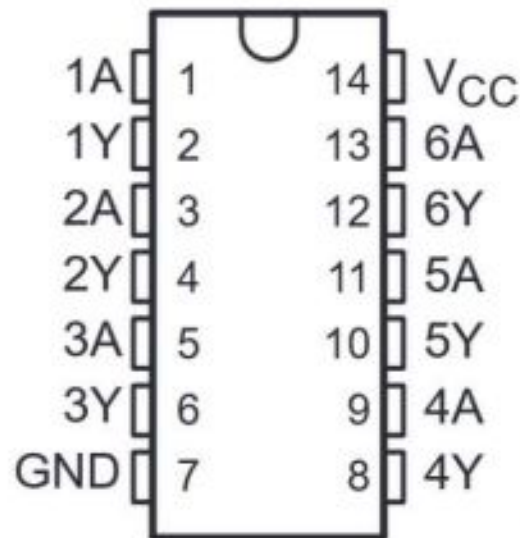
Цифровые микросхемы

Микросхемы К155ЛА6, КМ155ЛА6 (схема представлена ниже) представляют собой два логических элемента 2И-НЕ с большим коэффициентом разветвления по выходу.



Микросхема Texas Instruments SN7404

- six independent inverters

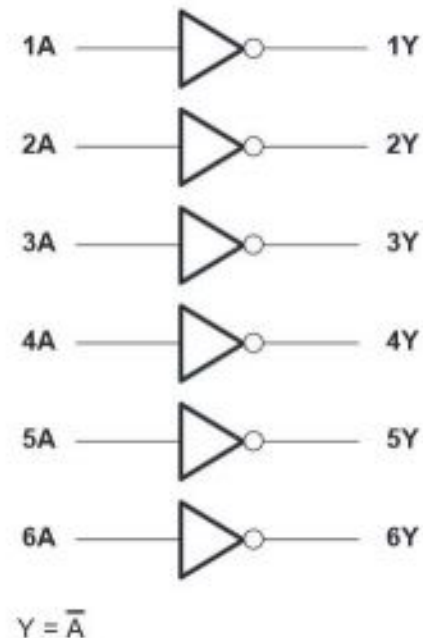


FUNCTION TABLE
(each inverter)

INPUT A	OUTPUT Y
H	L
L	H



logic diagram (positive logic)



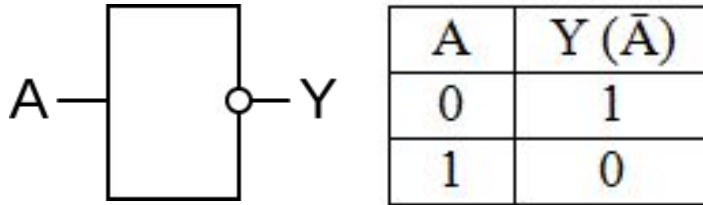
- <http://www.ti.com/lit/ds/symlink/sn7404.pdf>
- <http://www.ti.com/product/SN7404/technicaldocuments?keyMatch=SN7404N>

Электронные схемы логических элементов

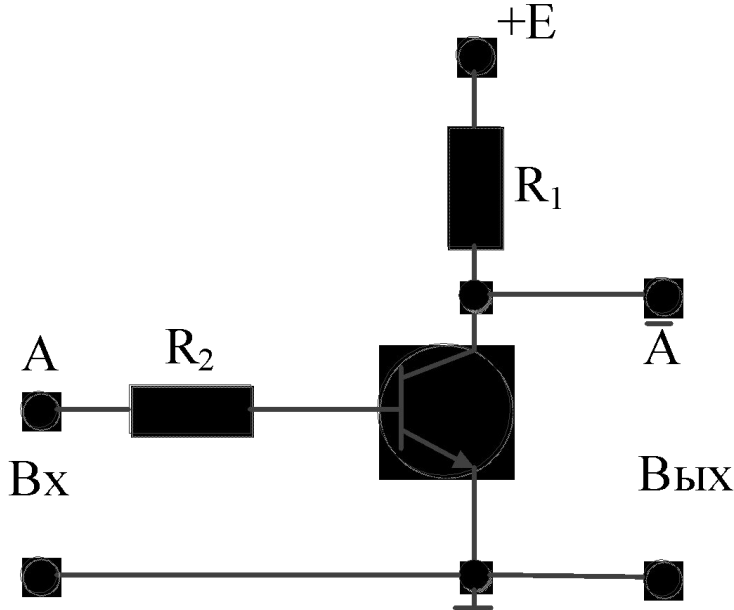
Базисные логические функции могут быть представлены как в дискретном исполнении, так и методами интегральной технологии. Базисные логические функции (логические элементы) «И», «ИЛИ» и «НЕ» могут выполняться на диодах, резисторах, биполярных полевых транзисторах.

В соответствии с конструкцией построения логических элементов различают **резисторно-транзисторную логику (РТЛ)**, **диодно-транзисторную (ДТЛ)**, **транзисторно-транзисторную логику (ТТЛ)**, а также логику на полевых транзисторах.

Операция «НЕ» (инверсия)



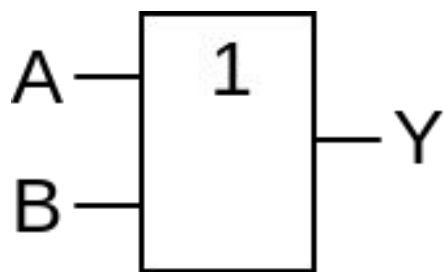
Логический элемент «НЕ» и его таблица истинности



Электронная схема, реализующая элемент «НЕ»

Логический элемент «НЕ» представляет собой усилительный каскад на транзисторе, включенном по схеме с общим эмиттером, и работает в ключевом режиме. На вход подаются положительные сигналы в положительной логике. Используется биполярный транзистор типа n-p-n

Операция «ИЛИ» (дизъюнкция)



A	B	Y (A∨B)
0	0	0
0	1	1
1	0	1
1	1	1

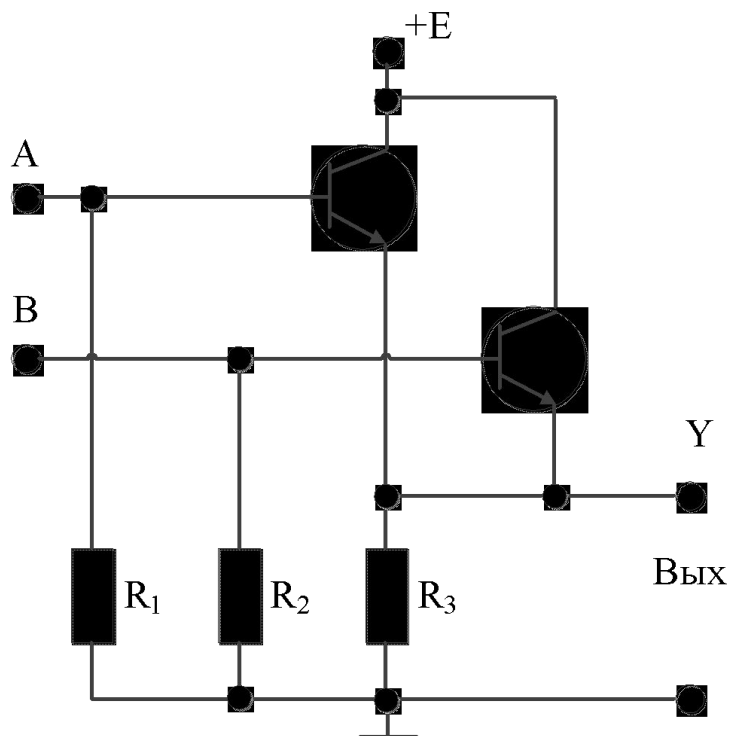
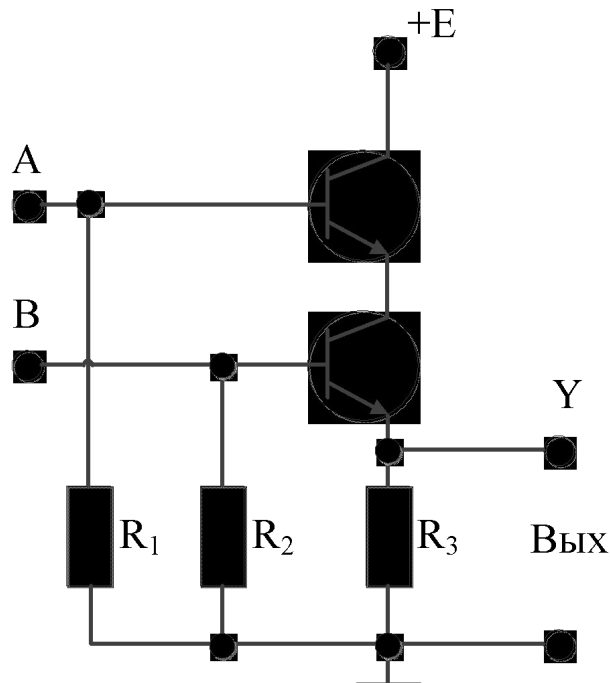
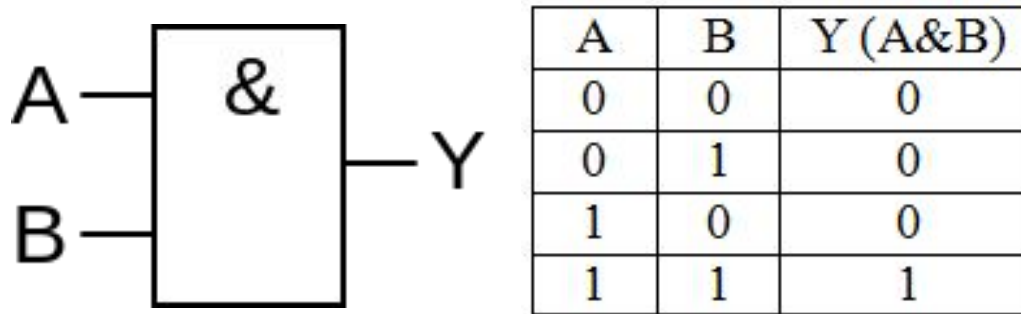


Схема выполнена на биполярных транзисторах (технология транзисторно-транзисторной логики).

Электронная схема, реализующая элемент «ИЛИ»

Операция «И» (конъюнкция)

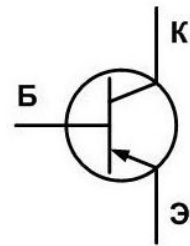


Электронная схема двухходового элемента «И» на биполярных транзисторах.

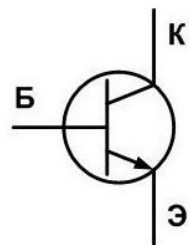
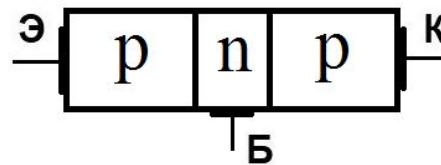
Электронная схема, реализующая элемент «И»

Биполярные транзисторы

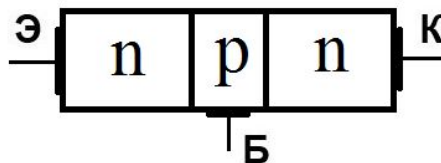
Биполярный транзистор представляет собой полупроводниковый элемент, имеющий трехслойную структуру, которая образует два электронно-дырочных перехода. Поэтому транзистор можно представить в виде двух встречно включенных диода. В зависимости от того, что будет являться основными носителями заряда, различают **p-n-p** и **n-p-n** транзисторы.



PNP транзистор



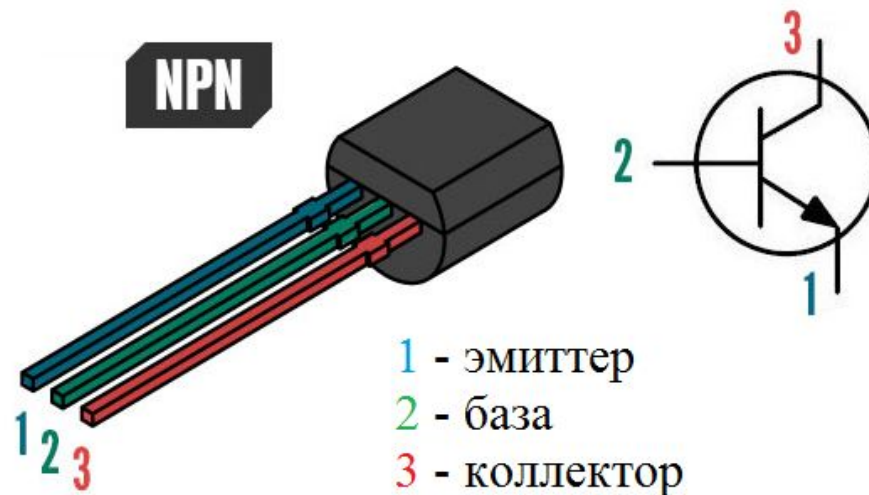
NPN транзистор



База – слой полупроводника, который является основой конструкции транзистора.

Эмиттером называется слой полупроводника, функция которого инжектирование носителей заряда в слой базы.

Коллектором называется слой полупроводника, функция которого собирать носители заряда прошедшие через базовый слой.



Биполярный транзистор А42

Практика и лабораторные

1) Практика - Системы счисления. Арифметические действия в различных системах счисления. Прямой, обратный и дополнительный код числа.

4. Задачи

4.1) Заполнить таблицу. Решение указать после таблицы.

	10	2	8	16
A				
B				
A+B				
A-B				

4.2) Произвести арифметические действия в n разрядном регистре, используя прямой и дополнительный код: а) $A-B=X_1$ б) $A+B=X_2$ в) $B-A=X_3$

Варианты заданий

- 1) $A=204_{10}$, $B=175_{10}$. Регистр: 10-ти разрядный
- 2) $A=221_{10}$, $B=154_{10}$. Регистр: 10-ти разрядный
- 3) $A=604_{10}$, $B=1105_{10}$. Регистр: 12-ти разрядный
- 4) $A=144_{10}$, $B=1005_{10}$. Регистр: 12-ти разрядный
- 5) $A=51_{10}$, $B=305_{10}$. Регистр: 10-ти разрядный
- 6) $A=114_{10}$, $B=25_{10}$. Регистр: 10-ти разрядный
- 7) $A=754_{10}$, $B=105_{10}$. Регистр: 12-ти разрядный
- 8) $A=654_{10}$, $B=165_{10}$. Регистр: 12-ти разрядный
- 9) $A=214_{10}$, $B=177_{10}$. Регистр: 10-ти разрядный
- 10) $A=121_{10}$, $B=155_{10}$. Регистр: 10-ти разрядный
- 11) $A=564_{10}$, $B=115_{10}$. Регистр: 12-ти разрядный
- 12) $A=134_{10}$, $B=1025_{10}$. Регистр: 12-ти разрядный
- 13) $A=141_{10}$, $B=95_{10}$. Регистр: 10-ти разрядный
- 14) $A=119_{10}$, $B=55_{10}$. Регистр: 10-ти разрядный
- 15) $A=454_{10}$, $B=105_{10}$. Регистр: 12-ти разрядный

Практика и лабораторные

1) Лабораторная №1 - Выбор и анализ конфигурации компьютера в зависимости от решаемой задачи.

Таблица 1

Варианты заданий		
№	Задача	Количество средств (цена)
1	Обработка звуковой информации	Не более 80 тыс. руб.
2	Организация игрового компьютера	Не более 70 тыс. руб.
3	Организация виртуальной реальности	Не более 100 тыс. руб.
4	Работа с офисными программами	Не более 25 тыс. руб.
5	Обработка изображений дизайнером	Не более 100 тыс. руб.
6	Организация хранения данных	Не более 80 тыс. руб.
7	Написание программного обеспечения	Не более 90 тыс. руб.
8	Обработка видео	Не более 120 тыс. руб.
9	Написание мобильных приложений	Не более 80 тыс. руб.
10	Выполнение научных расчетов	Не более 85 тыс. руб.

Таблица 2

Элементы системного блока					
№	Название элемента	Фирма производитель и модель	Основные характеристики	Ссылка на элемент	Цена (руб)
1	Процессор		
2	Блок питания		
3	Материнская плата				
4	Жесткий диск				
5	ОЗУ				
6	Привод оптических дисков*				
7	Сетевая карта*				
8	Видеокарта*				
Итого					

* при необходимости

Практика и лабораторные

1) Лабораторная №2 - Представление чисел в памяти ЭВМ и работа с типами данных.

Таблица 3

Варианты заданий

№	Число X	Число A	Число B	Формат данных для A, B и C	Y
1	258,867 ₁₀	121 ₁₀	113 ₁₀	char	1377109566 ₁₀
2	-121,681 ₁₀	65020 ₁₀	1245 ₁₀	unsigned short int	3C8D43C5 ₁₆
3	178,97 ₁₀	122 ₁₀	221 ₁₀	unsigned char	11C9105568 ₁₆
4	-241,886 ₁₀	-32012 ₁₀	-23541 ₁₀	signed short int	4D5C0DFD ₁₆
5	0,58572 ₁₀	100 ₁₀	102 ₁₀	char	-91F000449 ₁₀
6	-0,08651 ₁₀	33405 ₁₀	51105 ₁₀	unsigned short int	BB669D17 ₁₆
7	5541,23 ₁₀	12 ₁₀	252 ₁₀	unsigned char	-1289050557 ₁₀
8	-2459,24 ₁₀	31750 ₁₀	12505 ₁₀	signed short int	BCA8F85D ₁₆
9	64,457 ₁₀	55152 ₁₀	32560 ₁₀	unsigned short int	9911509455 ₁₀
10	-977,43 ₁₀	27569 ₁₀	21547 ₁₀	short int	-CD18F982 ₁₆