



Московский Авиационный
(Национальный Исследовательский
Институт
Университет)

«Программно- Определяемые Радиосистемы»

*Серкин Фёдор
Борисович*

*Кафедра 408 –
«Инфокоммуникации»*

Литература:

1. Скляр Б., «Цифровая связь. Теоретические основы и практическое применение», «Вильямс», Москва, Санкт-Петербург, Киев, 2003.
2. Гольденберг Л.М., Матюшкин Б.Д., Поляк М.Н., «Цифровая обработка сигналов», «Радио и связь», Москва, 1990.
3. Максфилд К., «Проектирование на ПЛИС. Архитектура, средства и методы», «Додэка-XXI», Москва, 2007.
4. «IEEE 1012 Standard for Software Verification and Validation», IEEE, New York, 2005.
5. Tuttlebee W., «software defined radio. Enabling technology», WILEY, New York, 2002.

Содержание курса:

- I. Введение в ПОР.
- II. Основные теоретические вопросы проектирования ПОР.
- III. Реализация на жесткой и программируемой логике.
- IV. Программируемое радио.

Занятия:

13:00 – 16:15 – 504-24б с 11.02.2015 по 07.04.2015: лекции и практика

Лабораторные работы ... ?

Определения:

Software-Based Radio

(Радио, основанное на программируемых элементах)

Software-Defined Radio

(Программно-Определяемое Радио)

Cognitive Radio

or

Artificial Intelligence Software Radio
(Когнитивное Радио

или

Программное Радио с Искусственным
Интеллектом)

Software Radio

(Программное Радио)

I. Введение в ПОР.

Формирование и обработка сигналов систем связи.



I. Введение в ПОР.

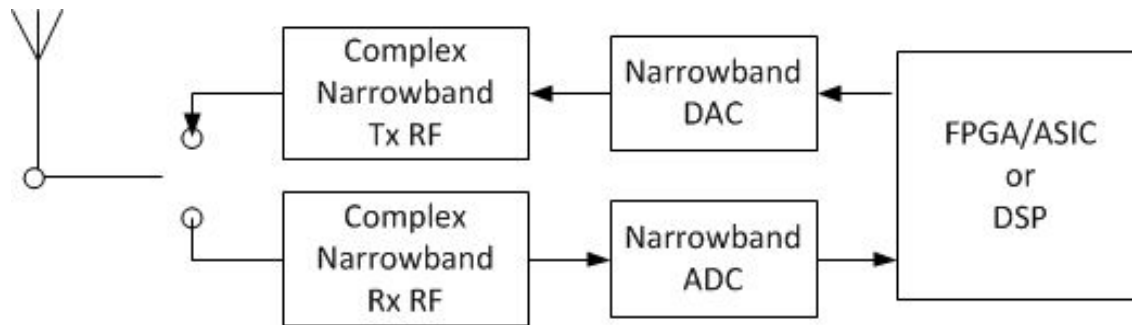
Формирование и обработка сигналов систем связи с помощью SDR.



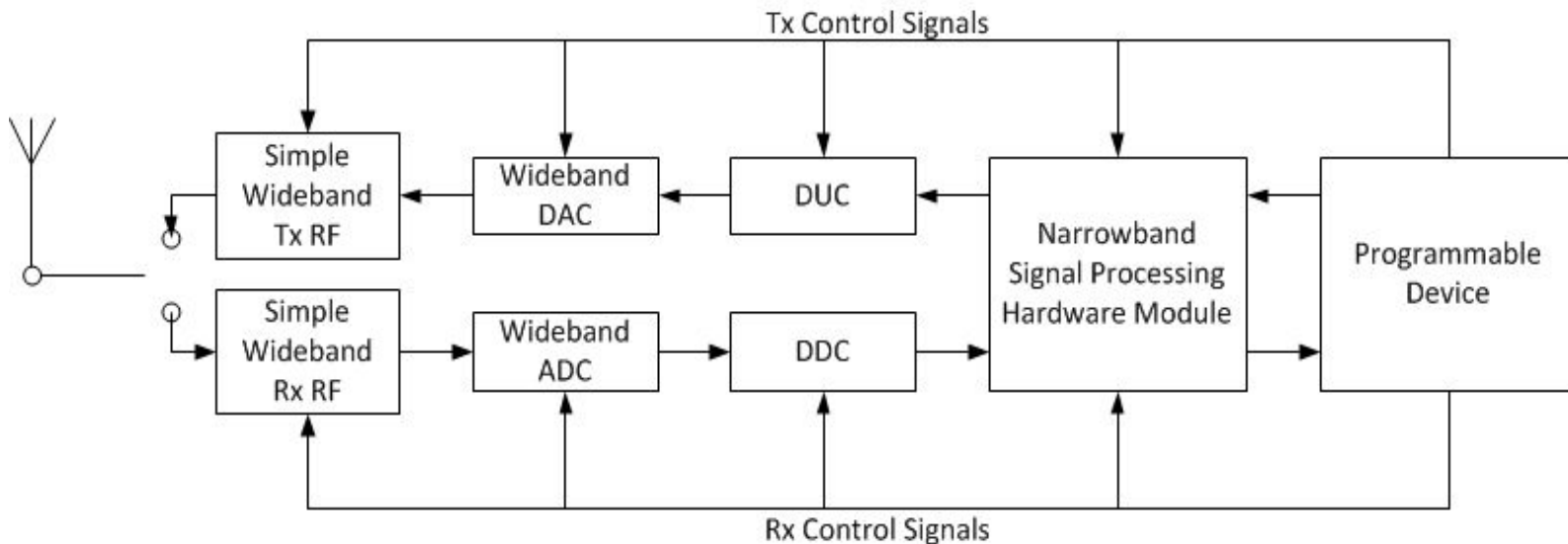
I. Введение в ПОР.

Алгоритм обработки сигналов соответствующий концепции SDR.

Классическая реализация:

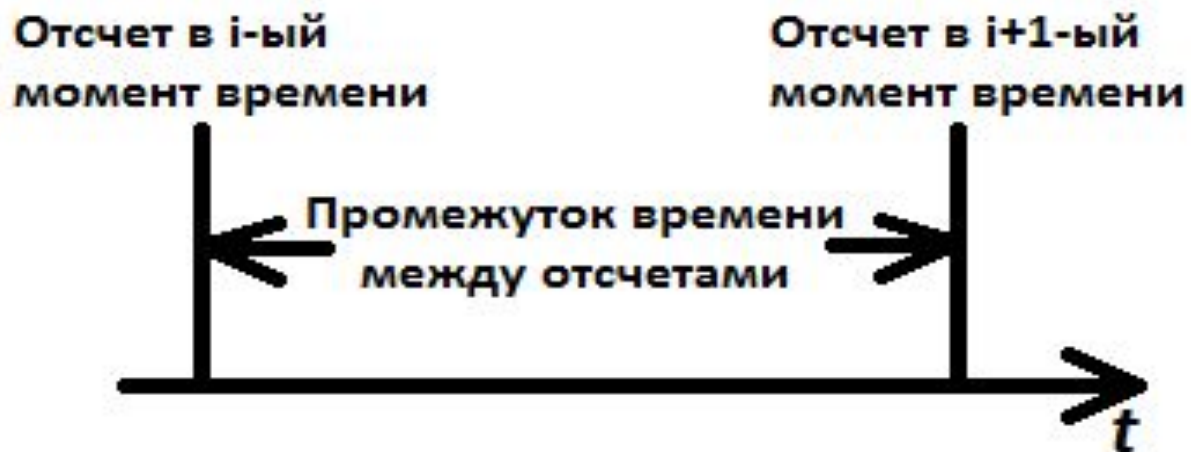


SDR-реализация:



I. Введение в ПОР.

Устройства реального времени.



I. Введение в ПОР.

Устройства обработки.

DSP (ЦСП) – Digital Signal Processor (Цифровой Сигнальный Процессор)

FPGA (ПЛИС) – Field-Programmable Gate Array (Программируемая Логическая Интегральная Схема)

ASIC (ЗБИС) – Application-Specific Integrated Circuit (Заказная Большая Интегральная Схема)

GP CPU (ЦП) – General Purpose Central Processing Unit (Центральный Процессор общего назначения)

SoC (СнК) – System-on-Chip (Система на Кристалле)

I. Введение в ПОР.

Аппаратно-программный комплекс.

Аппаратур

а:



I. Введение в ПОР.

Аппаратно-программный комплекс.

Осень 2014 года.

Производитель	Nutaq	Ettus Research	National Instruments	Nuand	AD and Avnet	AD and Avnet
Форм Фактор	Блок	Блок	PXI	Блок	Отладочная плата	Отладочная плата
RF-диапазон	100КГц-20ГГц	0-6 ГГц	0.2-4.4ГГц	0.3-3.8ГГц	0.7-6ГГц	0.4-4ГГц
АЦП/ЦАП	14 бит, 250 Msps/ 16 бит, 1000 Msps	14 бит, 200 Msps/ 16 бит, 800 Msps	14 бит, 250 Msps/ 16 бит, 640 Msps	12 бит, 40 Msps/ 16 бит, 40 Msps	14 бит, 250 Msps/ 16 бит, 1200 Msps	14 бит, 250 Msps/ 16 бит, 1200 Msps
Интерфейсы	GigE, PCIe 4x	10GigE	PXI	USB 3.0	USB 2.0, GigE	USB 2.0, GigE
ПЛИС	Virtex-6	Kintex7	Virtex-5	Altera Cyclone 4 E	Zynq-7000 SoC	Virtex-6, Spartan-6
Встроенный Процессор	Intel i7	-	Intel i7	200 MHz ARM9	667 MHz ARM Dual Core Cortex-A9	-
Среда разработки	FPGA:SysGen, MATLAB Proc:GNURadio	FPGA:MATLAB, ISE Proc:MATLAB, GNURadio	LabVIEW	GNURadio	Xilinx SysGen, MATLAB, ISE	Xilinx SysGen, MATLAB, ISE
Продукт	PicoDigitizer 250-Series	X310 +DaughterBoards	PXI + NI FlexRIO SDR Bundle	bladeRF	ZedBoard+AD FMC	ML605 or SP605 + AD FMC

I. Введение в ПОР.

Разработка алгоритмов для SDR с помощью LabVIEW.

The image displays the LabVIEW development environment. The main window shows a block diagram with a 'Simulate Signal Sine' block connected to an 'Input' block. A 'niDMT.lvlb:MT Generate Bits (Galois, PN Order).vi' block is also visible. A 'Configure Spectral Measurements' dialog box is open, showing settings for 'Magnitude (Peak)', 'Hanning' window, 'RMS' mode, 'Exponential' weighting, and '10' averages. A 'Context Help' window is also open, providing details for the 'niDMT.lvlb:MT Generate Bits (Galois, PN Order).vi' block. The help text states: 'This polymorphic instance generates Galois pseudonoise (PN) bit sequences. The selected pattern is repeated until the user-specified number of total bits is generated. Use this instance to specify a PN sequence order based on which the VI selects a primitive polynomial that returns an m-sequence.'

niDMT.lvlb:MT Generate Bits (Galois, PN Order).vi

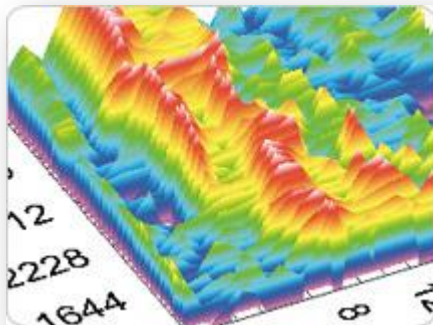
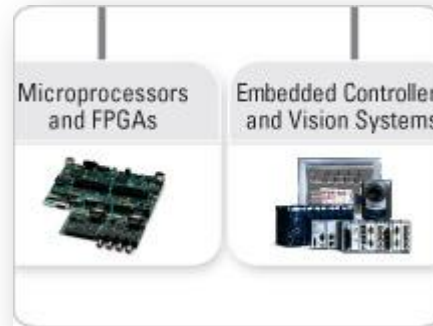
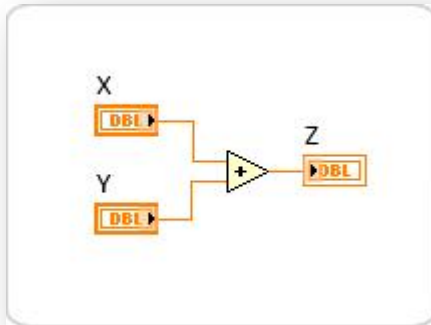
total bits (128) — output bit stream
PN sequence order (9) — seed out
seed in (0xD6BF7DF2) — error out
error in (no error) — reset? (T)

This polymorphic instance generates Galois pseudonoise (PN) bit sequences. The selected pattern is repeated until the user-specified number of total bits is generated. Use this instance to specify a PN sequence order based on which the VI selects a primitive polynomial that returns an m-sequence.

[Detailed help](#)

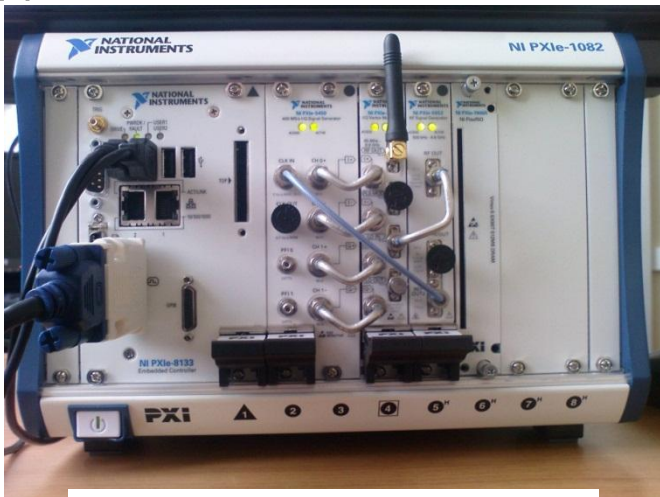
I. Введение в ПОР.

Основные преимущества LabVIEW.



I. Введение в ПОР.

Аппаратная платформа PXI для исследования/отладки алгоритмов для SDR.



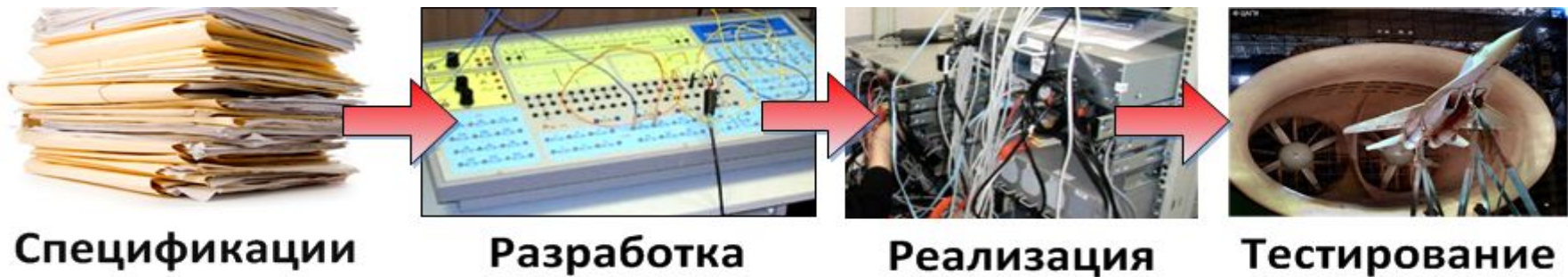
PXI - PCI eXtensions for Instrumentation



FlexRIO – Flexible Reconfigurable I/O

I. Введение в ПОР.

Традиционный подход к проектированию.



I. Введение в ПОР.

Модельно-ориентированное проектирование в LabVIEW.



I. Введение в ПОР.

Верификация и валидация продукта.

Верификация обеспечивает объективное свидетельство, что программное обеспечение и связанные с ним продукты и процессы

- удовлетворяют требованиям (корректность, завершенность, точность и др.) на всех этапах жизненного цикла продукта (разработка, приобретение, поставка, эксплуатация и техническое обслуживание)

- соответствуют стандартам, практикам и нормам при выполнении процессов в рамках жизненного цикла продукта,

- успешно завершают каждый вид процессов в рамках жизненного цикла и удовлетворяют всем критериям для инициирования последующих операций,

I. Введение в ПОР.

Верификация и валидация продукта.

Валидация обеспечивает объективное свидетельство, что программное обеспечение и связанные с ним продукты и процессы

- удовлетворяют требованиям к системе, налагаемых на программное обеспечение в конце каждого процесса в рамках жизненного цикла продукта,
- решают заданную проблему (например, корректно моделируют физические законы, реализуют правила бизнеса),
- соответствуют назначению и потребностям пользователей.

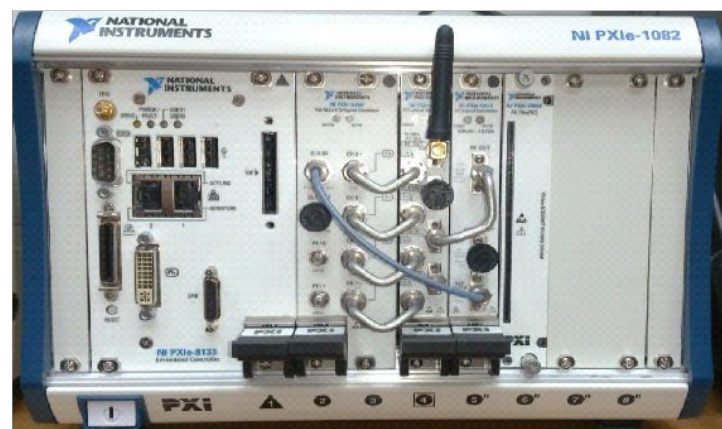
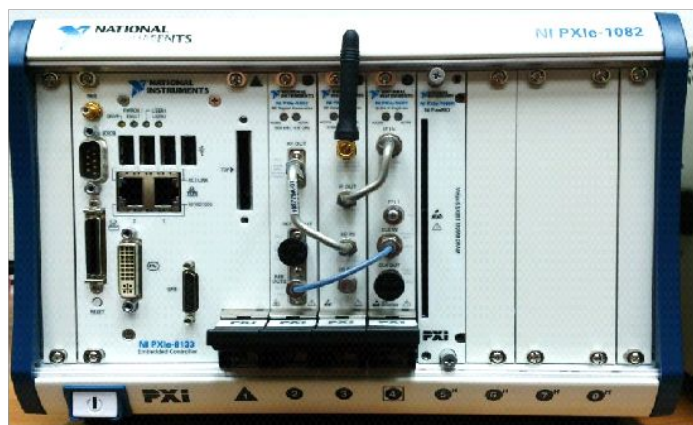
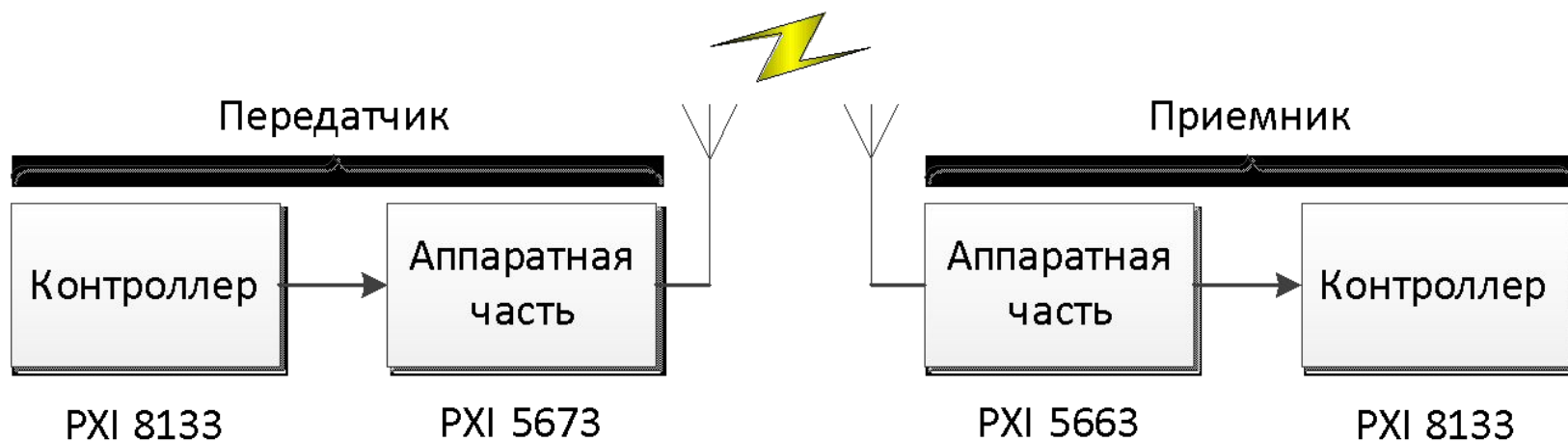
I. Введение в ПОР.

Верификация и валидация продукта.

Валидация	Верификация
Делаю ли я правильный продукт?	Делаю ли я продукт правильно?
Определение, соответствует ли система требованиям и осуществляет ли функции, для которых она предназначена и удовлетворяет ли она цели разработчика и пользователя. Это традиционный тест, осуществляемый в конце проектирования.	Обзор промежуточных шагов работы и промежуточных ожиданий во время проекта для гарантии, что они приемлемы. Определение, является ли система стойкой, удовлетворяет ли стандартам, использует надежные техники и благоразумные методы и осуществляет функции корректно.
Получаю ли я правильные данные? (в терминах удовлетворения налагаемых требований)	Получаю ли я данные правильно? (в правильном месте, правильным образом)
Осуществляется после того, как продукт произведен с учетом установленных критериев, гарантирующих, что продукт корректно впишется в среду применения.	Осуществляется во время разработки в ключевые моменты, определенные «прохождением» (walkthroughs), обзорами и инспекциями, комментариями начальства, тренировками, листами проверки и стандартами.
Определение корректности финального программного продукта, спроектированного с учетом желаний пользователя и требований.	Демонстрация согласованности, завершенности и корректности программного обеспечения на каждом шаге и между этапами цикла жизни продукта.

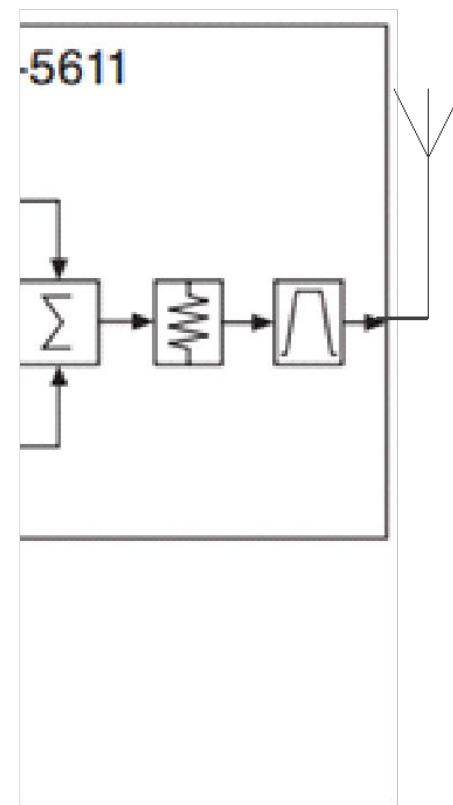
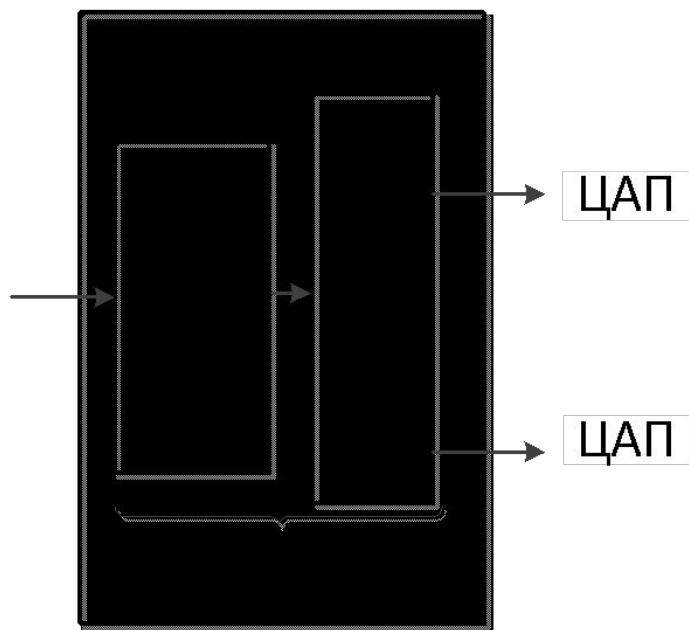
I. Введение в ПОР.

Пример реализации проекта в LabVIEW.



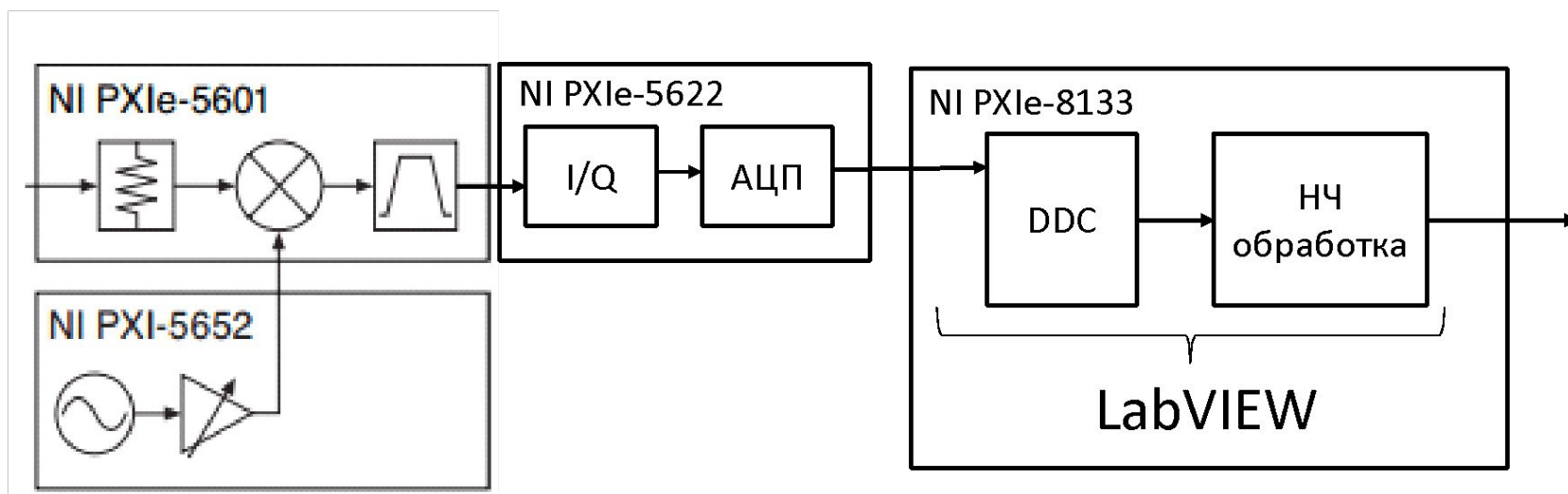
I. Введение в ПОР.

Реализация передатчика с использованием PXI и LabVIEW



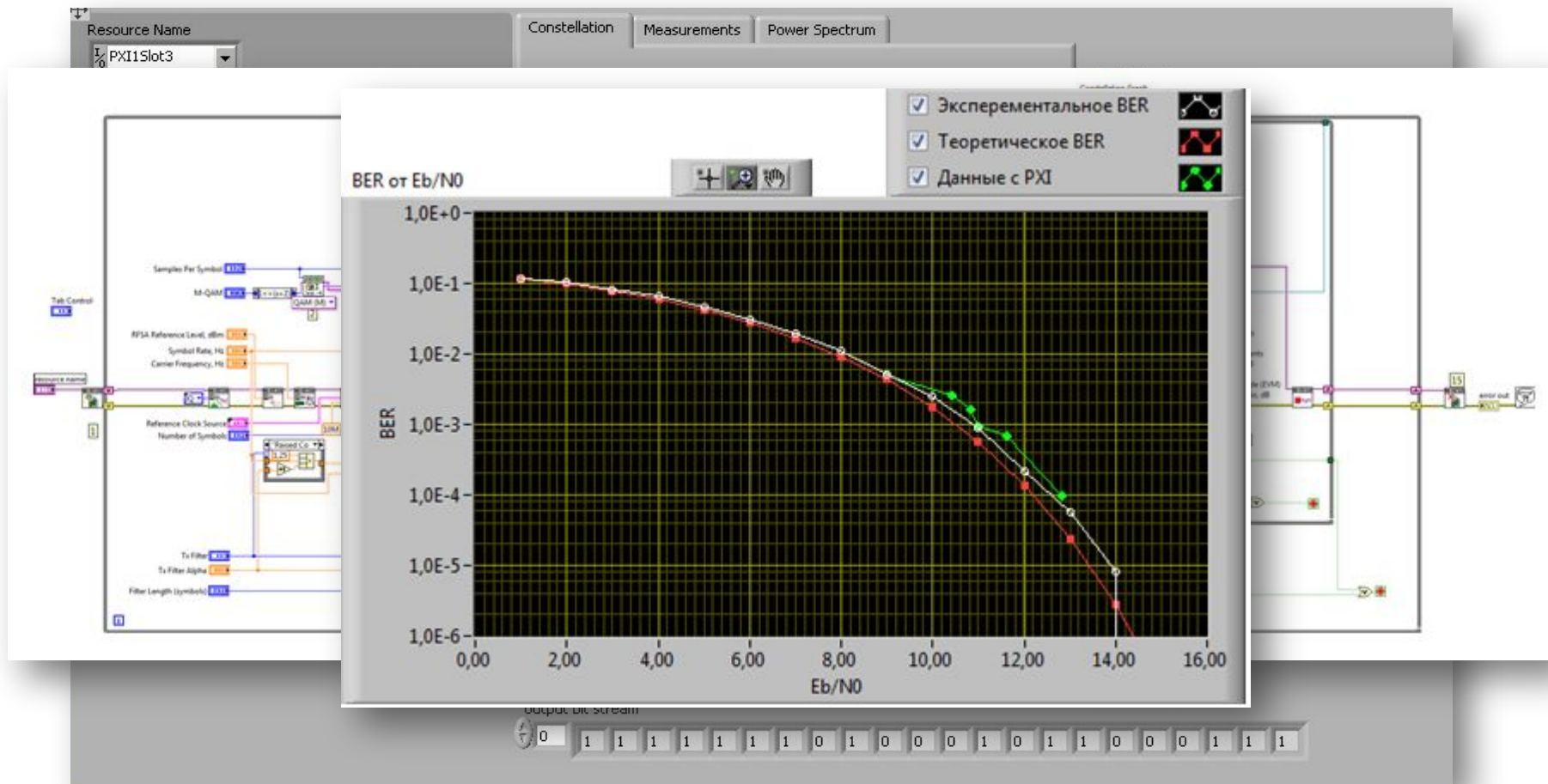
I. Введение в ПОР.

Реализация приемника с использованием PXI и LabVIEW



I. Введение в ПОР.

Иллюстрация работы приемника.





Московский Авиационный
(Национальный Исследовательский
Институт
Университет)

Спасибо за внимание.