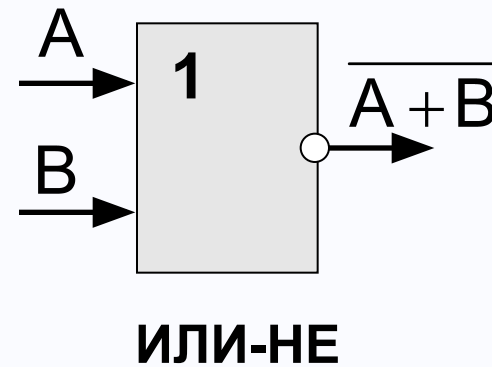
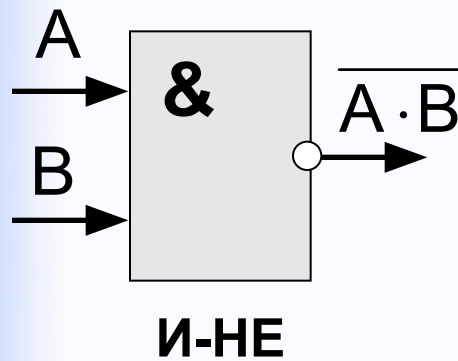
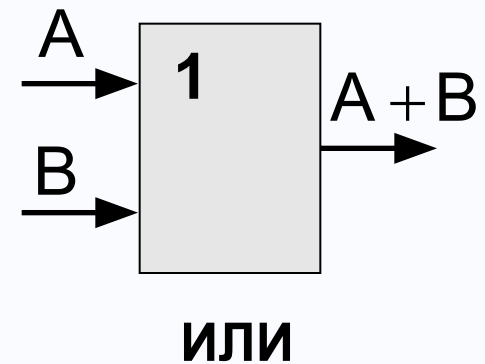
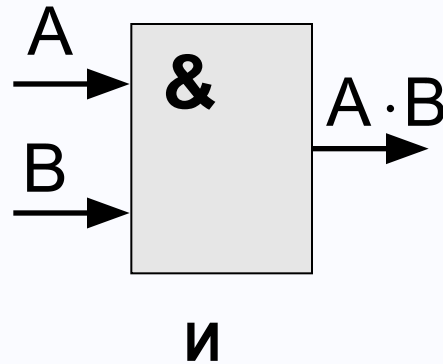
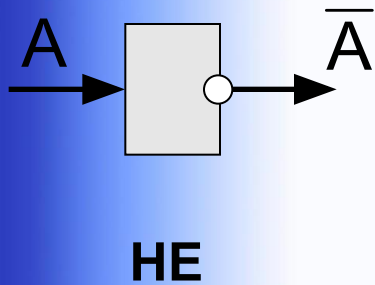


Логические элементы компьютера.

Логические элементы компьютера

значок инверсии

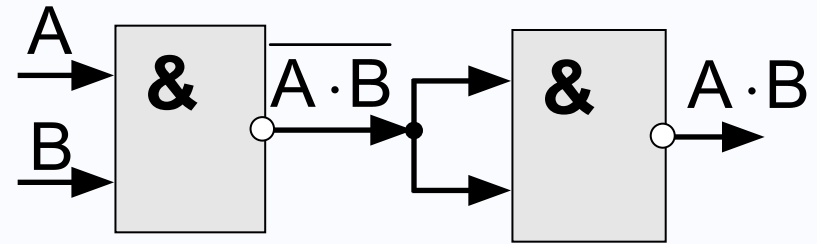
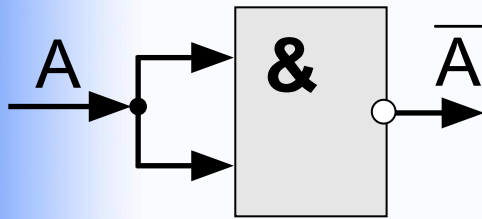


О Логические элементы компьютера

С Любое логическое выражение можно реализовать на
Н элементах **И-НЕ** или **ИЛИ-НЕ**.

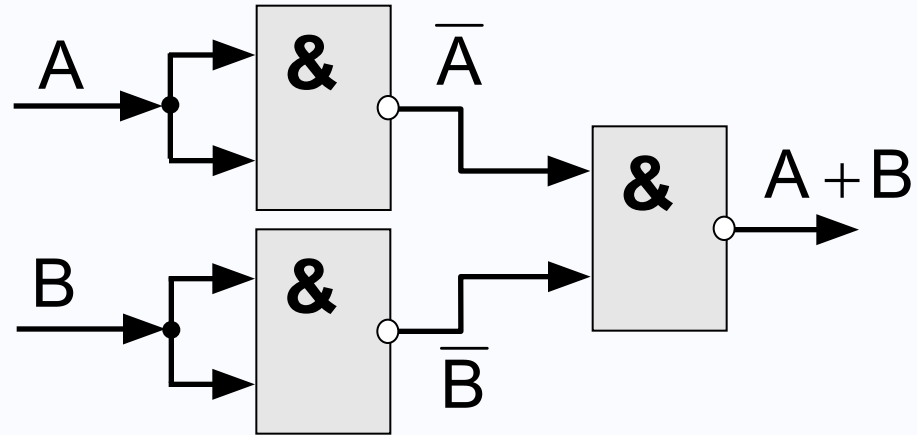
НЕ: $\bar{A} = \bar{A} + \bar{A} = \overline{A \cdot A}$

И: $A \cdot B = \overline{\overline{A \cdot B}}$



ИЛИ:

$$A + B = \overline{\overline{A \cdot B}}$$



в
ы

л

о

з

и

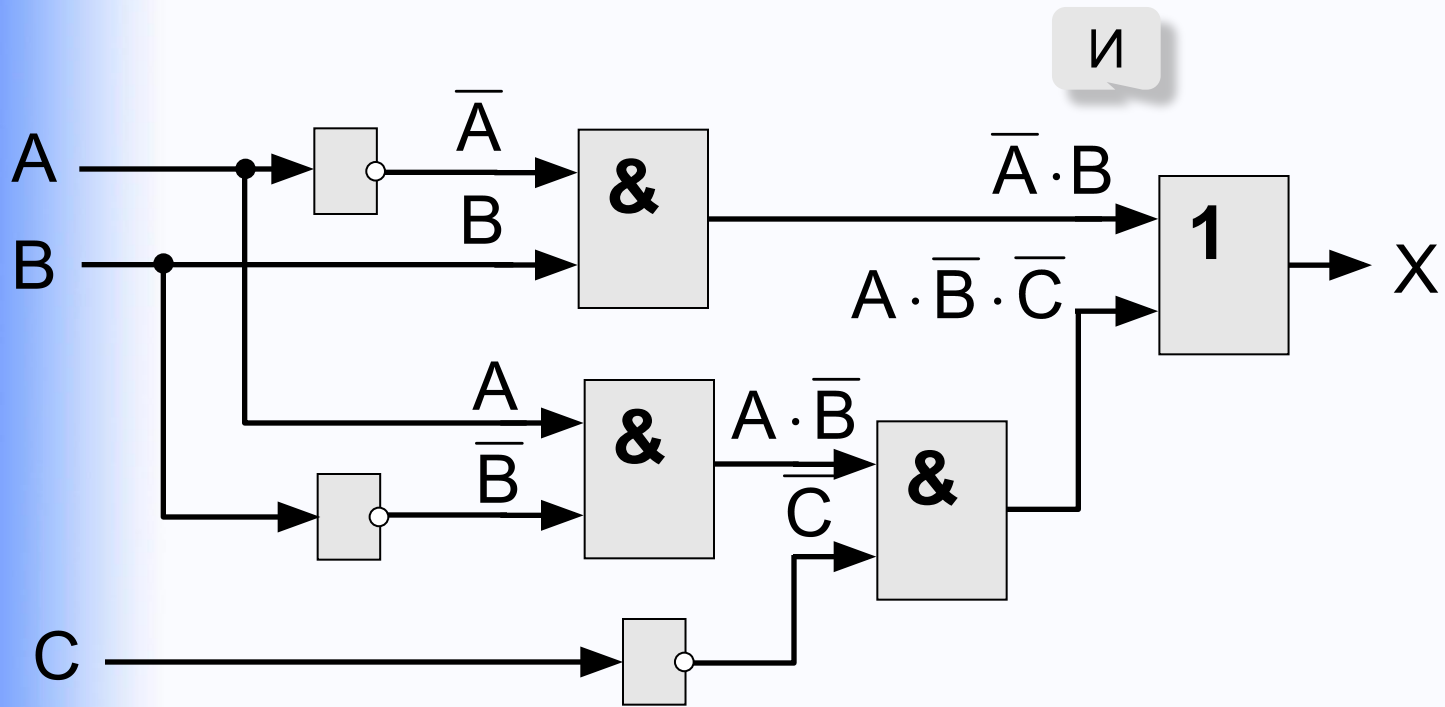
к

и

Составление схем

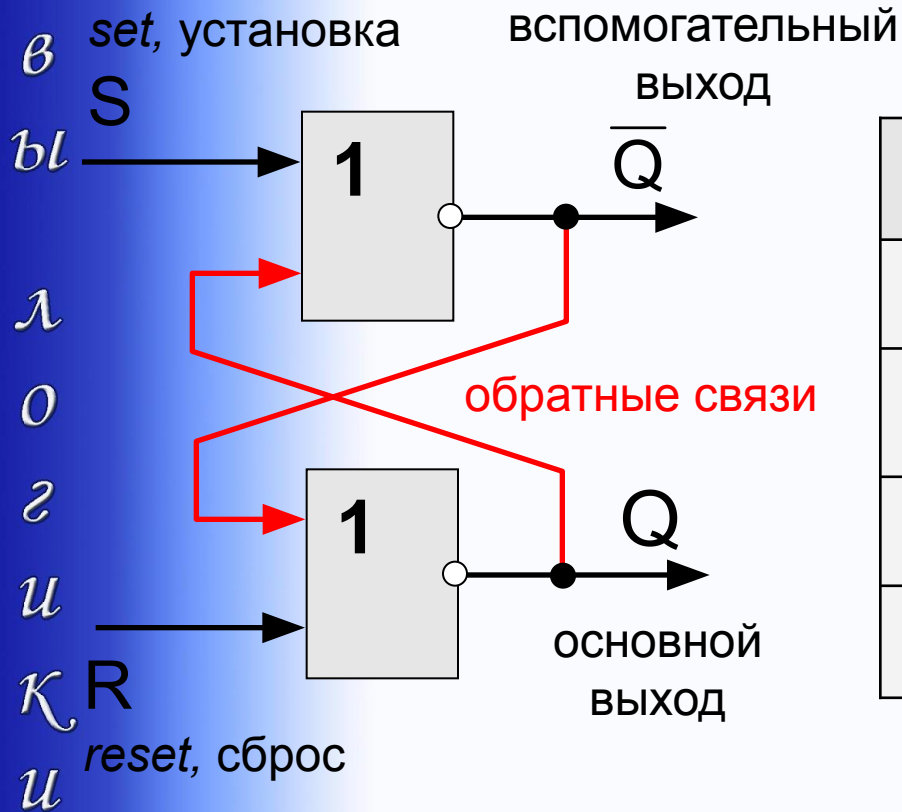
последняя операция - ИЛИ

$$X = \bar{A} \cdot B + A \cdot \bar{B} \cdot \bar{C}$$



О Триггер (англ. *trigger* – защёлка)

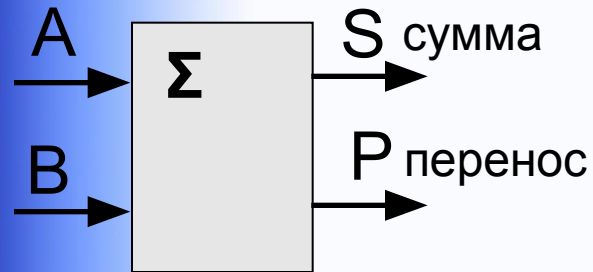
С Триггер – это логическая схема, способная хранить
 Н 1 бит информации (1 или 0). Строится на 2-х
 О элементах **ИЛИ-НЕ** или на 2-х элементах **И-НЕ**.



S	R	Q	\bar{Q}	режим
0	0	Q	\bar{Q}	хранение
0	1	0	1	сброс
1	0	1	0	установка 1
1	1	0	0	запрещен

Полусумматор

Полусумматор – это логическая схема, способная складывать два одноразрядных двоичных числа.



A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$P = A \cdot B$$

$$S = A \oplus B = A \cdot \bar{B} + \bar{A} \cdot B$$

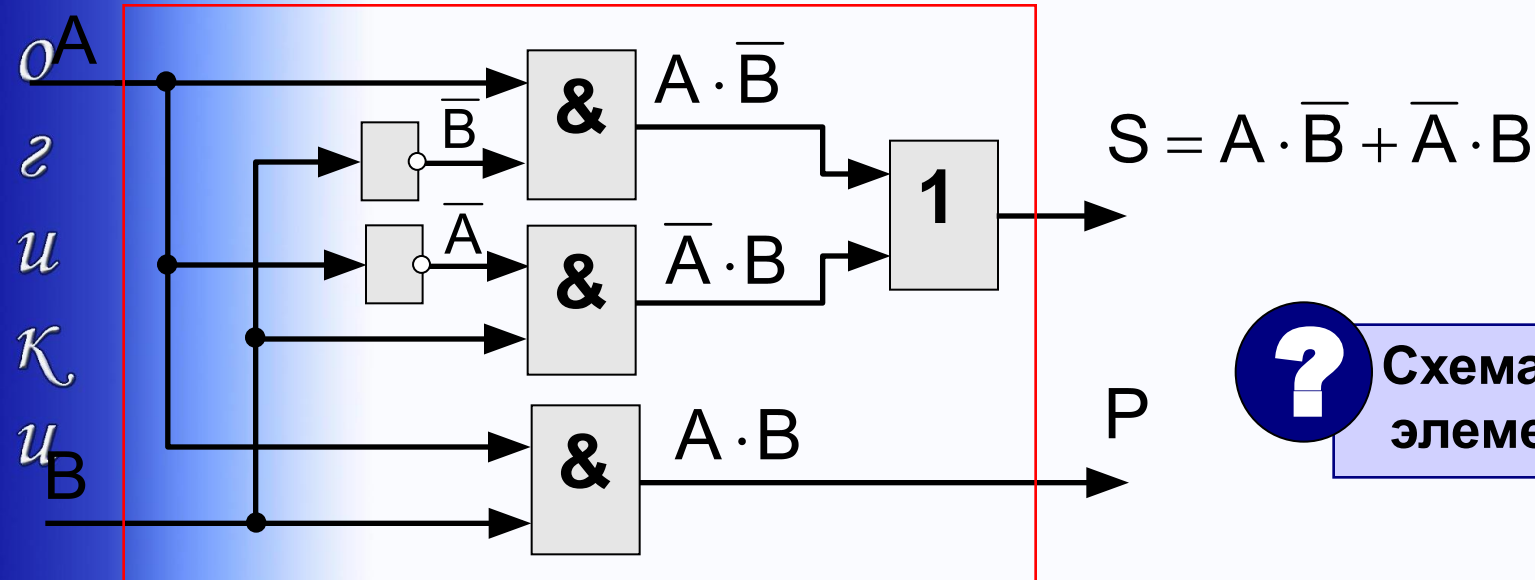
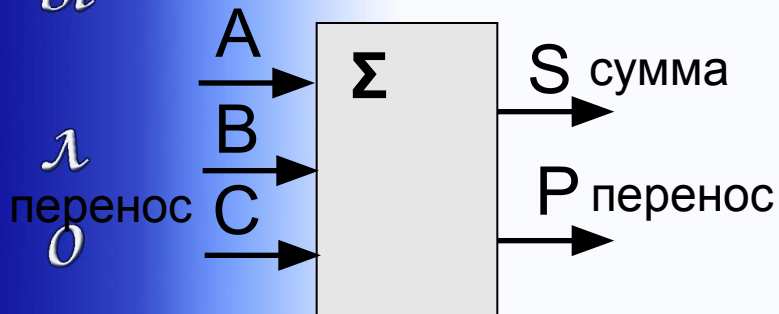


Схема на 4-х элементах?

Сумматор

Сумматор – это логическая схема, способная складывать два одноразрядных двоичных числа с переносом из предыдущего разряда.



A	B	C	P	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

О
с
н
о
в
ы
л
о
г
и
к
и

О

Многоразрядный сумматор

С

это логическая схема, способная складывать два n-разрядных двоичных числа.

Н

О

В

Ы

$$\begin{array}{r}
 A = \quad a_n \quad a_{n-1} \quad \boxtimes \quad a_1 \\
 + \quad B = \quad b_n \quad b_{n-1} \quad \boxtimes \quad b_1 \\
 \hline
 C = \quad \boxed{p} \quad c_n \quad c_{n-1} \quad \boxtimes \quad c_1 \\
 \text{перенос}
 \end{array}$$

Л

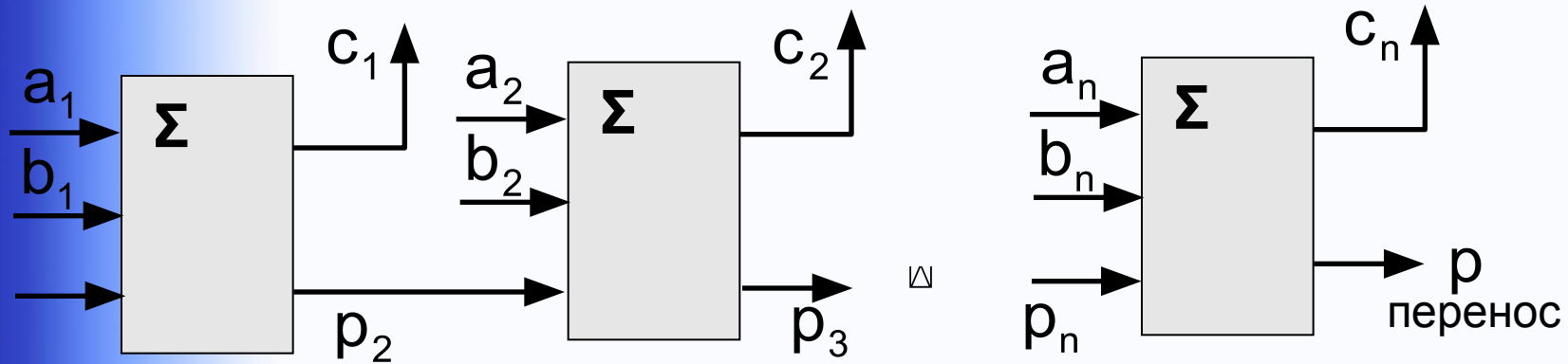
О

З

И

Ю

И



О
с
н
о
в
ы
л
о
г
и
к
и