



**Брянский Государственный
Технический Университет
Кафедра ЭРЭиЭС**

Выпускная квалификационная работа

на тему:

«Разработка конструкции и технологии тестовой ячейки для контроля параметров ИС, выполненной по КМОП технологии »

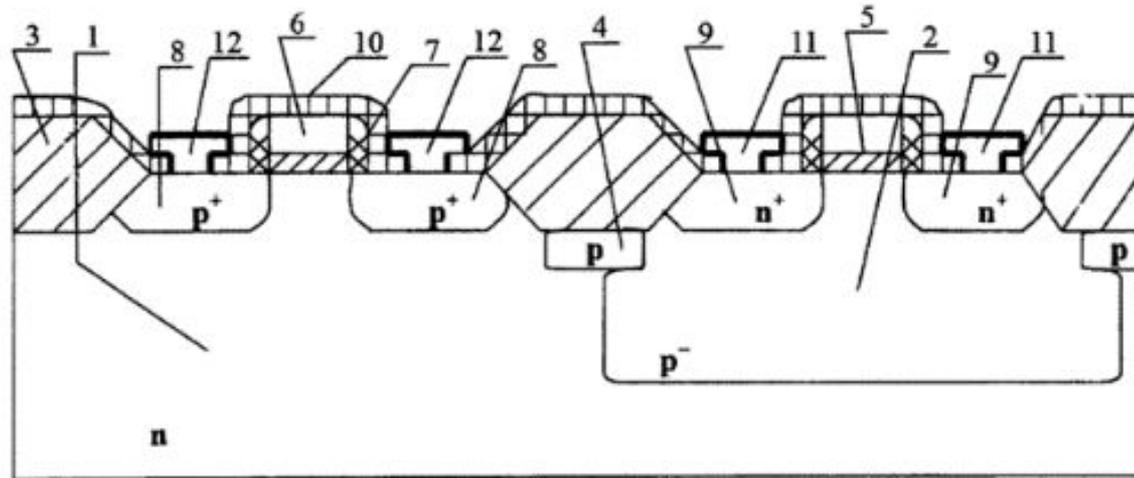
**Выполнил:
студент группы о - 17-ЭиН – МТЭ - Б
Ивакин А.Ю.**

Брянск 2021

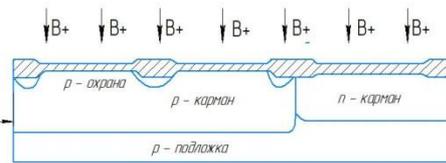
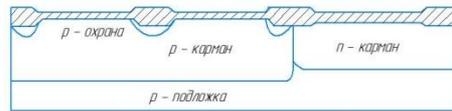
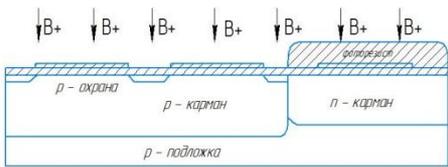
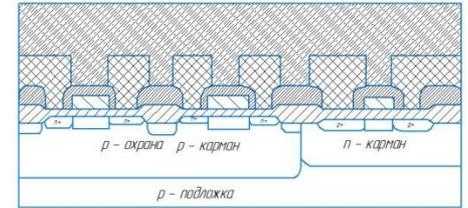
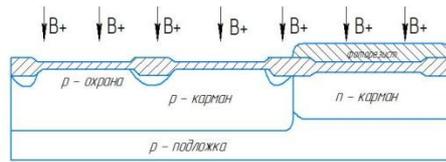
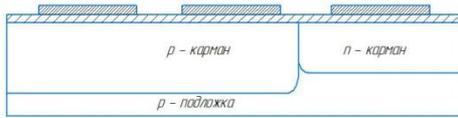
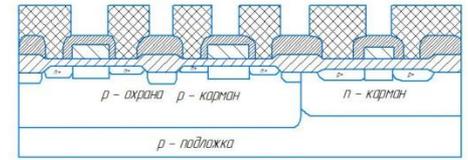
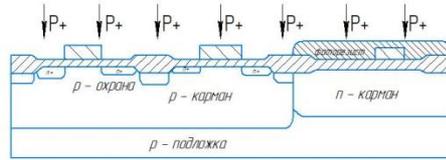
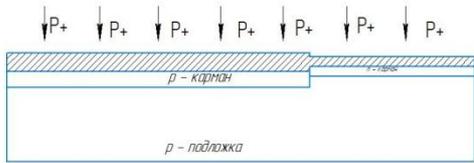
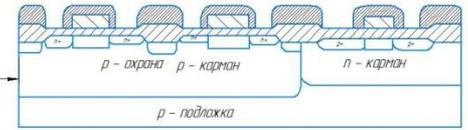
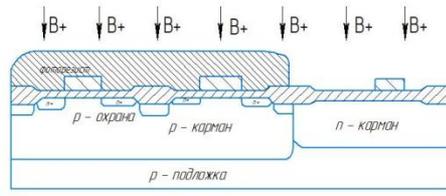
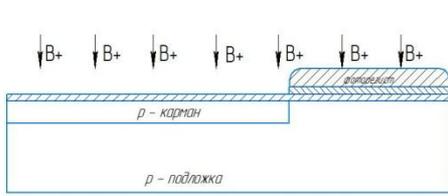
Цели и задачи

- 1) Разработать и описать конструкцию тестового кристалла
- 2) Разработать и описать технологию тестового кристалла
- 3) Измерить и проанализировать параметры тестовых ячеек

КМОП – транзистор в разрезе



1 - кремниевая подложка, 2 - карман p-типа, 3 - диэлектрическая изоляция, 4 - противоканальные области p-типа, 5 - затворный диоксид кремния, 6 - поликремниевый затвор, 7 - комбинированный разделительный диоксид кремния, осаждение диоксида кремния и его термический отжиг, 8 – истоки и стоки p-канального транзистора, 9 – истоки и стоки n-канального транзистора, 10 - комбинированный изолирующий диоксид кремния, осаждение диоксида кремния его термический отжиг, 11 - контакты к стоковым и истоковым областям n-канального транзистора, 12 - контакты к стоковым и истоковым областям p-канального транзистора



					БГТУ.1103.04	
Имя	Лист	№ документа	Листы	Дата	Лист	Масштаб
Разработчик		ИР-01103-04				1:1
Генератор		ИР-01103-04				
Исполнитель						
Умк						

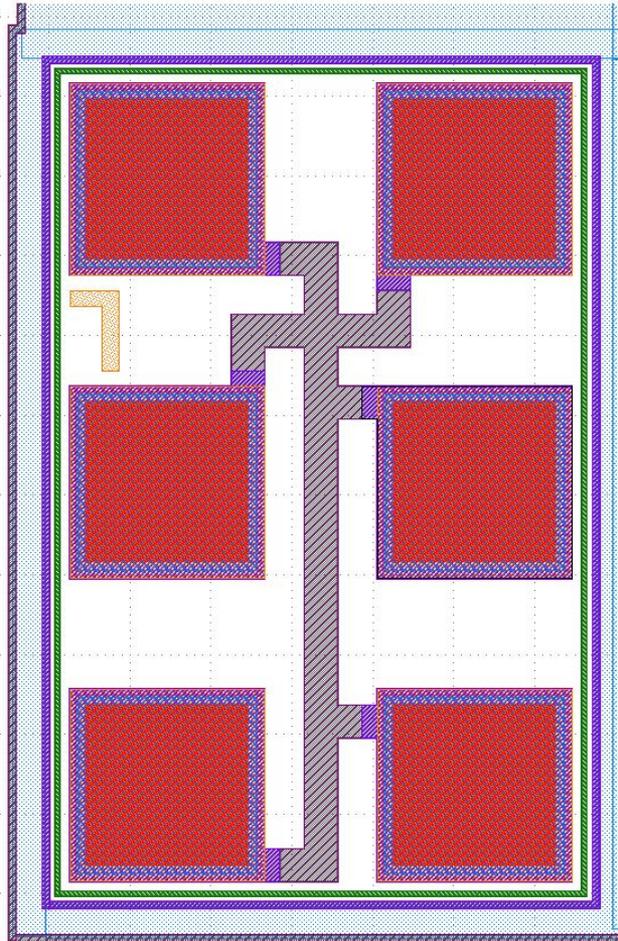
Технологический маршрут

Лист	Масса	Результат
Лист	Листов	г

Параметры, контролируемые при изготовлении ИС по КМОП технологии

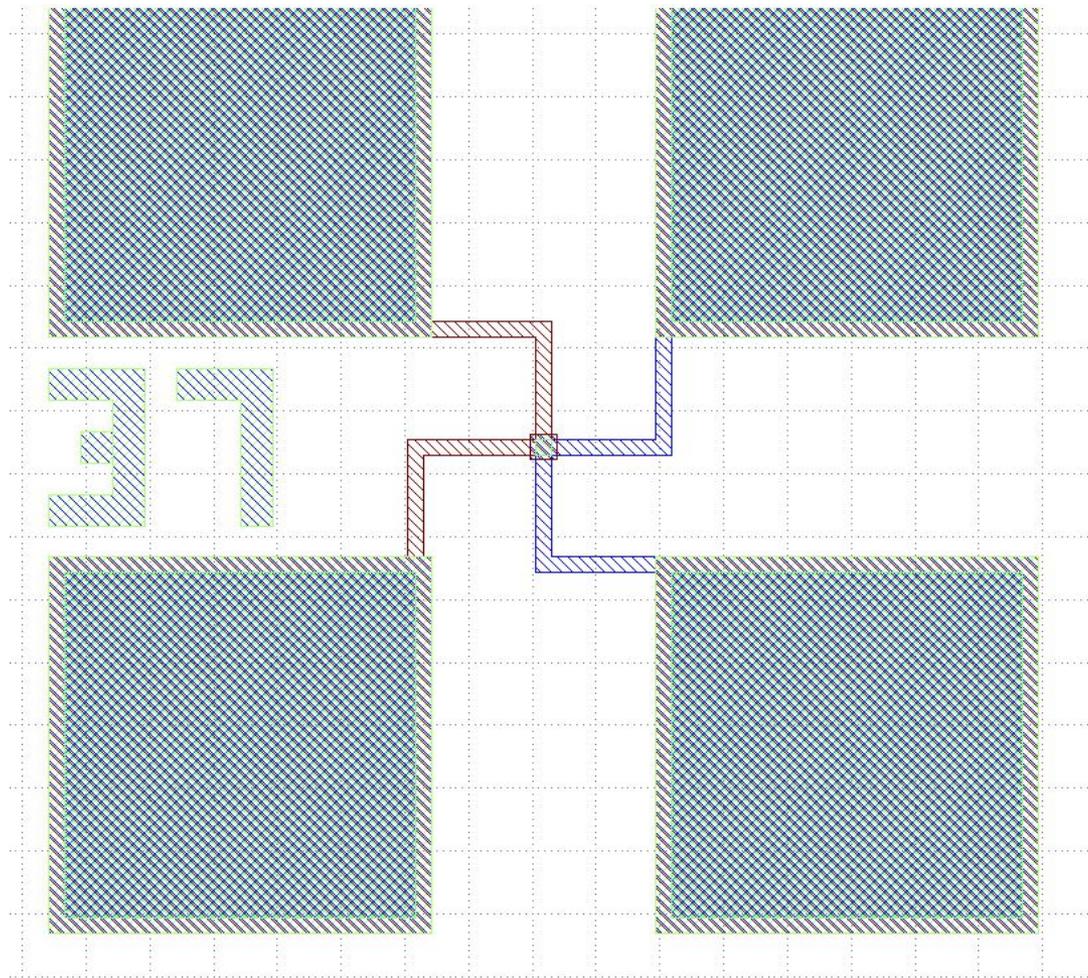
- 1) Сопротивления слоя
- 2) Сопротивление контактов
- 3) Пробивные напряжения и токи утечек
- 4) Обрывы проводящих шин Al на ступеньках окисла SiO₂

Контроль сопротивления слоя

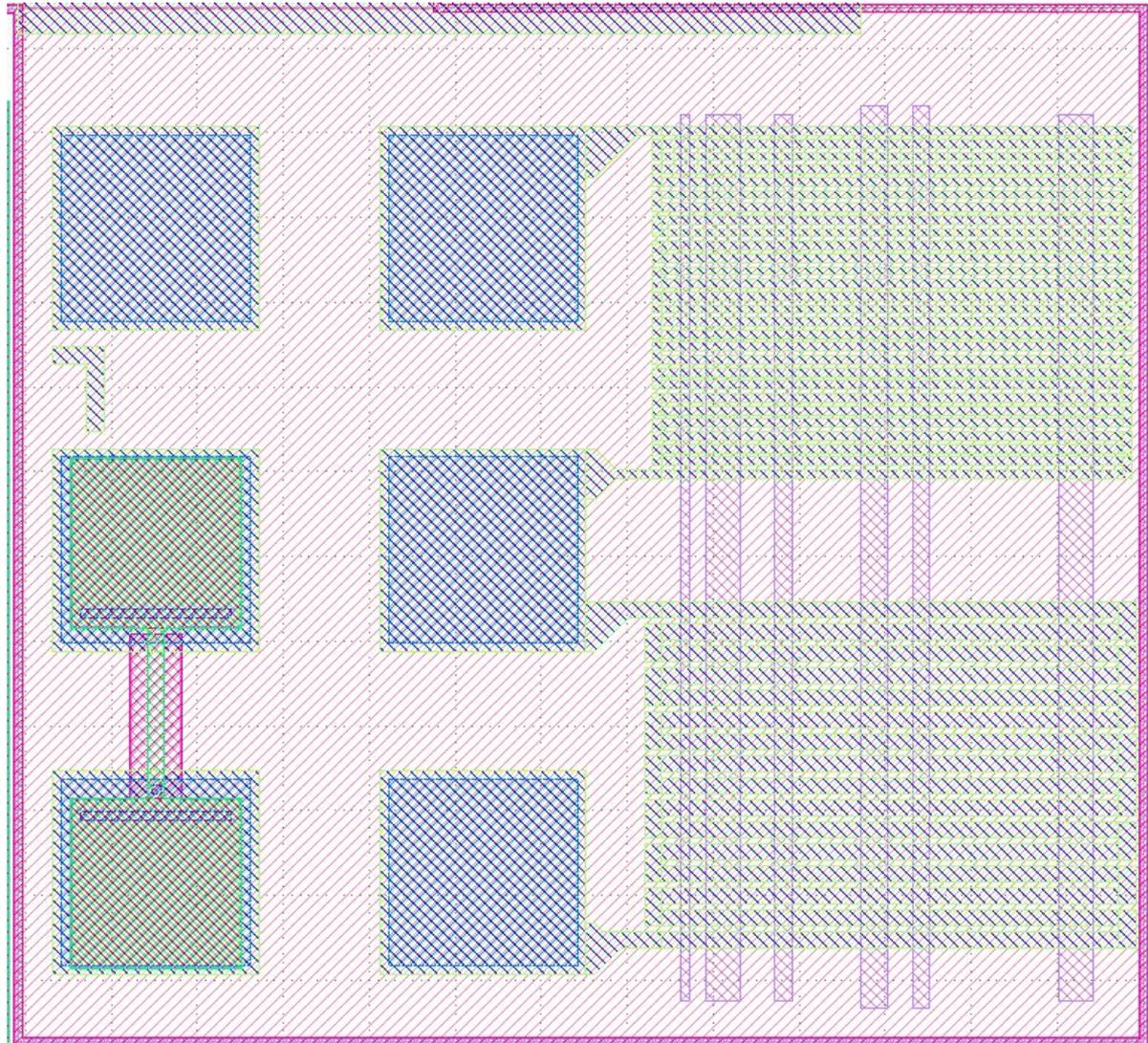


Фигура Ван дер Пау

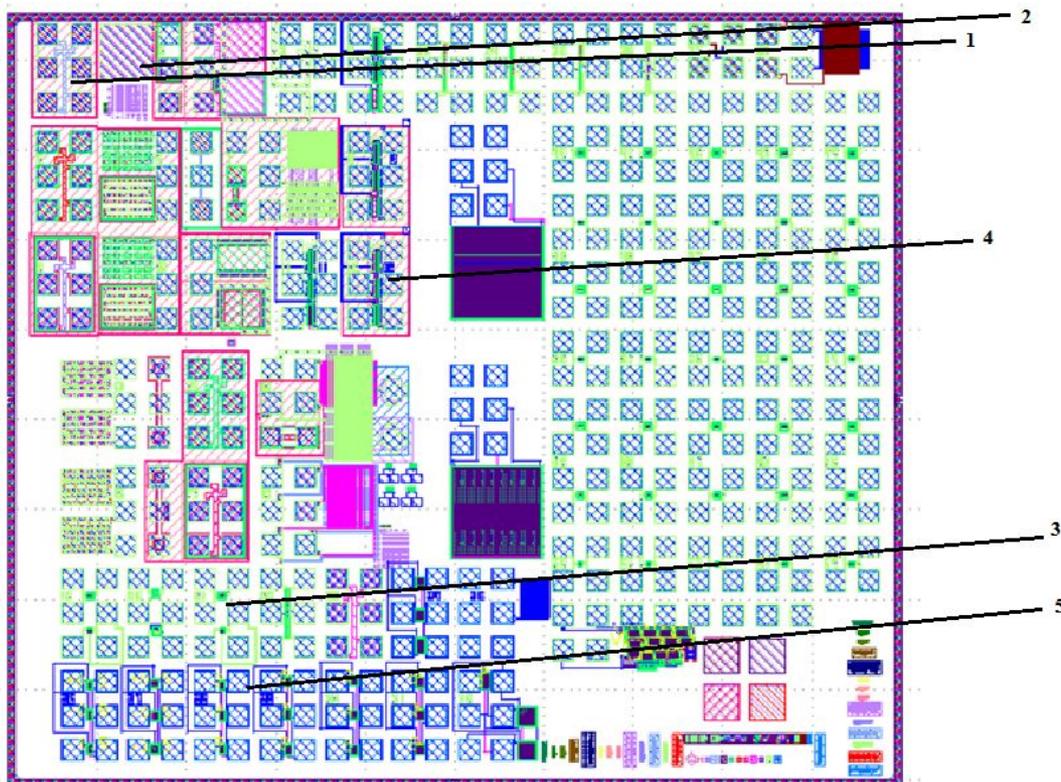
Сопротивление контактов



Обрывы проводящих шин Al на ступеньках SiO₂



Тестовый кристалл



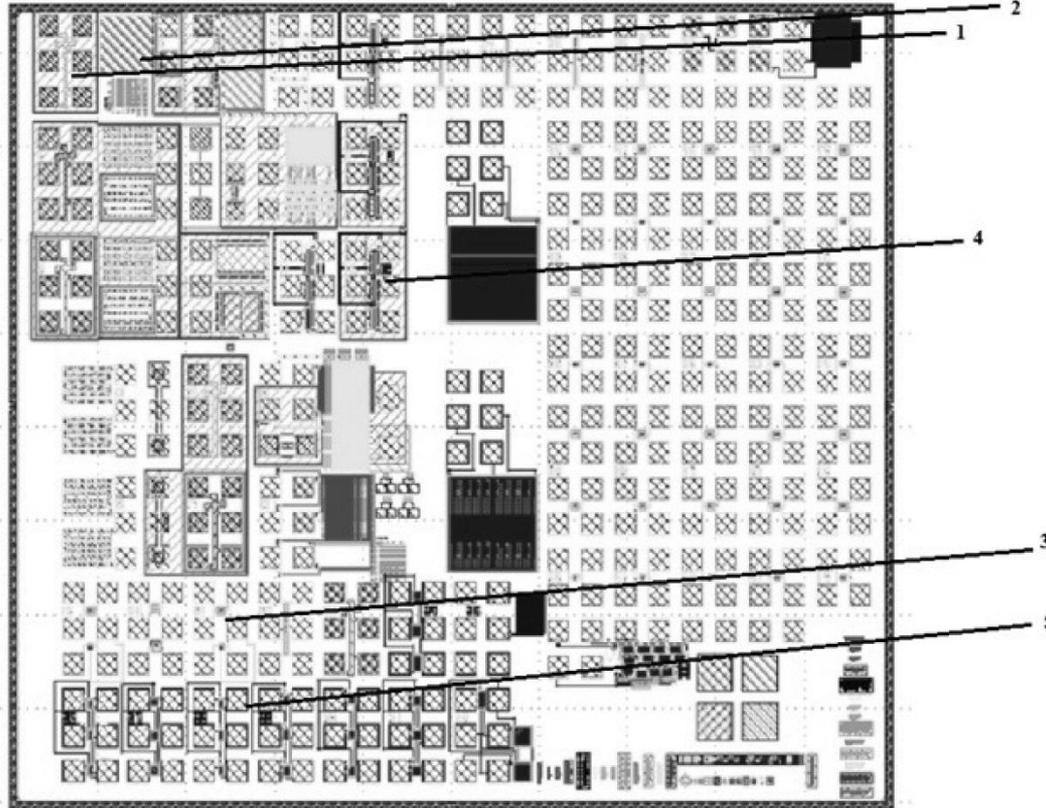
1 – фигура Ван дер Пау

2 – конденсатор

3 – КМОП транзистор

4 – P – канальный

5 – ДМОП транзистор

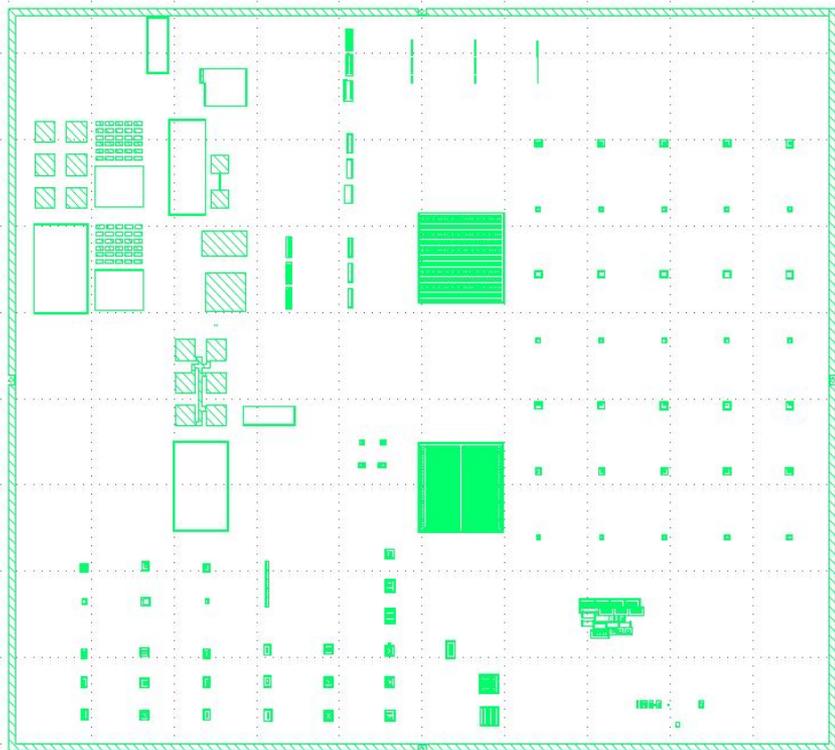


1	Фигура Ван дер Пау
2	Конденсатор
3	N – МОП транзистор
4	P – каналный транзистор
5	ДМОП транзистор

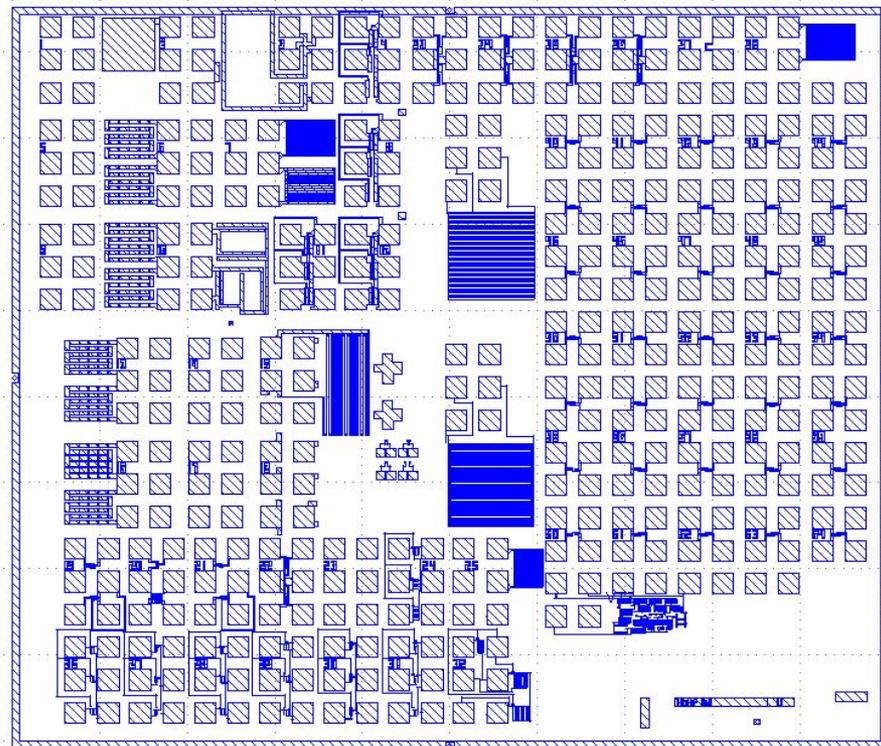
				БГТУ 11.03.04.001 ЭЗ		
Имя	Лист	№ докум.	Годизд.	Дата	Лист	Масштаб
Разработ.	Иванкин А.Ю.					
Проект.	Неврасова М.Ю.					
Т. контрол.					Лист 1	Листов 2
Реценз.						
И. контрол.						
Утверд.						
				10	О-17-СдН-мет-Б-07	
				Копирован	Формат	

Листы пронумерованы
Список №
Имя № докум.
Годизд.
Дата
Имя № докум.
Годизд.
Дата

Слои

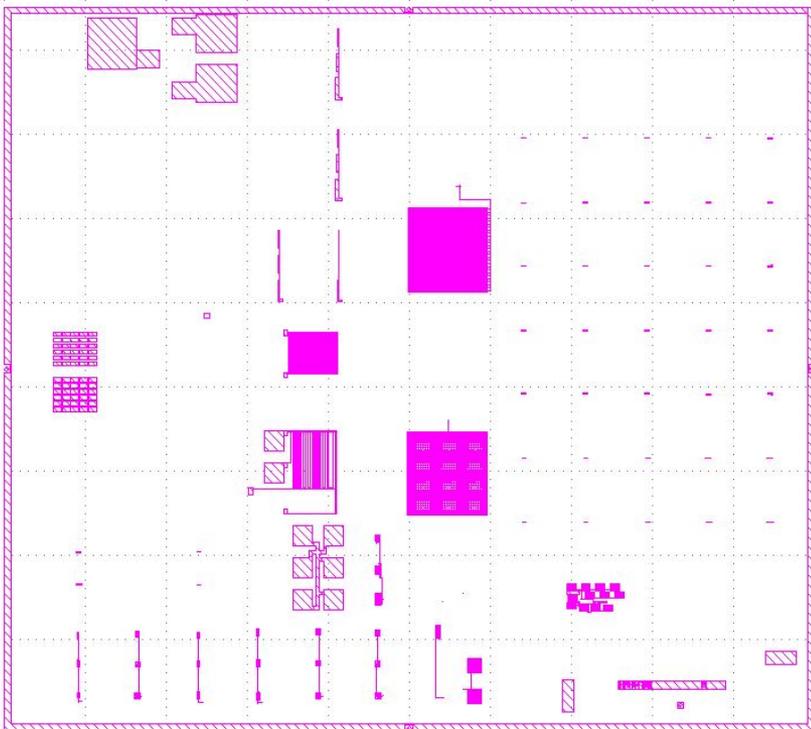


Слой «Р – база»

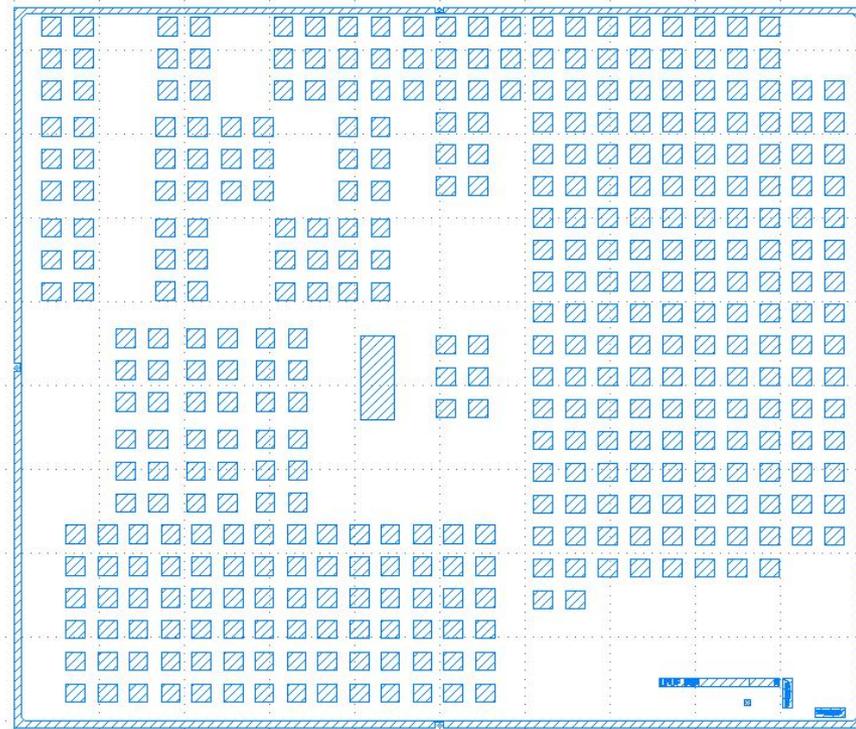


Слой «Металлизация»

Слои



Слой «Поликремний»



Слой «Защита»

Проведение измерений тестового кристалла



Таблица с измеренными параметрами

№ ячейки	Ширина канала, мкм	$U_{\text{пор}}, \text{В}$	$U_{\text{обр}}, \text{В}$	Норма для $U_{\text{пор}}/U_{\text{обр}}, \text{В}$
8	9	0,79	30	1,1-1,8/15-50
	13	0,82	31,3	1,1-1,8/15-50
	25	0,88	31,3	1,1-1,8/15-50

№ ячейки	Ширина канала, мкм	$U_{\text{пор}}, \text{В}$	$U_{\text{си}}, \text{В}$	Норма для $U_{\text{пор}}/U_{\text{обр}}, \text{В}$
48	4	1,03	19,27	1-1,3/12-45

График зависимости порогового напряжения от длины канала по активной области

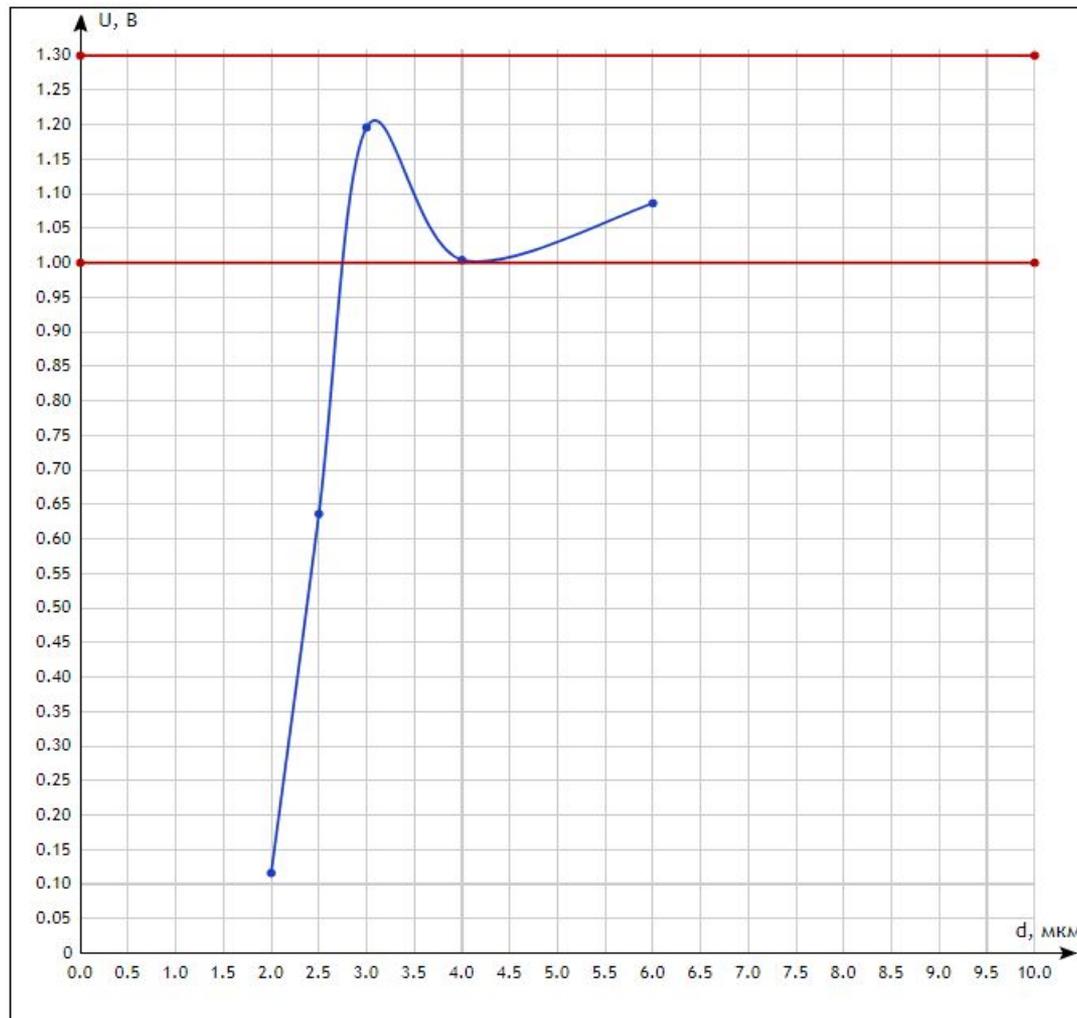
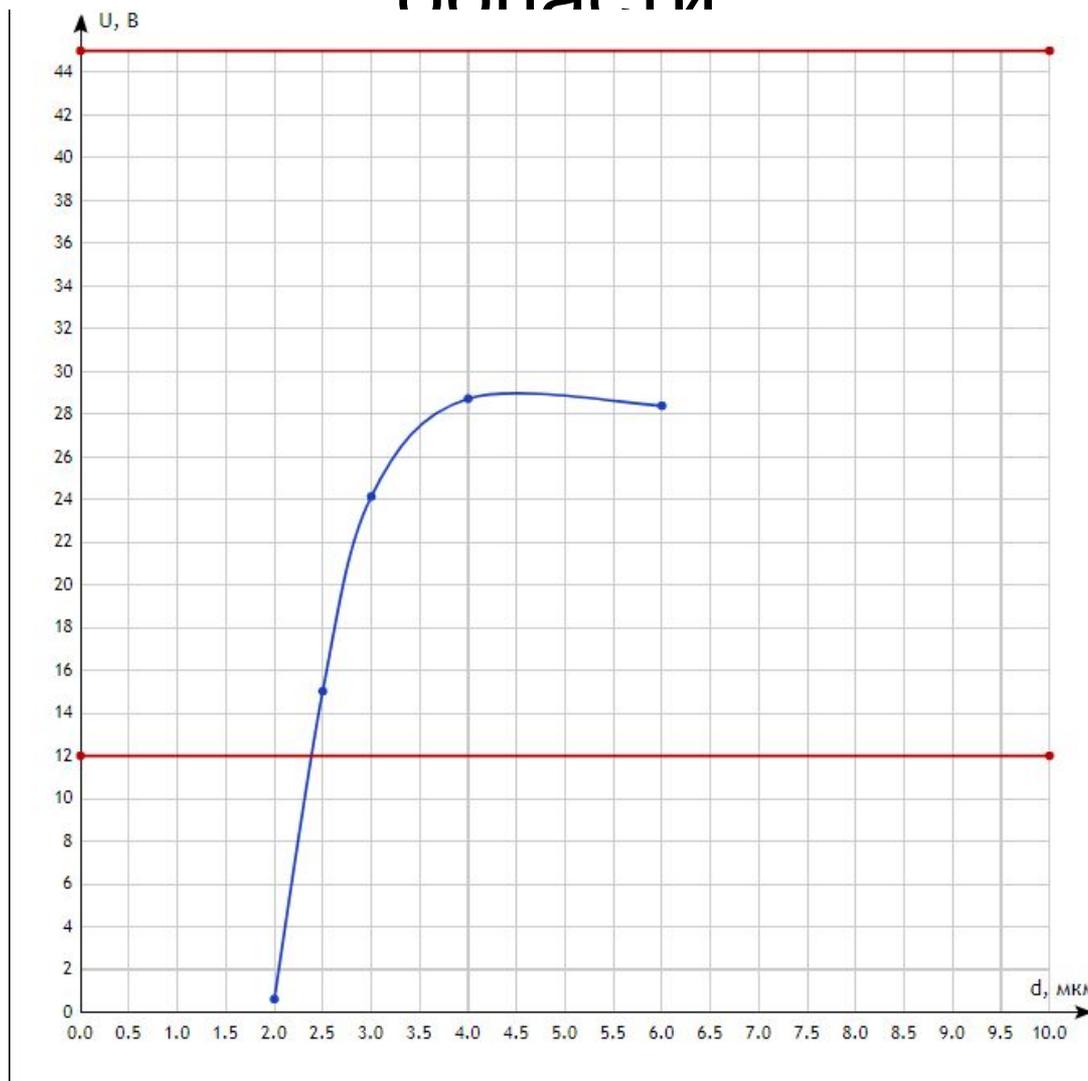


График зависимости напряжения сток-исток от длины канала по активной области



Результаты

- Была разработана конструкция тестовых ячеек для контроля параметров ИС выполненных по КМОП технологии
- Была разработана технология тестовых ячеек для контроля параметров ИС выполненных по КМОП технологии
- Измерены параметры тестового транзистора и построены зависимости пороговых напряжений и напряжений сток-исток от длины канала по активной области.

СПАСИБО ЗА ВНИМАНИЕ