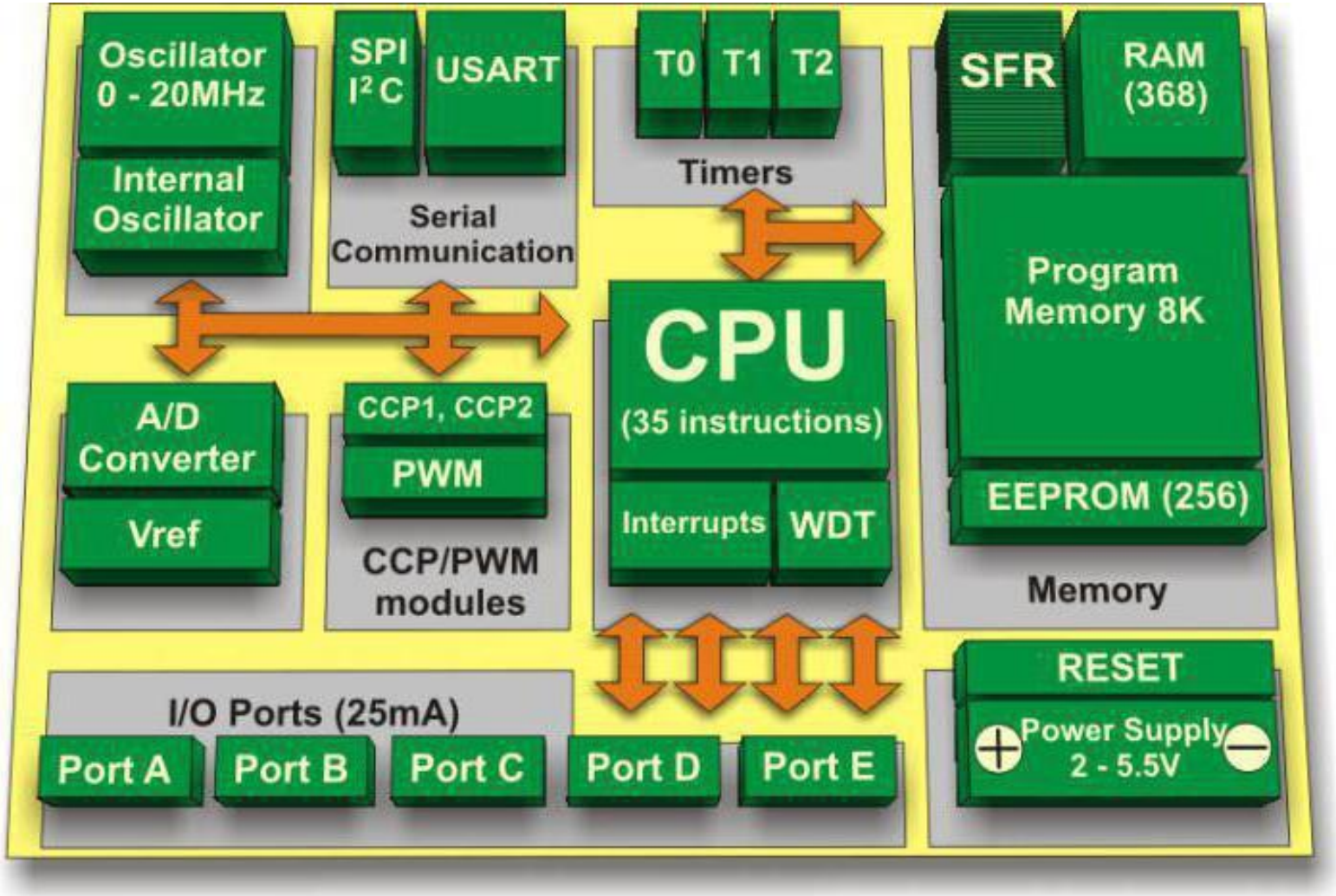
Лекции

Микроконтроллеры

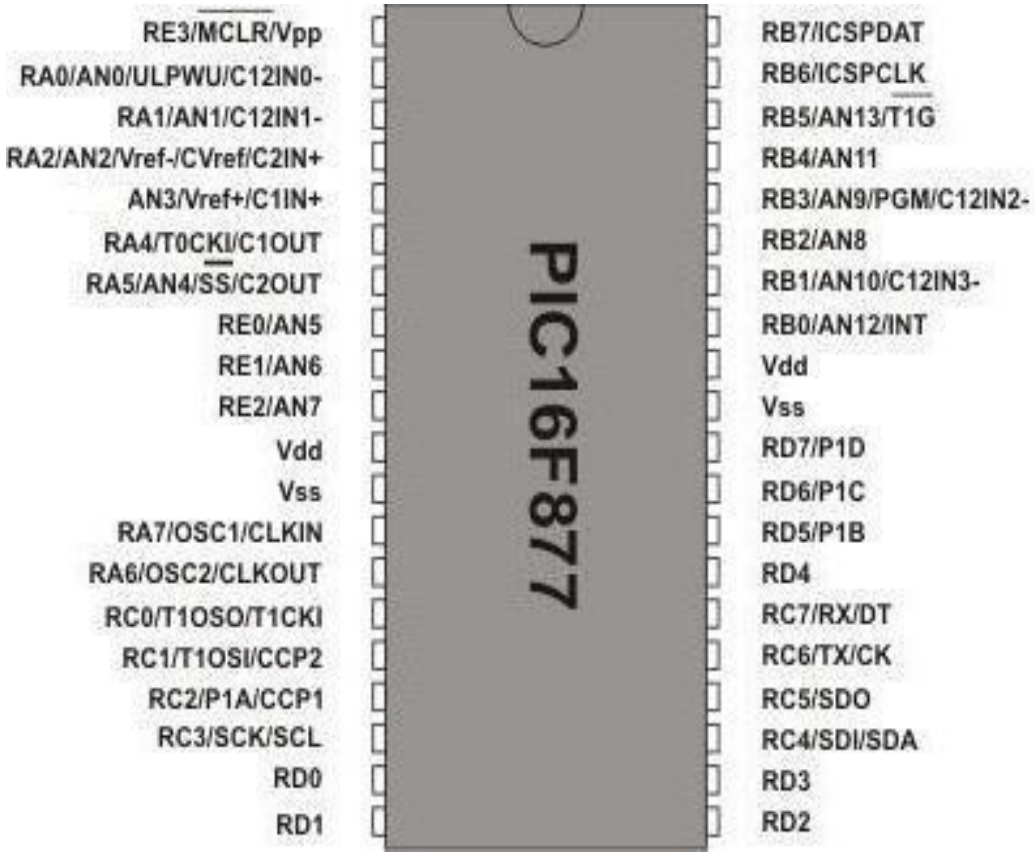
Что такое микроконтроллер

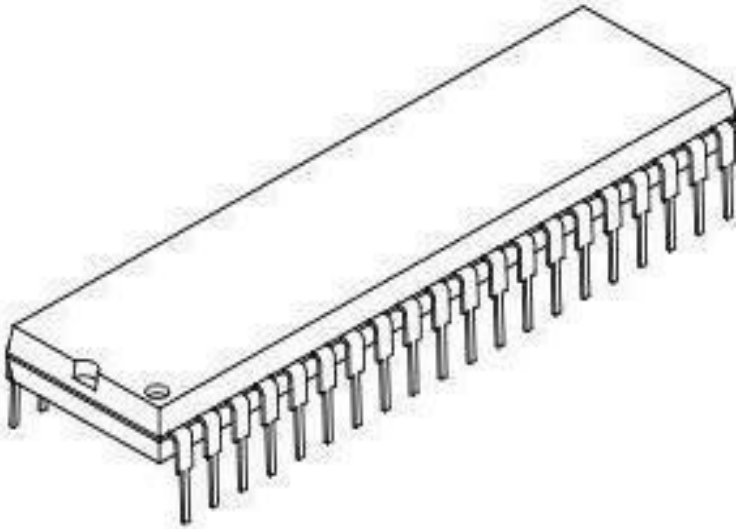
2016

Состав микроконтроллера PIC16



Роспись выводов и внешний вид PIC16F877





Тактирование

Рис. 12-1 Подключение кварцевого/керамического резонатора в HS, XT и LP режиме тактового генератора

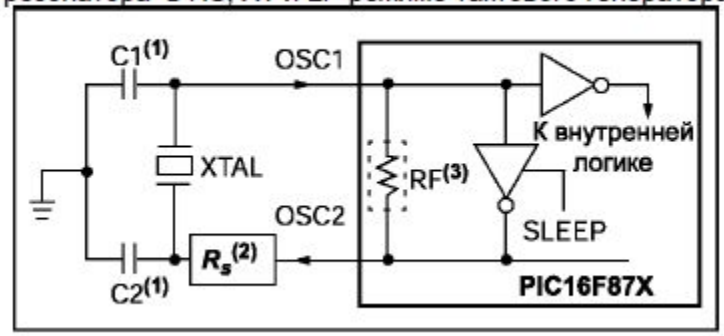


Рис. 12-2 Подключение внешнего тактового сигнала в HS, XT и LP режиме тактового генератора

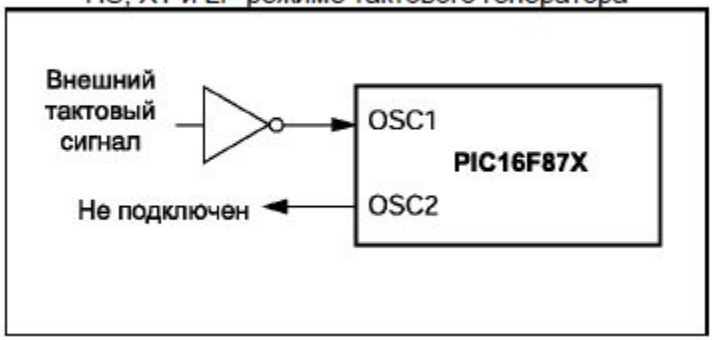
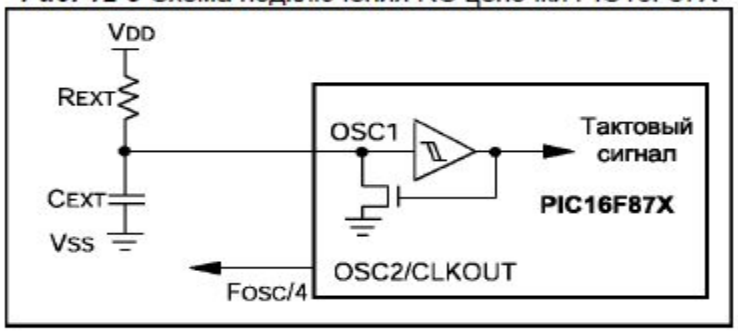


Таблица 12-2 Параметры конденсаторов для кварцевого резонатора (оценочные значения)

Режим	Частота	OSC1(C1)	OSC2(C2)
LP	32 кГц	33пФ	33пФ
	200 кГц	15пФ	15пФ
XT	200 кГц	47-68пФ	47-68пФ
	1 МГц	15пФ	15пФ
	4 МГц	15пФ	15пФ
HS	4 МГц	15пФ	15пФ
	8 МГц	15-33пФ	15-33пФ
	20 МГц	15-33пФ	15-33пФ

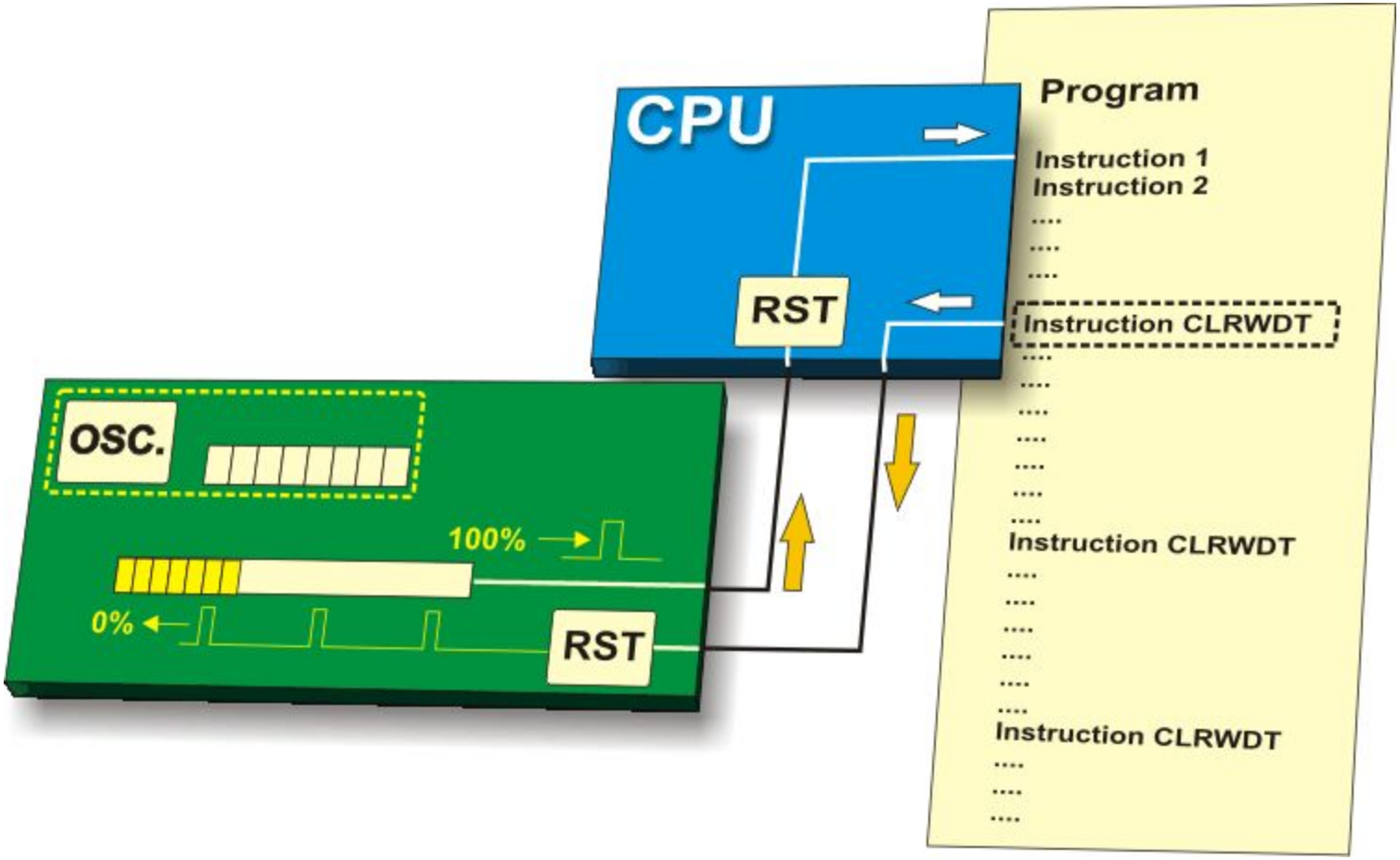
Резонаторы, используемые при тестировании		
32кГц	Epson C-001R32.768K-A	±20PPM
200кГц	STD XTL 200.000KHz	±20PPM
1МГц	ECS ECS-10-13-1	±50PPM
4МГц	ECS ECS-40-20-1	±50PPM
8МГц	EPSON CA-301 8.000M-C	±30PPM
20МГц	EPSON CA-301 20.000M-C	±30PPM

Рис. 12-3 Схема подключения RC цепочки PIC16F87X



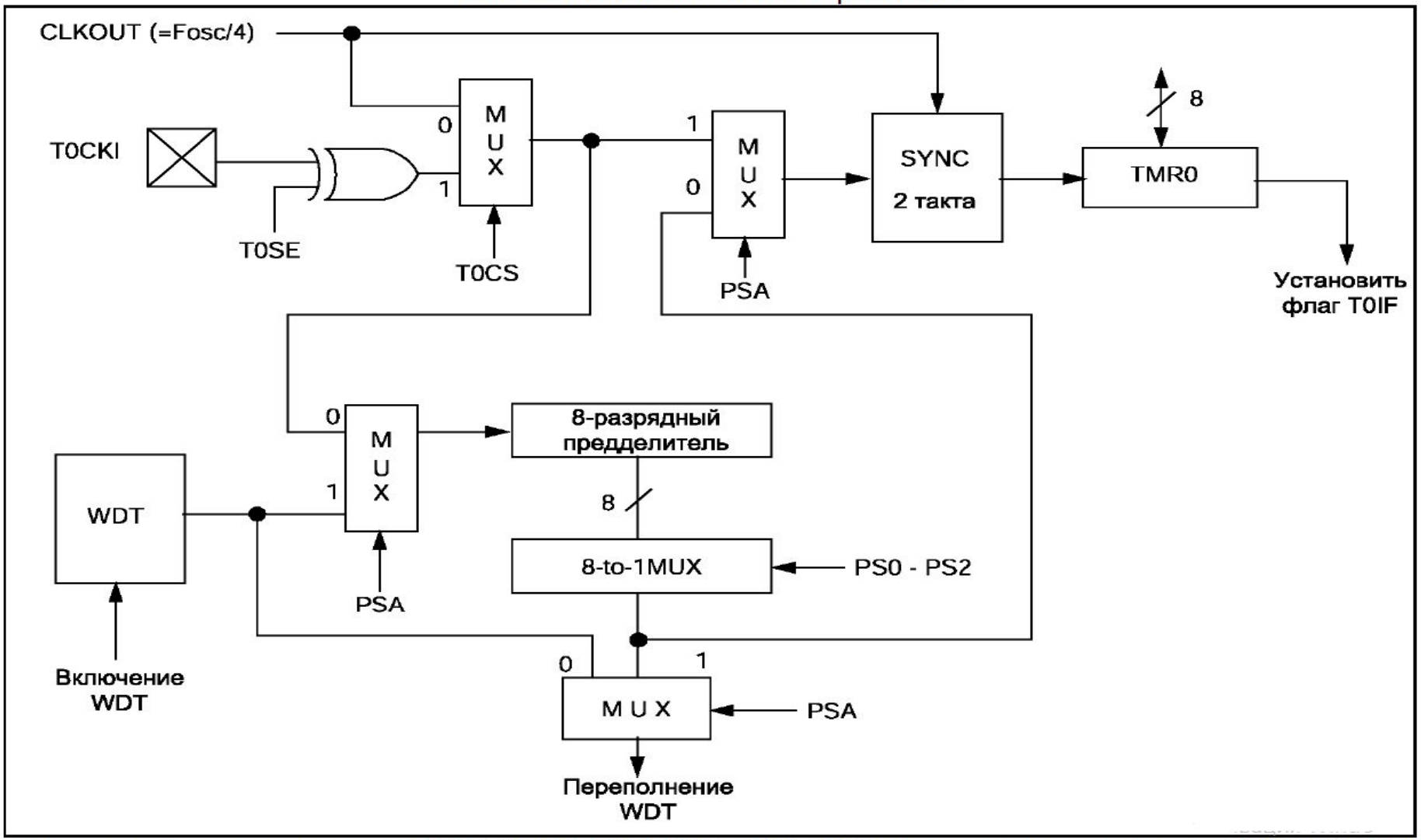
Рекомендованные значения: 3кОм ≤ R_{EXT} ≤ 100кОм
C_{EXT} > 20пФ

WDT


CPU
RST
Program
Instruction 1
Instruction 2
....
....
....
Instruction CLRWDT
....
....
....
....
....
....
....
Instruction CLRWDT
....
....
....
....
....
....
Instruction CLRWDT
....
....
....
OSC.
100%
0%
RST

Структурная схема TMR0

Рис. 5-1 Блок схема таймера TMR0



Примечание. Биты управления T0CS, T0SE, PS2, PS1, PS0, PSA расположены в регистре OPTION_REG.

Настройка регистров

Регистр OPTION_REG (адрес 81h или 181h)

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
-RBPU	**INTEDG**	**T0CS**	**T0SE**	**PSA**	**PS2**	**PS1**	**PS0**
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

бит 7: **-RBPU**:

бит 6: **INTEDG**:

бит 5: **T0CS**: Выбор тактового сигнала для TMR0
1 = внешний тактовый сигнал с вывода RA4/T0CKI
0 = внутренний тактовый сигнал CLKOUT

бит 4: **T0SE**: Выбор фронта приращения TMR0 при внешнем тактовом сигнале
1 = приращение по заднему фронту сигнала (с высокого к низкому уровню) на выводе RA4/T0CKI
0 = приращение по переднему фронту сигнала (с низкого к высокому уровню) на выводе RA4/T0CKI

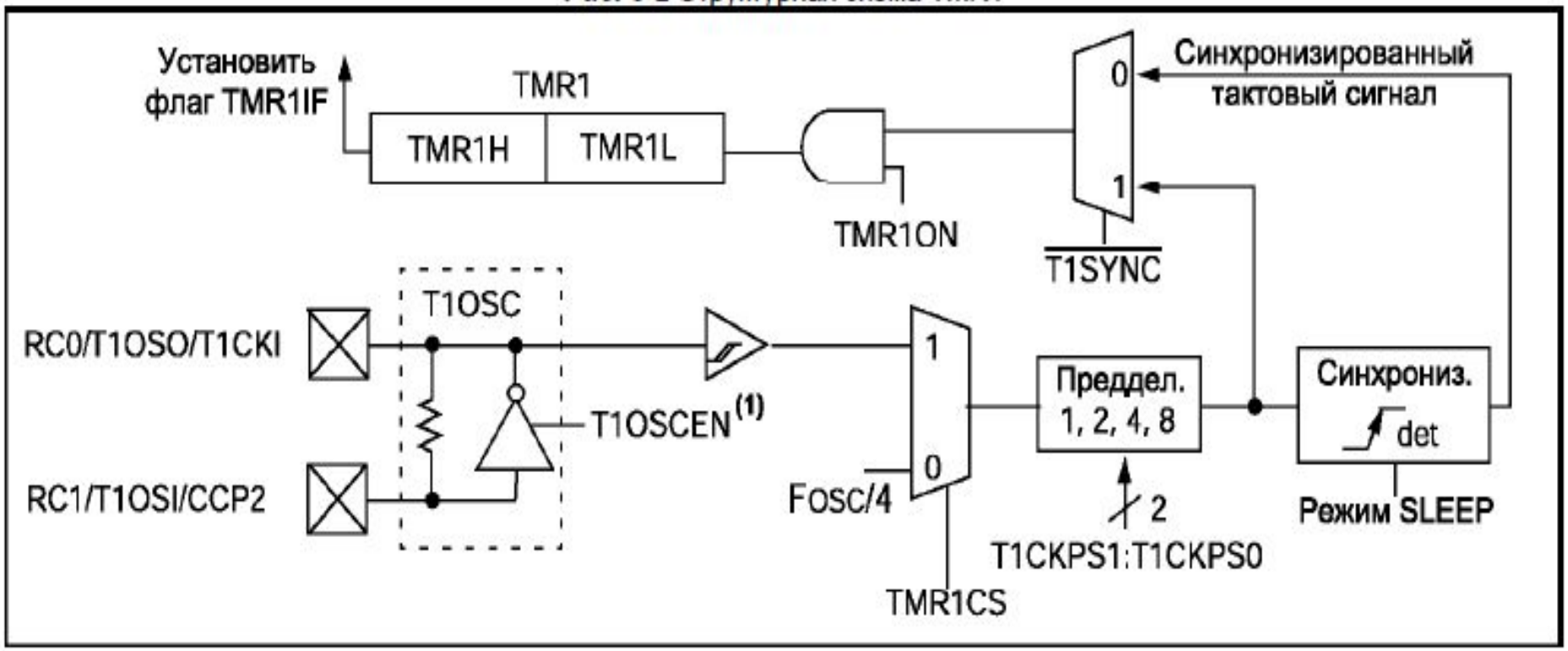
бит 3: **PSA**: Выбор включения предделителя
1 = предделитель включен перед WDT
0 = предделитель включен перед TMR0

биты 2-0: **PS2: PS0**: Установка коэффициента деления предделителя

Значение	Для TMR0	Для WDT
000	1:2	1:1
001	1:4	1:2
010	1:8	1:4
011	1:16	1:8
100	1:32	1:16
101	1:64	1:32
110	1:128	1:64
111	1:256	1:128

Структурная схема TMR1

Рис. 6-2 Структурная схема TMR1



Примечание. Если T1OSCEN=0, то инвертирующий элемент и резистивная обратная связь выключены для уменьшения тока потребления.

Настройка регистров

Регистр T1CON (адрес 10h)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	-	**T1CKPS1**	**T1CKPS0**	**T1OSCEN**	**-T1SYNC**	**TMR1CS**	**TMR1ON**
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

биты 7-6: **Не реализованы**: читаются как '0'

биты 5-4: **T1CKPS1:T1CKPS0:** Выбор коэффициента деления предделителя TMR1
11 = 1:8
10 = 1:4
01 = 1:2
00 = 1:1

бит 3: **T1OSCEN:** Включение тактового генератора TMR1
1 = генератор включен
0 = генератор выключен (инвертирующий элемент и резистивная обратная связь выключены для уменьшения тока потребления)

бит 2: **-T1SYNC:** Синхронизация внешнего тактового сигнала
TMR1CS = 1
1 = не синхронизировать внешний тактовый
0 = синхронизировать внешний тактовый

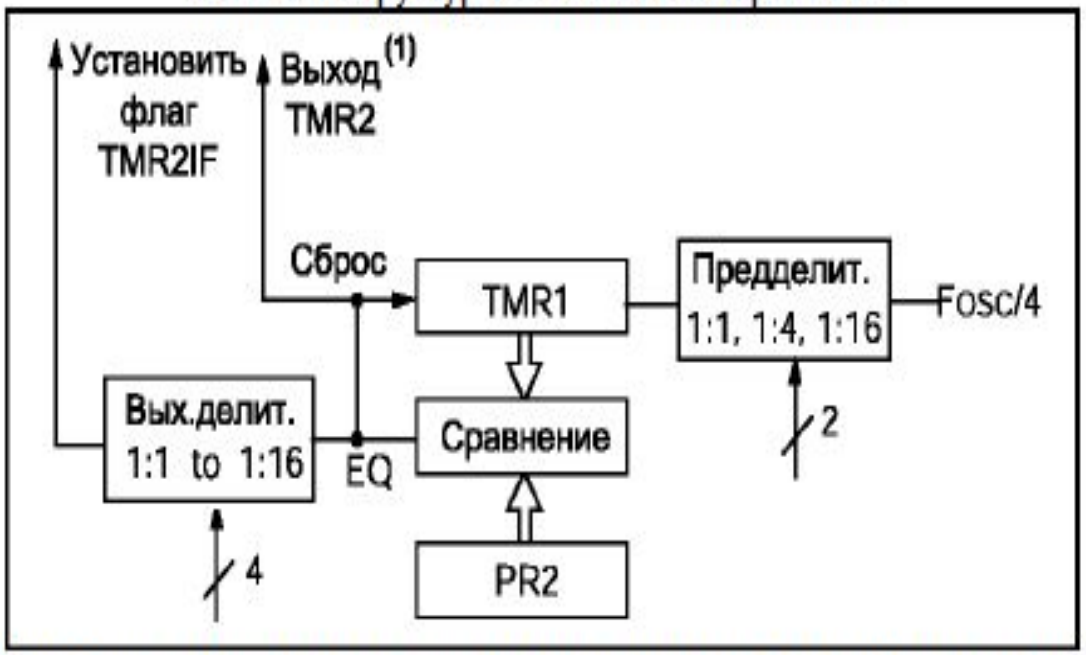
TMR1CS = 0
Значение бита игнорируется

бит 1: **TMR1CS:** Выбор источника тактового сигнала
1 = внешний источник с вывода RC0/T1OSO/T1CKI (активным является передний фронт сигнала)
0 = внутренний источник Fosc/4

бит 0: **TMR1ON:** Включение модуля TMR1
1 = включен
0 = выключен

Структурная схема TMR2

Рис. 8-1 Структурная схема таймера TMR2



Примечание 1. TMR2 может использоваться для программного выбора скорости обмена данными модуля SSP.

Настройка регистров

Регистр T2CON (адрес 12h)

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	**TOUTPS3**	**TOUTPS2**	**TOUTPS1**	**TOUTPS0**	**TMR2ON**	**T2CKPS1**	**T2CKPS0**
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

бит 7: **Не реализован**: читается как '0'

биты 6-3: **TOUTPS3:TOUTPS0:** Выбор коэффициента выходного делителя TMR2
0000 = 1:1
0001 = 1:2
:
:
1111 = 1:16

бит 2: **TMR2ON:** Включение модуля TMR2
1 = включен
0 = выключен

биты 1-0: **T2CKPS1:T2CKPS0:** Выбор коэффициента деления предделителя TMR2
00 = 1:1
01 = 1:4
1x = 1:16

Регистры TMR0-2

Таблица 5-1 Регистры и биты, связанные с работой TMR0

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
01h,101h	TMR0	Регистр таймера 0								xxxx xxxx	uuuu uuuu
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
81h,181h	OPTION_REG	-RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.
Затененные биты на работу не влияют.

Таблица 6-2 Регистры и биты, связанные с работой TMR1

Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
0Eh	TMR1L	Младший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	Старший байт 16-разрядного таймера 1								xxxx xxxx	uuuu uuuu
10h	T1CON	-	-	T1CKPS1	T1CKPS0	T1OSCEN	-T1SYNC	TMR1CS	TMR1ON	--00 0000	--uu uuuu

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.
Затененные биты на работу не влияют.
Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

Таблица 7-1 Регистры и биты, связанные с работой TMR2

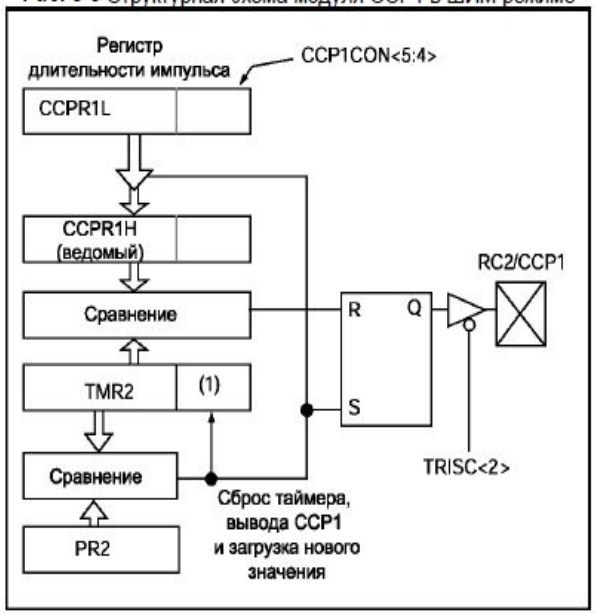
Адрес	Имя	Бит 7	Бит 6	Бит 5	Бит 4	Бит 3	Бит 2	Бит 1	Бит 0	Сброс POR, BOR	Другие сбросы
0Bh,8Bh, 10Bh,18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF*	ADIF	RCIF	TXIF	SSPIF	CCP1F	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE*	ADIE	RCIE	TXIE	SSPIE	CCP1E	TMR2IE	TMR1IE	0000 0000	0000 0000
11h	TMR2	Регистр таймера 2								0000 0000	0000 0000
12h	T2CON	-	TOUTPS3	TOUTPS2	TOUTPS1	TOUTPS0	TMR2ON	T2CKPS1	T2CKPS0	-000 0000	-uuu uuuu
92h	PR2	Регистр периода таймера 2								1111 1111	1111 1111

Обозначения: - = не используется, читается как 0; u = не изменяется; x = не известно; q = зависит от условий.
Затененные биты на работу не влияют.
Примечание*. Биты PSPIE и PSPIF в микроконтроллерах PIC16F873, PIC16F876 не используются.

Захват, сравнение, ШИМ

Рис. 8-1 Структурная схема модуля CCP1 в режиме захвата

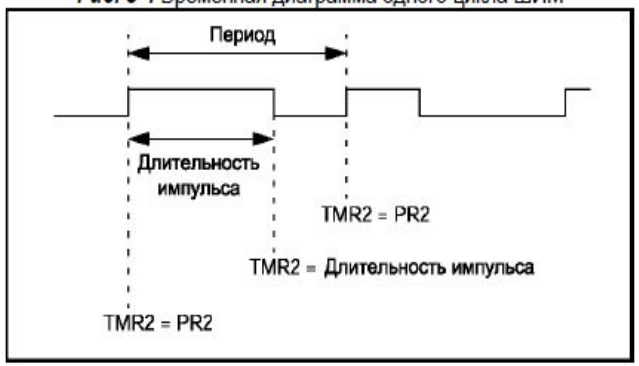
Рис. 8-3 Структурная схема модуля CCP1 в ШИМ режиме



На рисунке 8-4 показана временная диаграмма одного цикла ШИМ (период ШИМ и длительность высокого уровня сигнала). Частота ШИМ есть обратная величина периоду (1/период).

Рис. 8-2 Структурная схема модуля CCP1 в режиме сравнения

Рис. 8-4 Временная диаграмма одного цикла ШИМ



Захват, сравнение, ШИМ

Регистр CCPxCON (адрес 17h/1Dh)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	-	**CCPxX**	**CCPxY**	**CCPxM3**	**CCPxM2**	**CCPxM1**	**CCPxM0**
Бит 7							Бит 0

R – чтение бита
W – запись бита
U – не реализовано, читается как 0
–n – значение после POR
–x – неизвестное значение после POR

бит 7-6: **Не используются:** читаются как ‘0’

биты 5-4: **CCPxX:CCPxY:** Младшие биты скважности ШИМ

Режим захвата
Не используются

Режим сравнения
Не используются

Режим ШИМ
Два младших бита скважности. Восемь старших находятся в CCPRxL.

биты 3-0: **CCPxM3:CCPxM0:** Режим работы модуля CCPx

0000 = модуль CCPx выключен (сброс модуля CCPx)
0100 = захвата по каждому заднему фронту сигнала
0101 = захват по каждому переднему фронту сигнала
0110 = захват по каждому 4-му переднему фронту сигнала
0111 = захват по каждому 16-му переднему фронту сигнала
1000 = сравнение, устанавливает выходной сигнал (устанавливается флаг CCPxIF в ‘1’)
1001 = сравнение, сбрасывает выходной сигнал (устанавливается флаг CCPxIF в ‘1’)
1010 = сравнение, на выходной сигнал не влияет (устанавливается флаг CCPxIF в ‘1’)
1011 = сравнение, триггер специальных функций (устанавливается флаг CCPxIF в ‘1’; на вывод CCPx не влияет). CCP1 - сброс таймера TMR1. CCP2 - сброс таймера TMR1, запуск преобразования АЦП (если АЦП включено).
11xx = ШИМ режим