Операционная система Эльбрус и микропроцессоры серии Эльбрус

СБИС разработки МЦСТ

- Процессоры **SPARC** (RISC) 3-х поколений
  - **МЦСТ-R1000**: 1ГГц, 4 ядра SPARC V9
- Процессоры **Эльбрус** (VLIW) 4-х поколений
  - **Эльбрус-2С+,** 500 МГц, 2 ядра «Эльбрус» + 4 ядра DSP
  - **Эльбрус-4С,** 800 МГц, 4 ядра «Эльбрус»
- Южный мост **КПИ**

Эльбрус-4С

- Тактовая частота 800 МГц
  - 4 ядра
    - L2$ 8 МБ,
    - До 23 операций/такт на ядро
  - 3 канала памяти DDR3-1600
  - 3 межпроцессорных канала (16 ГБ/с)
  - 1 канал IO-link (4 ГБ/с)
  - Улучшения в микроархитектуре
- Количество транзисторов – 968 млн
- Рассеиваемая мощность – ~45 Вт
- Технология – 65 нм, 9 слоев металла
- Площадь кристалла - 380 мм^2

Процессор прошёл Государственные испытания в марте 2014 года

Эльбрус-2СМ

- Тактовая частота 300 МГц,
  - 2 ядра «Эльбрус»
  - L2$ 2 * 1 МБ
- 2 канала DDR2-533
- 3 межпроцессорных канала (по 4 ГБ/с)
- 2 канала IO-link (2 ГБ/с)

- Количество транзисторов: 300 млн
- Рассеиваемая мощность: ~20 Вт
- Технология: 90 нм, 10 слоёв металла
- Площадь кристалла: 320 мм^2
- Производство на фабрике Микрон

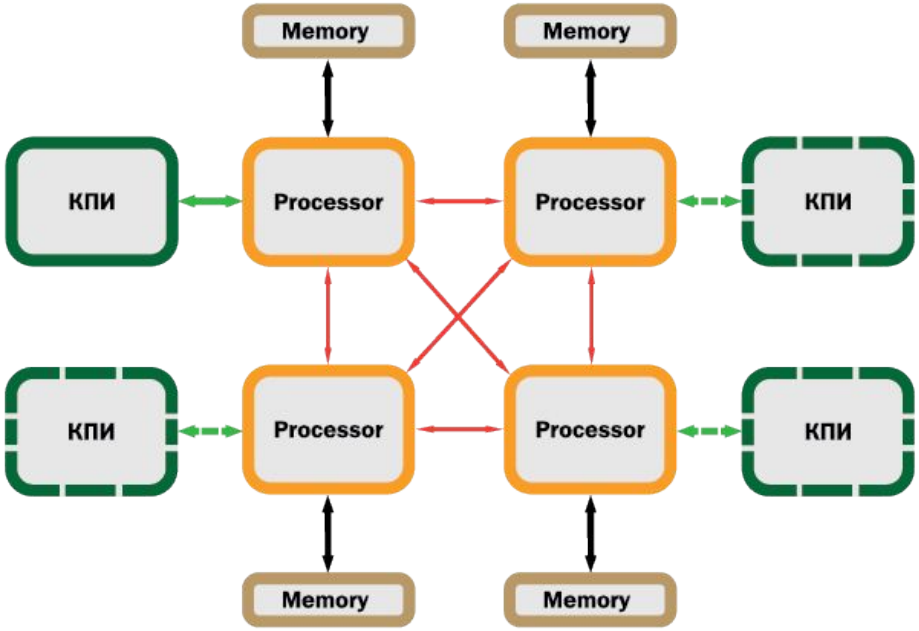
Процессор завершил гос. испытания в 2014 году

КПИ

- Тактовая частота – 250 МГц
- 2 канала I/O (2 * 1 ГБ/с).
- Интерфейсы
  - PCI Express 1.0a x8
  - PCI 2.3 (33/66 МГц, 32/64 бит)
  - Gigabit Ethernet,
  - 4 * SATA 2.0,
  - 2 * USB 2.0
  - RS 232/485, IEEE1284, Audio, SPI, I2C, GPIO

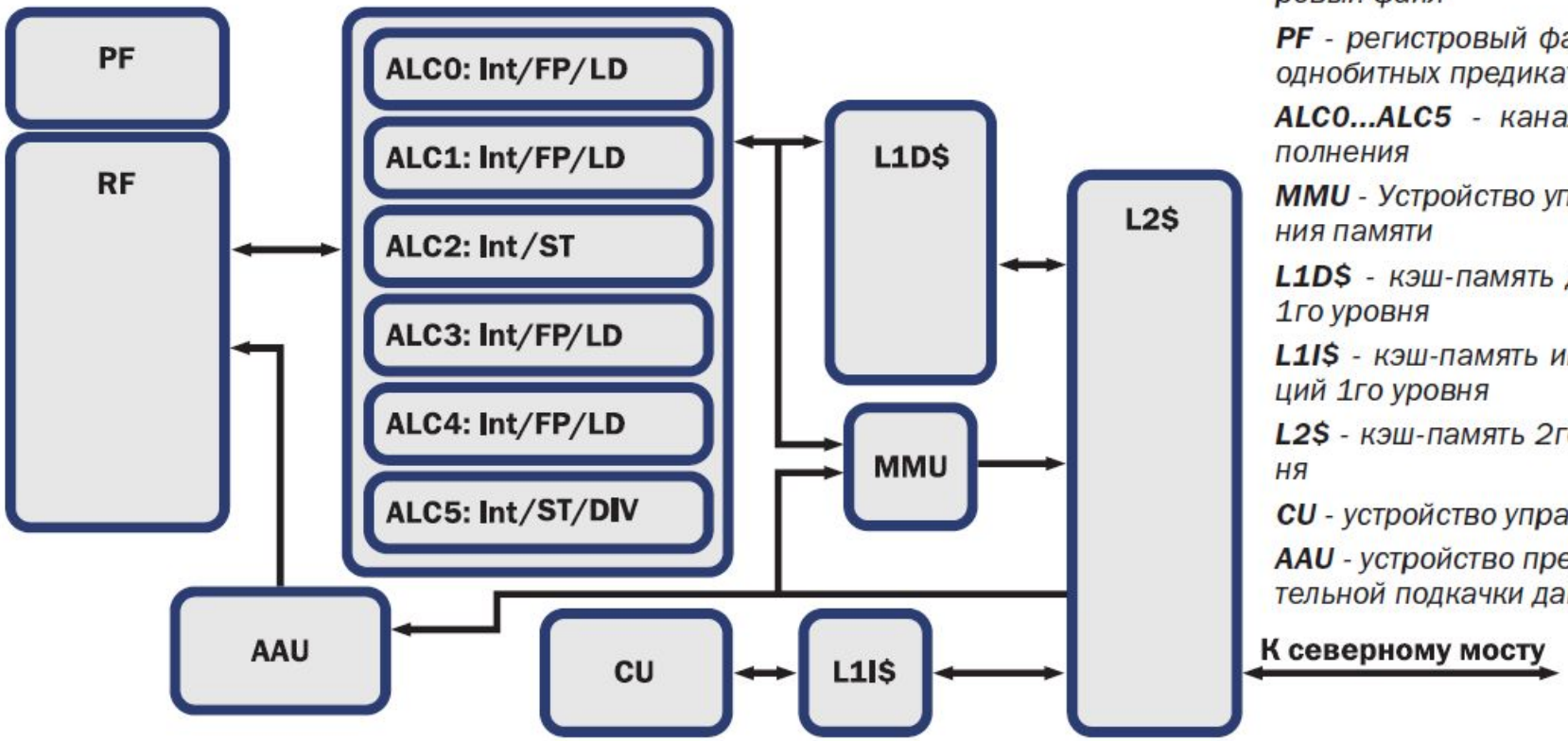
- Количество транзисторов – 30 млн
- Рассеиваемая мощность – 5 Вт
- Технология – 0.13 мкм, 9 слоев металла
- Размер кристалла – 10,6x10,6 мм

Многопроцессорность



- Объединение до 4 процессоров на общей памяти (NUMA) через когерентные межпроцессорные каналы без привлечения дополнительной аппаратуры
- Возможность добавления в систему дополнительных «южных мостов»

Структура м/п Эльбрус



RF *- универсальный регистровый файл*

PF *- регистровый файл для однобитных предикатов*

ALC0...ALC5 *- каналы исполнения*

MMU *- Устройство управления памяти*

L1D$ *- кэш-память данных 1го уровня*

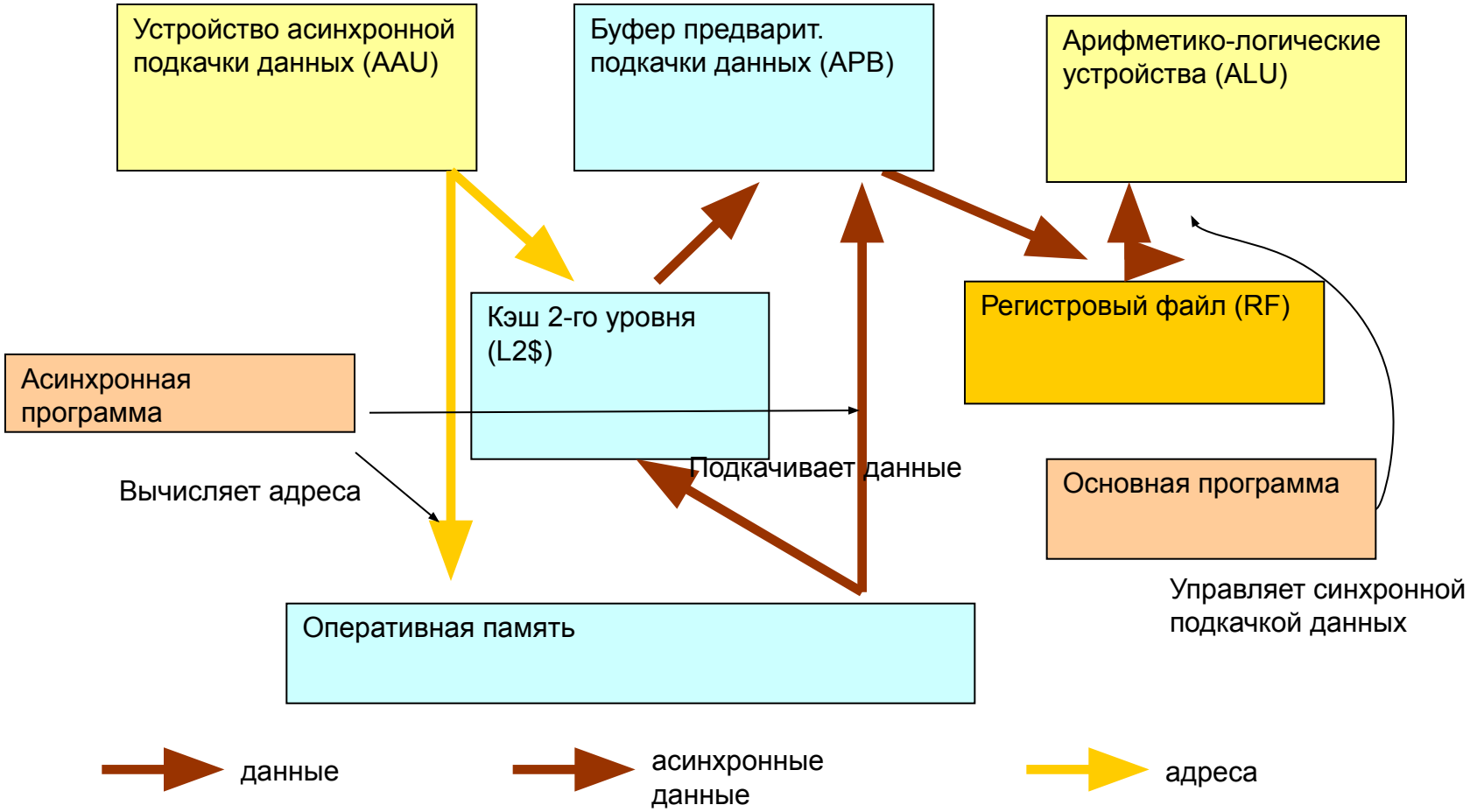
L1I$ *- кэш-память инструкций 1го уровня*

L2$ *- кэш-память 2го уровня*

CU *- устройство управления*

AAU *- устройство предварительной подкачки данных*

Асинхронная предподкачка



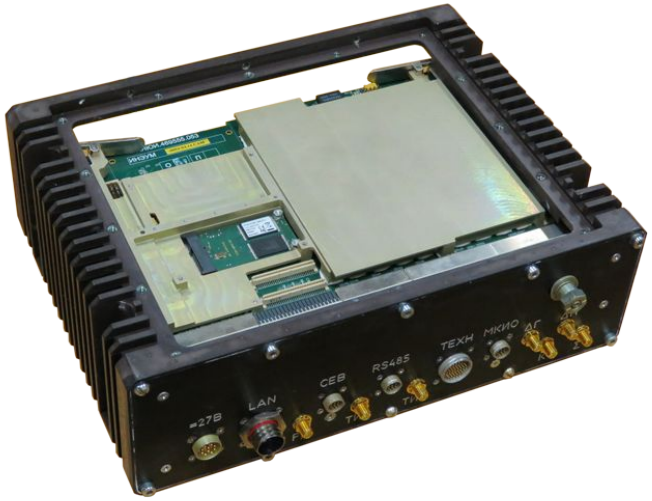
Пиковая производительность

	лин.уч.	циклы	
Int (8) / FP (9) / St (2) / Ld (4)	- 10	+	+
Обработка предикатов	- 3	+	+
Передача управления	- 1	+	+
Загрузка литерала 32/64	- 4/2		+
Асинхронная загрузка в РФ	- 4		+
Адресная арифметика	- 4		+
Обработка счетчика цикла	- 1		+
Всего:	18/16	23	

Сводная таблица результатов

	Intel(R) Core(TM) i5 CPU 650	Эльбрус-2С+	Отношение
Частота	3.20 ГГц	500 МГЦ	6.4
Простой алгоритм	3016ms	7356ms	2.4
Оптимизированный алгоритм	2551ms	4666ms	1.8
Компилятор	gcc 4.6 x86-64	lcc, вер. 18	

ВК на базе МП Эльбрус



2015: Эльбрус-8С

- **1.3 ГГц**
- **8 ядер Эльбрус**
- **250 Гигафлопс**
- L2$ 8*512КБ, L3$ 16 МБ
- 4 канала памяти DDR3-1600
- 3 межпроц. канала по 16 ГБ/с
- 1 канал IO-link (16 ГБ/с)
- 320 мм^2, 2,7 млрд транзисторов
- **28 нм**, энергопотребление ~60 Вт

Получены первые инженерные образцы

2015: КПИ-2

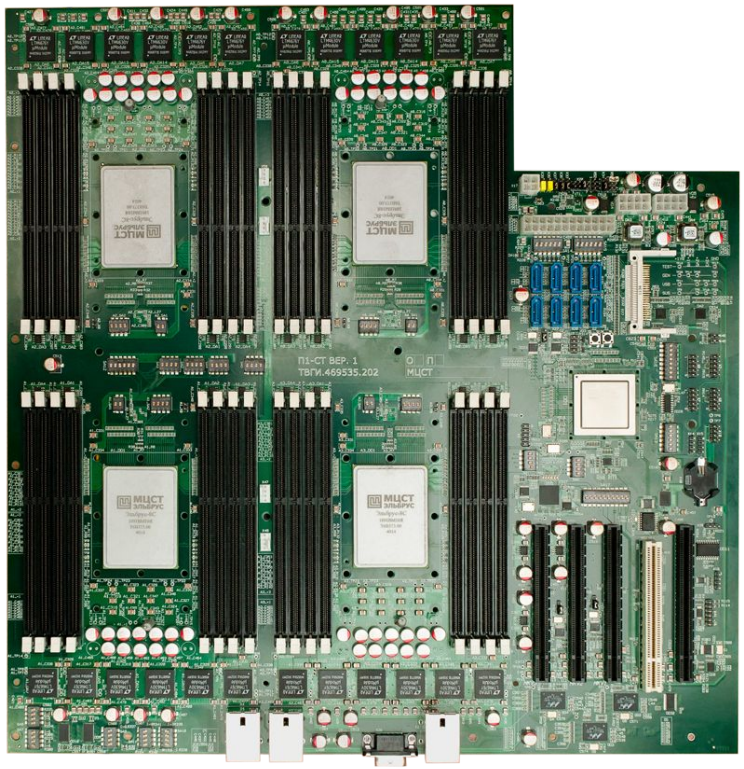
- 1 канал IO-link (16 ГБ/с)
- PCI Express 2.0 x20
- 3 * Gigabit Ethernet
- 8 * SATA 3.0
- 8 * USB 2.0
- 32 * GPIO
- …
- Технология 65 нм
- Энергопотребление 12 Вт

Получены первые инженерные образцы

Сервер Эльбрус-8С

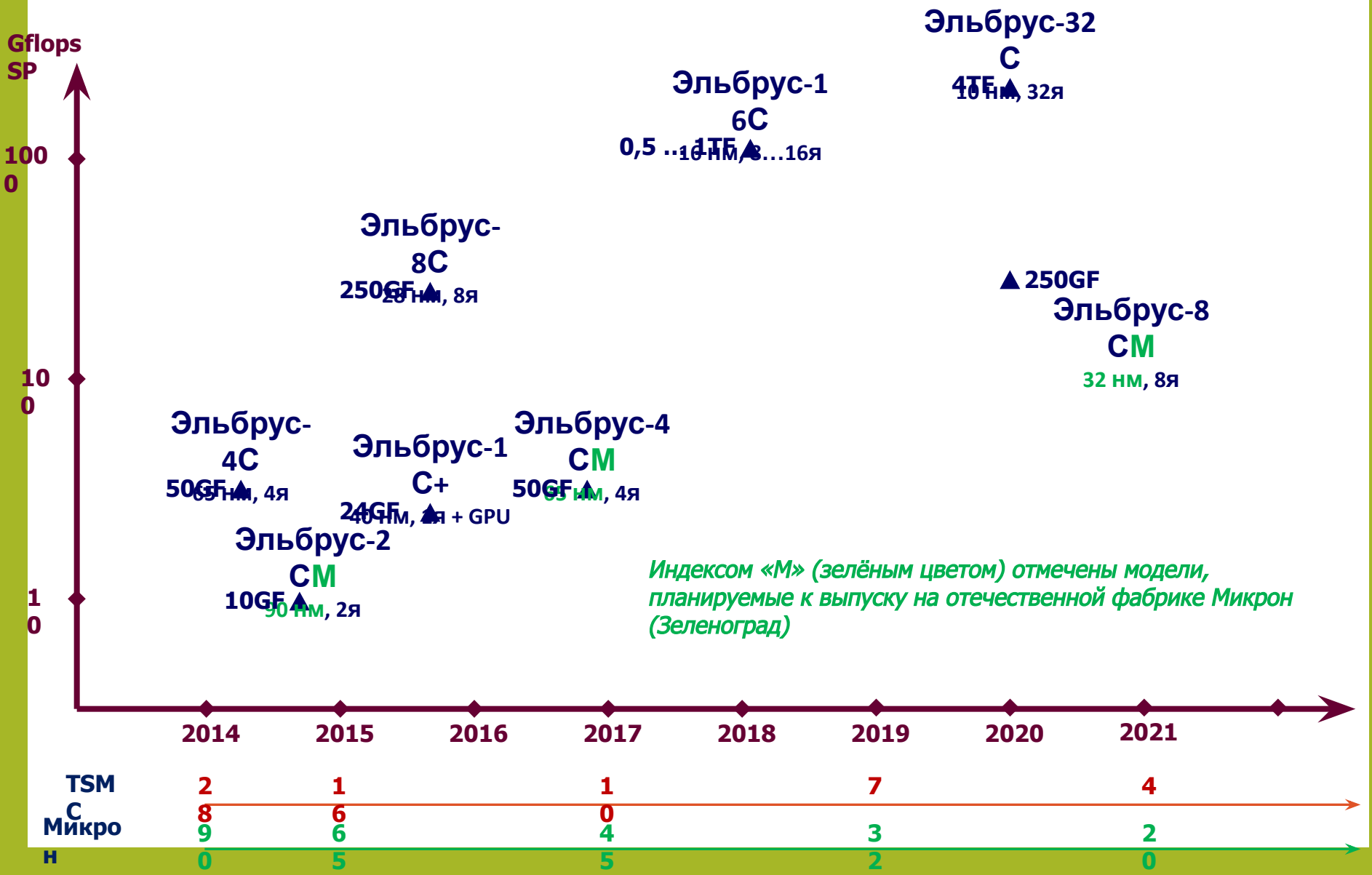
Сервер на базе четырёх процессоров Эльбрус-8С

- 4 процессора Эльбрус-8С
- Южный мост КПИ-2
- Оперативная память до 256 Гбайт на сервер
- Интерфейсы: SATA 3.0 – 8 каналов, Gigabit Ethernet – 3 канала, PCI Express 2.0 x20, PCI, интерконнект
- Высота корпуса 1U
- Мощность сервера – **1 Терафлопс**
- 40 Тфлопс в стойке



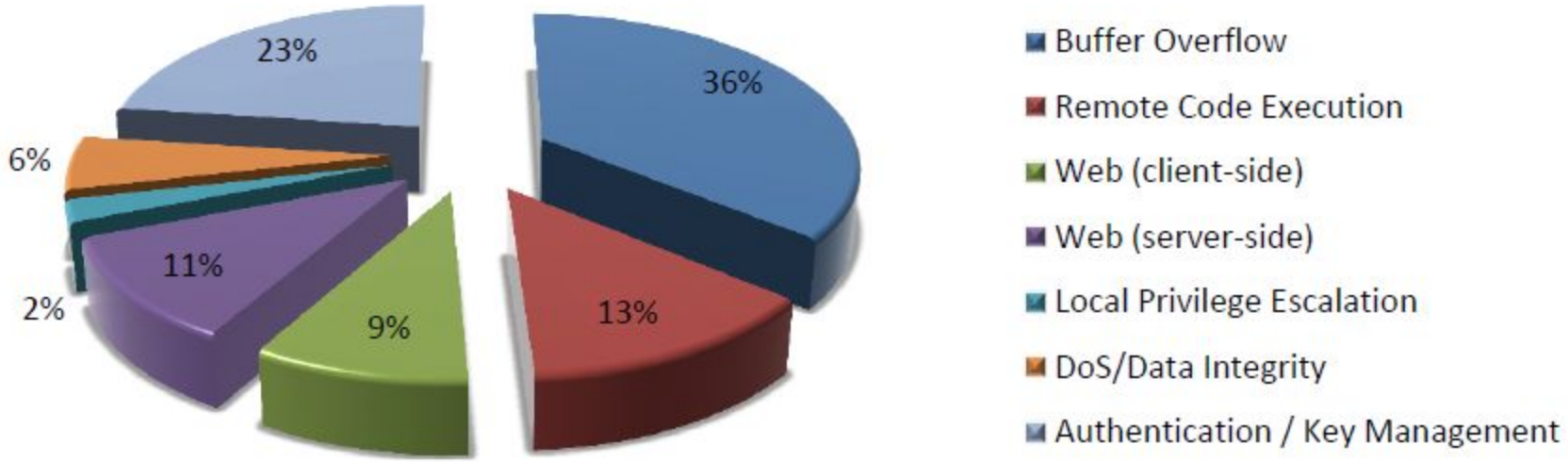
Макетный образец четырёхпроцессорного сервера

Дорожная карта



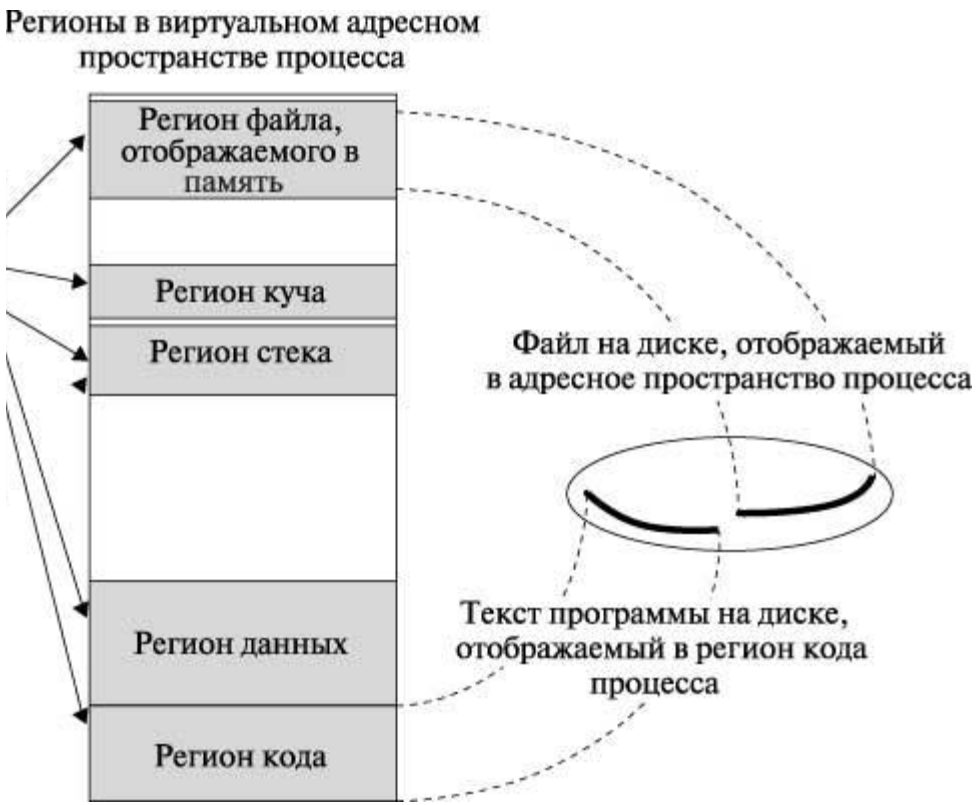
Ошибки и уязвимости

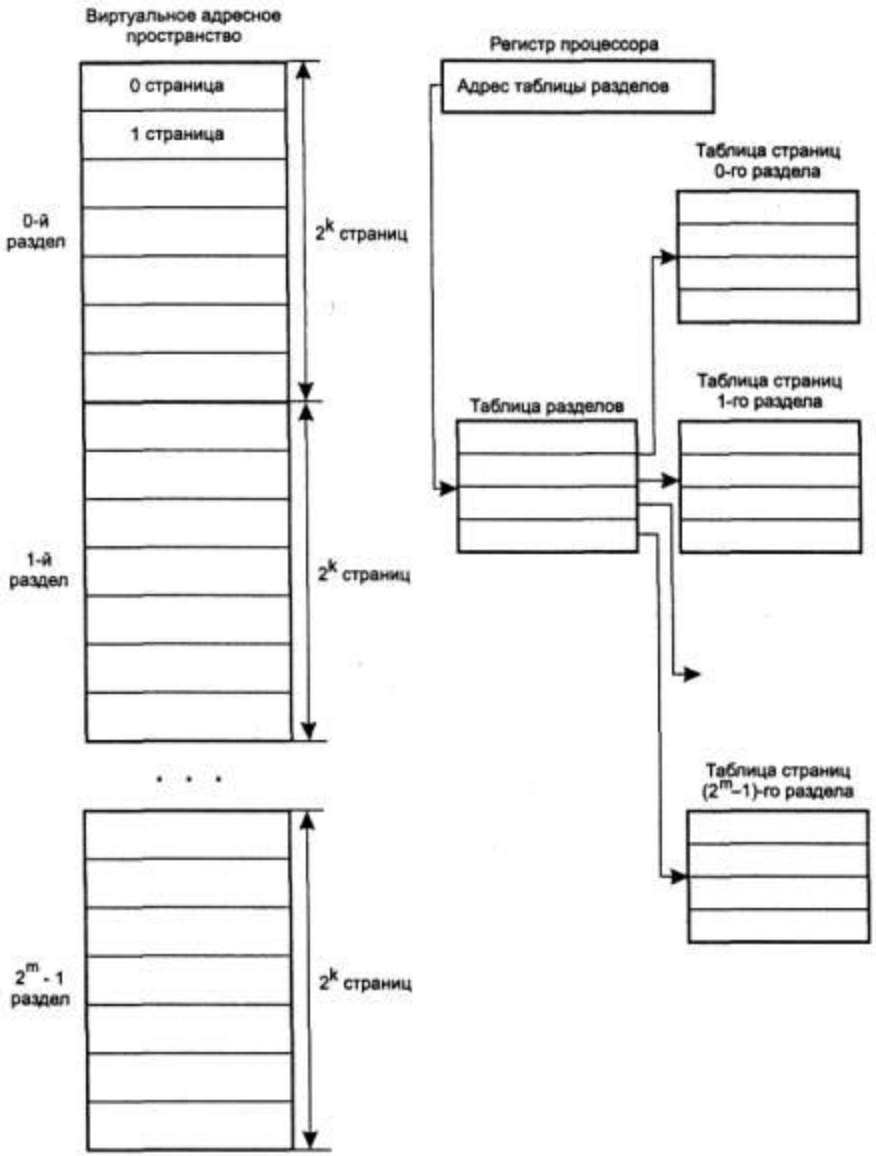
Распределение уязвимостей АСУ ТП по типам



Отчёт «Безопасность промышленных систем в цифрах v2.1», Positive Technologies, 2012

Память приложения





«Защищённый режим»: контроль ошибок во время исполнения

<u>Аппаратно</u> контролируются ошибки программы в работе с памятью и гарантируется целостность указателей

- Обращение за границы объекта (массива)
- Обращение по указателю на уже освобождённую память объекта, закончившего жизненный цикл
- Чтение неинициализированных данных
- Обращение по неадресным данным как по указателю

Результат:

- Рост производительности труда программиста – **на порядок**
- **Возможность создавать надёжные программы, устойчивые к кибернетическим атакам**
- Замедление скорости работы программ – около 20%

Защищённый режим Эльбруса. Структура дескриптора

Структура машинного слова в памяти:

32 bit	2 bit
Данные или часть дескриптора	Теги

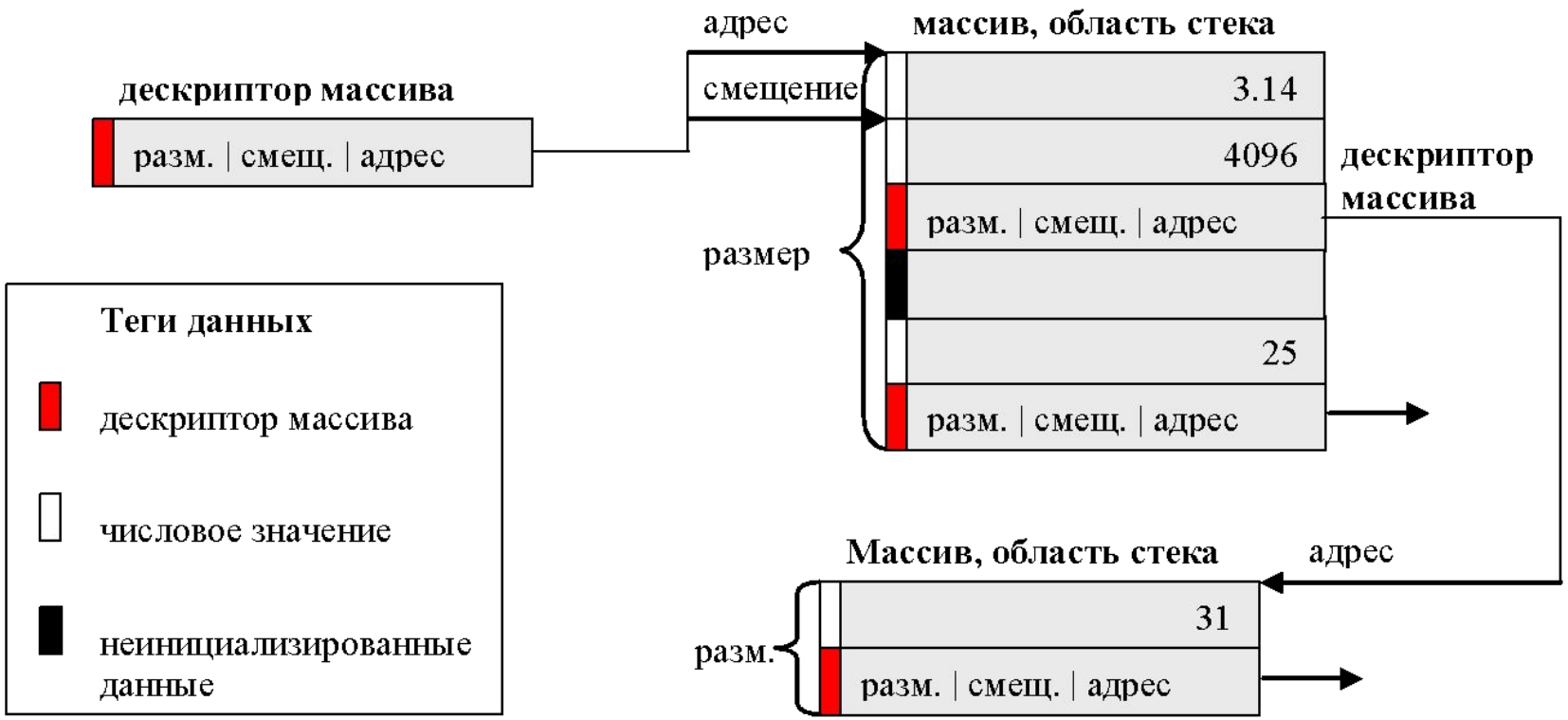
Значения тегов: 00 - Неинициализированное
10 – Данные, 01 и 11 - Часть дескриптора

Дескриптор:

32 bit	40 bit	32 bit	24 bit	8 bit
Текущее положение	База	Граница	Время жизни + служебные биты	Теги

128 bit

Защищенный режим Эльбруса. Использование дескриптора



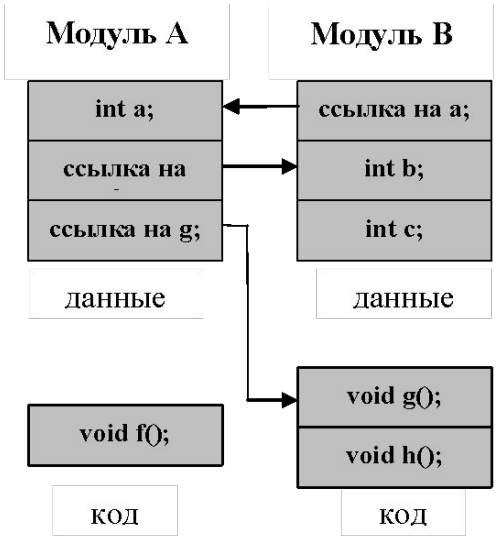
Межмодульная защита

```
/* модуль A */
       int  a;   /* экспорт в модуль B  */
extern int  b;   /* импорт из модуля B  */

extern void g(); /* импорт из модуля B  */
static void f(); /* внутренняя модуля A */

/* модуль B */
extern int  a;   /* импорт из модуля A  */
       int  b;   /* экспорт в модуль A  */
static int  c;   /* внутренняя модуля B */

       void g(); /* экспорт в модуль A  */
static void h(); /* внутренняя модуля B */
```

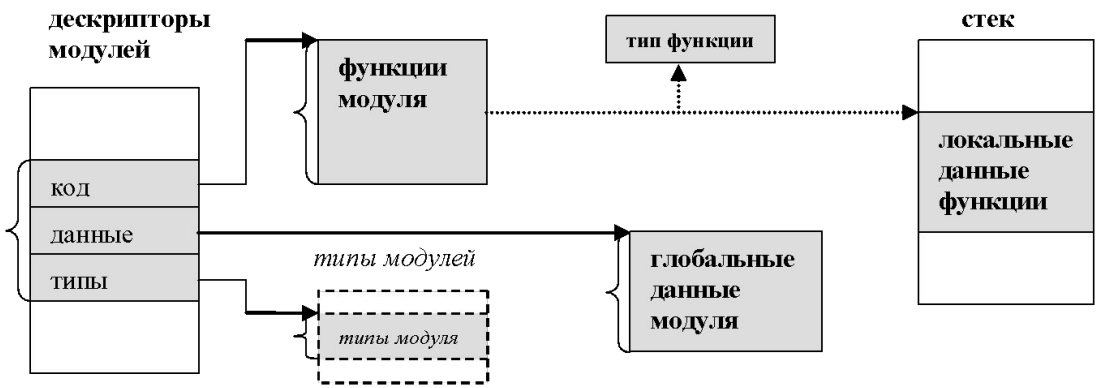


Контексты модулей A и B

- объявленные в них объекты и функции
- ссылки на объекты и функции других модулей

Контексты модулей A и B не пересекаются

Межмодульная защита



Каждому модулю соответствует свой дескриптор
Дескриптор модуля хранится при исполнении на аппаратных регистрах, недоступных пользователю
При вызове функции другого модуля происходит смена дескриптора модуля

ОС Эльбрус

Основана на ядре Linux 2.6.33

Встроена поддержка режима реального времени

Средства разработки – компиляторы C/C++/Fortran, Java-машина (OpenJDK 6)

Используется структура пакетов Debian

Отпортировано более 3000 базовых пакетов из набора Debian 5.0 (Lenny) и многие другие, в том числе:

- LibreOffice 3.6
- Firefox 3.6.28
- PostgreSQL 9.2
- Qt 5.0

Двоичный транслятор приложений: слой кросс-архитектурной виртуализации x86<->Elbrus, совместимый с эмулятором WINE