

# Лекция 13

---

## СЧЕТЧИКИ

# Общие сведения о счетчиках

---

Счётчики относятся к функциональным узлам последовательностного типа, логическое состояние которых определяется последовательностью поступления входных сигналов.

# Общие сведения о счетчиках

---

Счётчик характеризуется прежде всего *модулем счёта* (ёмкостью)  $M$ .

Счетчик переходит при поступлении входных сигналов из состояния в состояние, после каждых  $M$  сигналов возвращаясь к началу цикла.

Счётчики классифицируют по:

- ❖ значению модуля,
- ❖ направлению счёта,
- ❖ способу организации межразрядных связей,
- ❖ способу подачи тактового импульса.

# Общие сведения о счетчиках

---

*По значению модуля счёта различают:*

- ❖ двоичные ( $M=2^n$ ),
- ❖ двоично-кодированные (с произвольным модулем, но кодированием состояний двоичными кодами),
- ❖ счётчики с одинарным кодированием и др.

# Общие сведения о счетчиках

---

*По направлению счёта* счётчики делят на:

- ❖ суммирующие (прямого счёта),
- ❖ вычитающие (обратного счёта),
- ❖ реверсивные (с изменением направления счёта).

# Общие сведения о счетчиках

---

*По способу организации межразрядных связей различают:*

- ❖ счётчики с последовательным,
- ❖ параллельным,
- ❖ комбинированными переносами.

Параллельные счётчики называют синхронными, а последовательные - асинхронными.

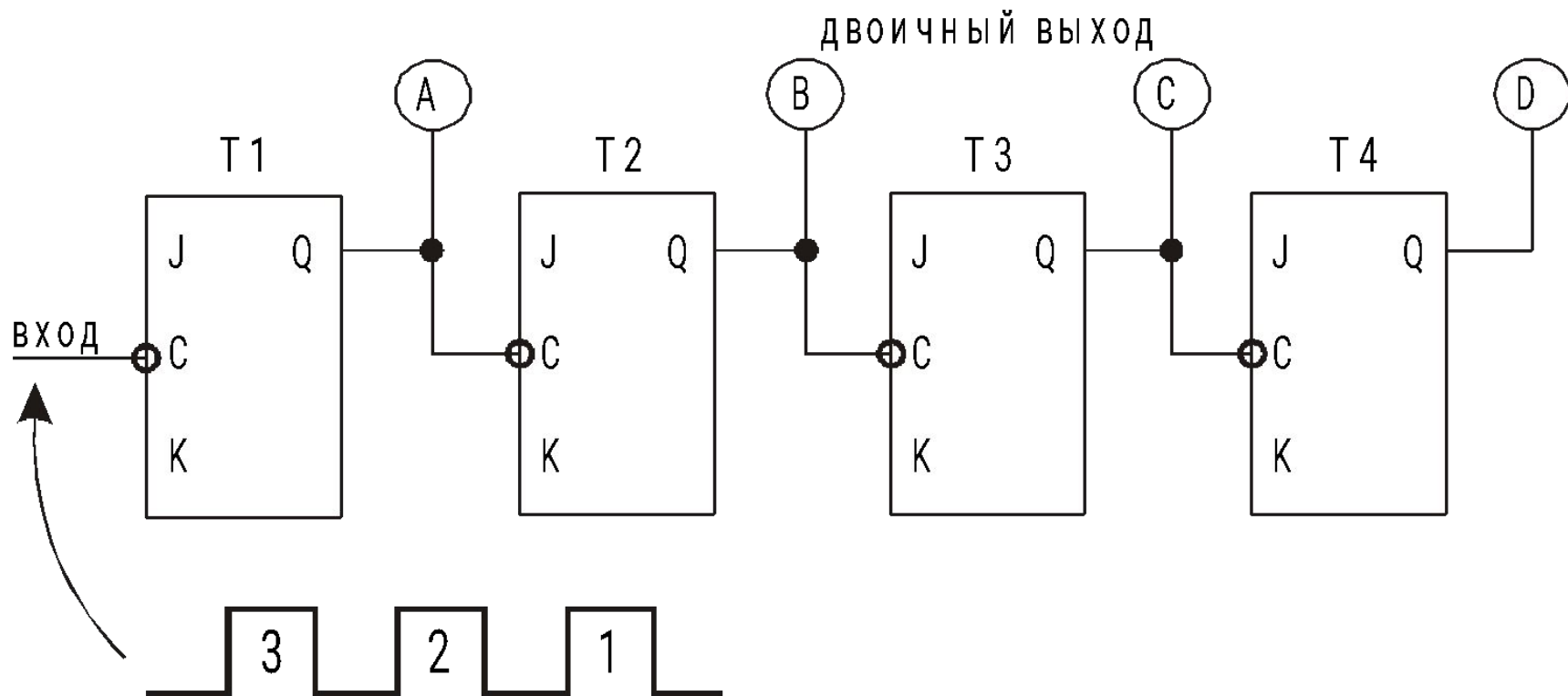
# Счётчики со СКВОЗНЫМ переносом

---

Таблица  
двоичного и  
десятичного  
счета

Двоичный счет				Десятичный счет
D	C	B	A	
8	4	2	1	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

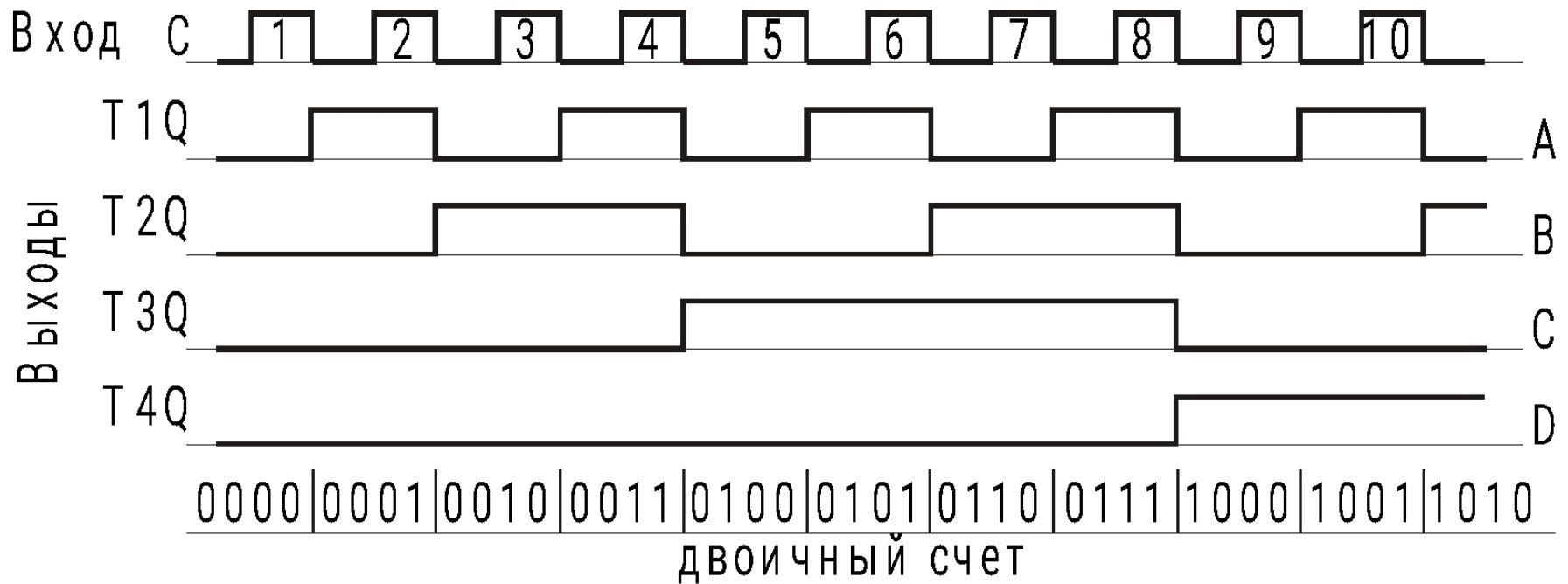
# Схема счётчика по модулю 16





# Временные диаграммы счётчика по модулю 16

---

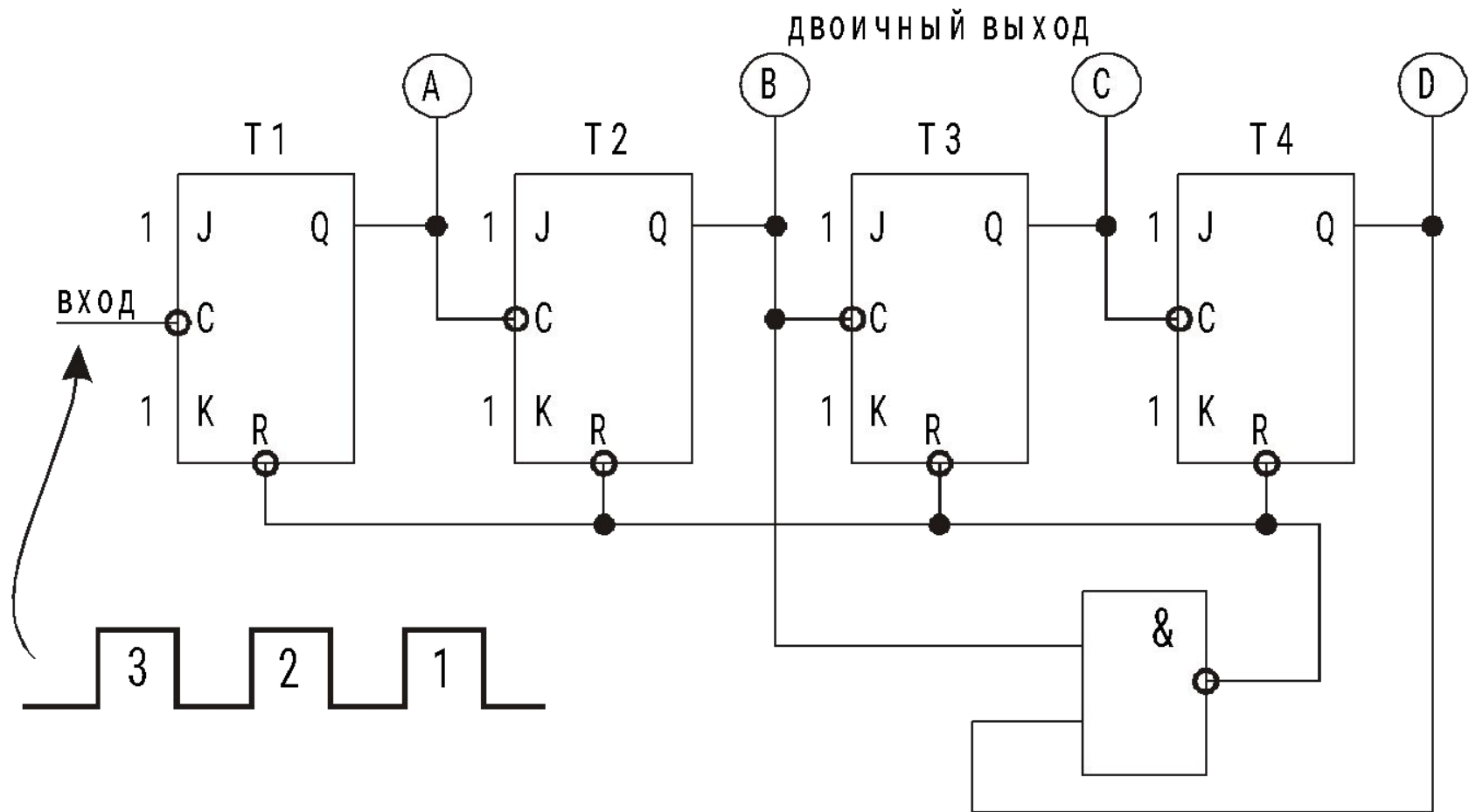


# Счётчик по модулю 16

---

Рассматриваемый счётчик называют **счётчиком со сквозным переносом**. Кроме этого данный счётчик можно назвать **асинхронным**, поскольку предыдущий триггер вырабатывает для последующего тактовые импульсы. По направлению счёта счётчик является суммирующим (прямого счёта).

# Асинхронный счётчик по модулю 10



# Синхронные счётчики

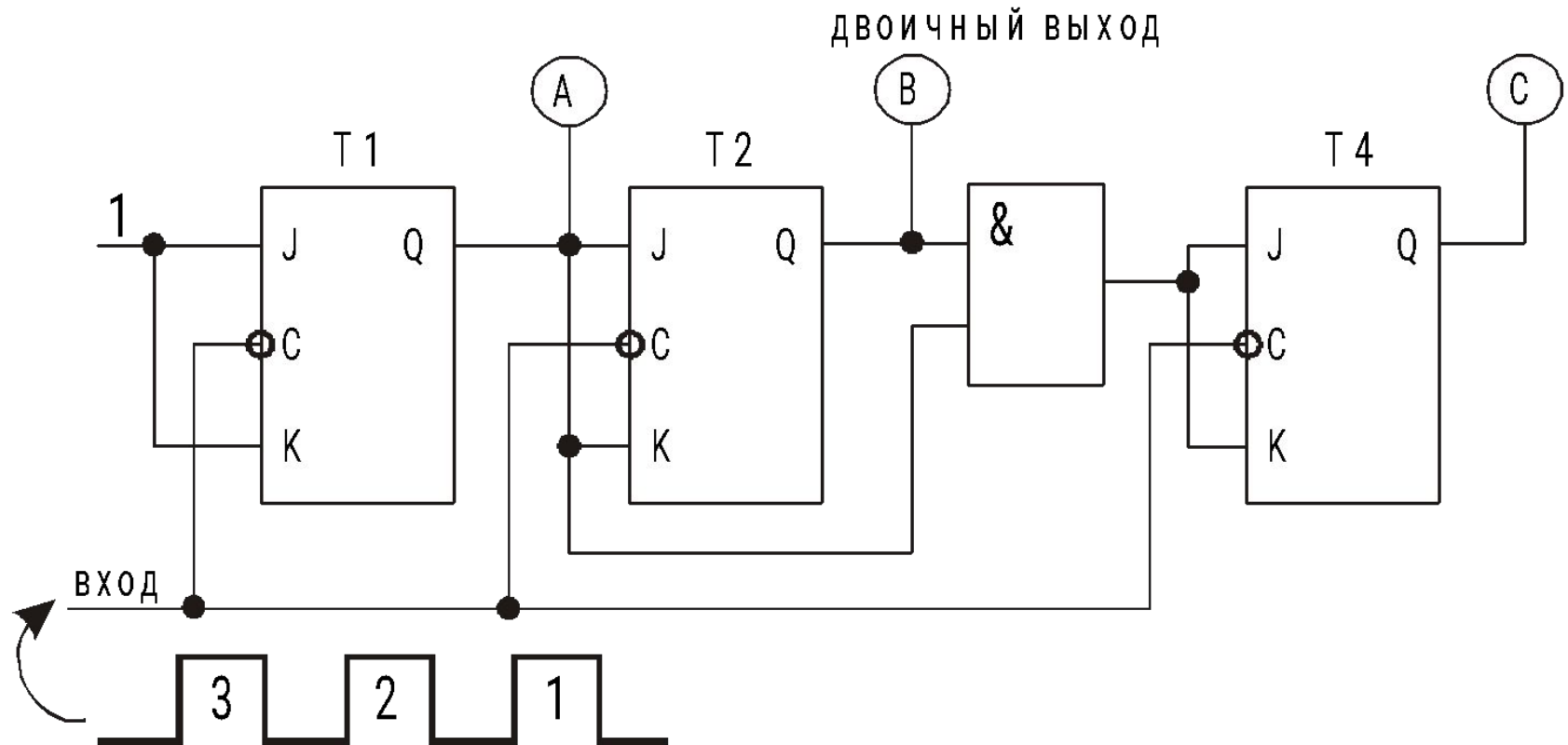
---

**В синхронных счетчиках** все триггеры получают тактовый импульс **одновременно**, поскольку тактовые входы их соединяются параллельно.

Такие триггеры переключаются практически одновременно.

**В асинхронных счетчиках** каждый триггер вносит в процесс счета **определенную задержку**.

# Синхронный счётчик по модулю 8



# Счетная последовательность импульсов

---

С трока	Номер тактыого импульса	Двоичная счетная последовательность			Десятичные числа
		С	В	А	
1	0	0	0	0	0
2	1	0	0	1	1
3	2	0	1	0	2
4	3	0	1	1	3
5	4	1	0	0	4
6	5	1	0	1	5
7	6	1	1	0	6
8	7	1	1	1	7
9	8	0	0	0	0

# Вычитающие счетчики

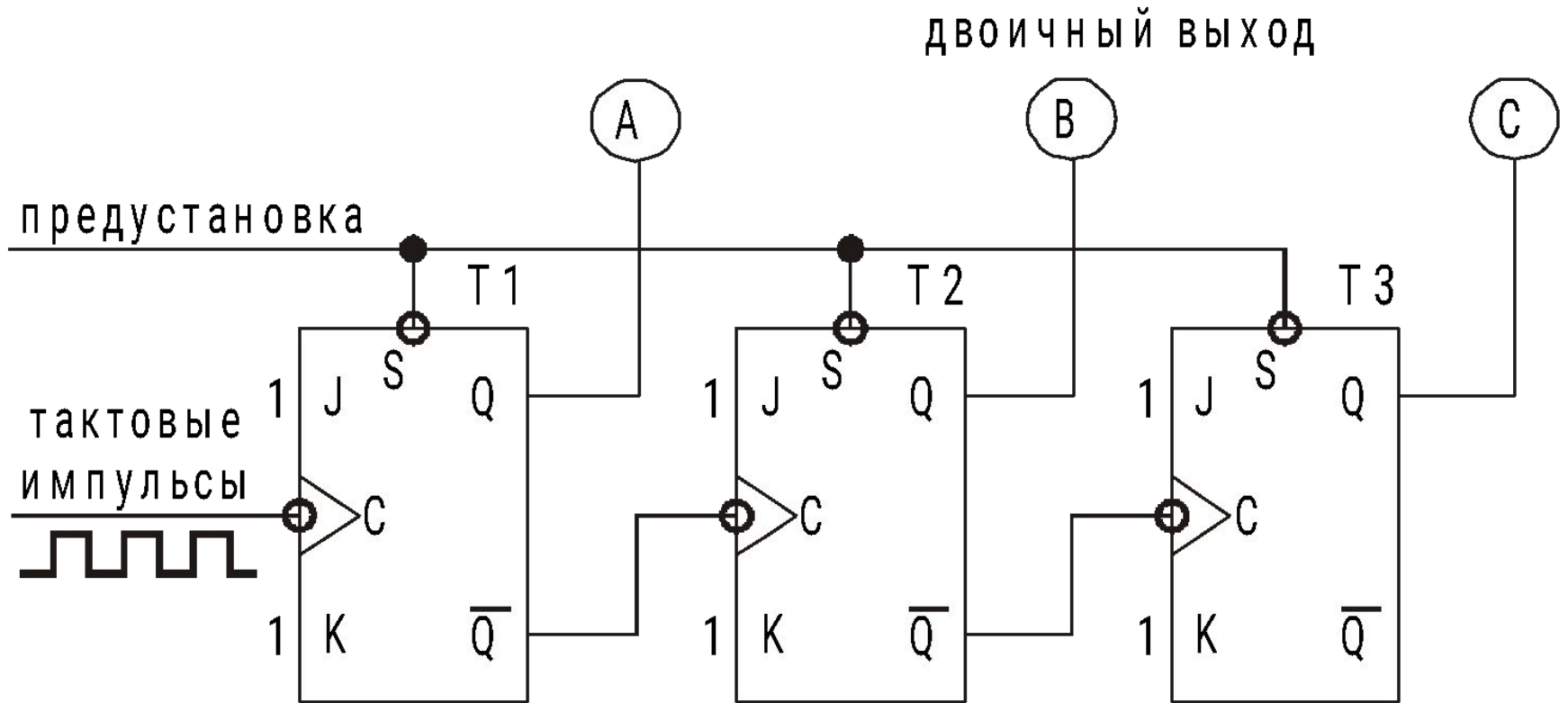


Схема асинхронного вычитающего счетчика по модулю 8

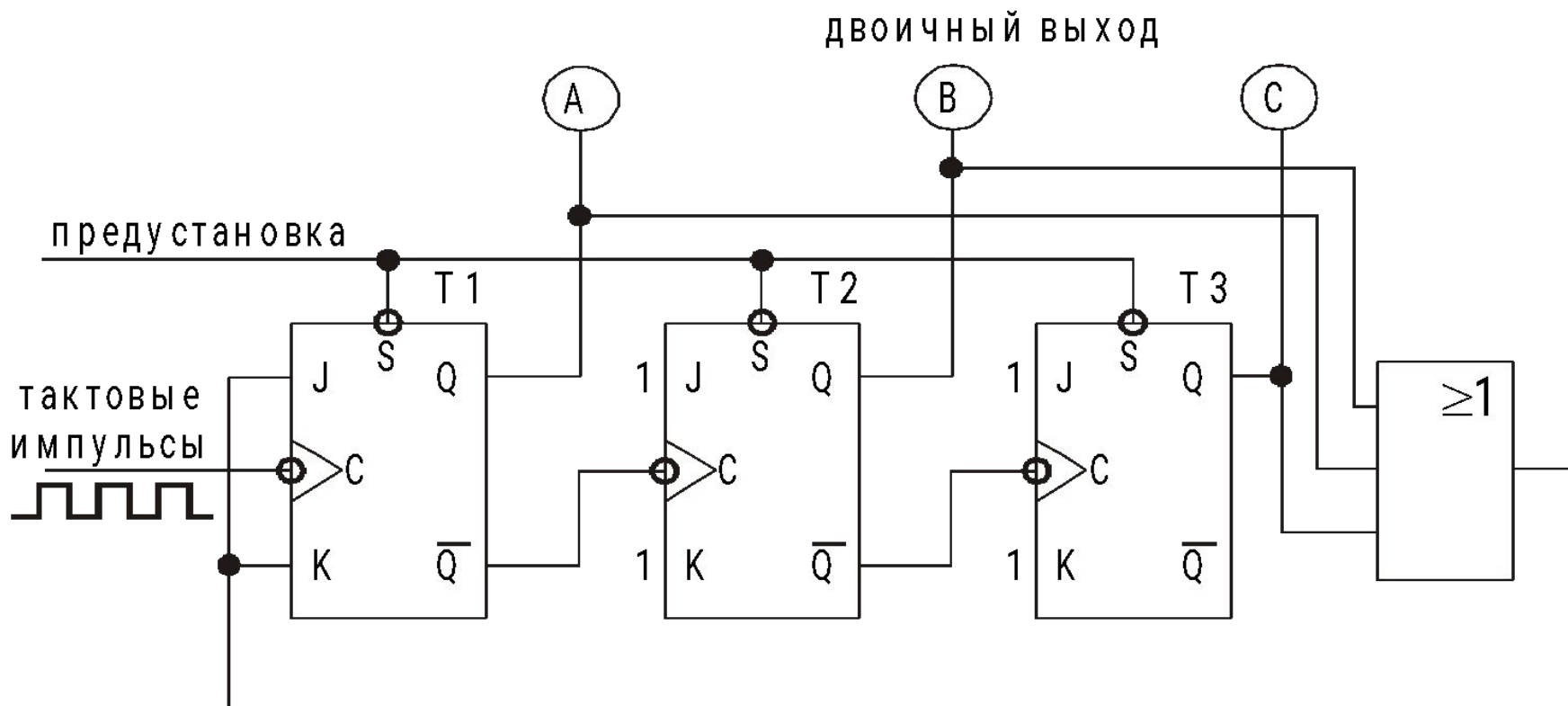
# Счетная последовательность импульсов

---

Номер тактового импульса	Двоичная счетная последовательность			Десятичные числа
	С	В	А	
0	1	1	1	7
1	1	1	0	6
2	1	0	1	5
3	1	0	0	4
4	0	1	1	3
5	0	1	0	2
6	0	0	1	1
7	0	0	0	0
8	1	1	1	7
9	1	1	0	6

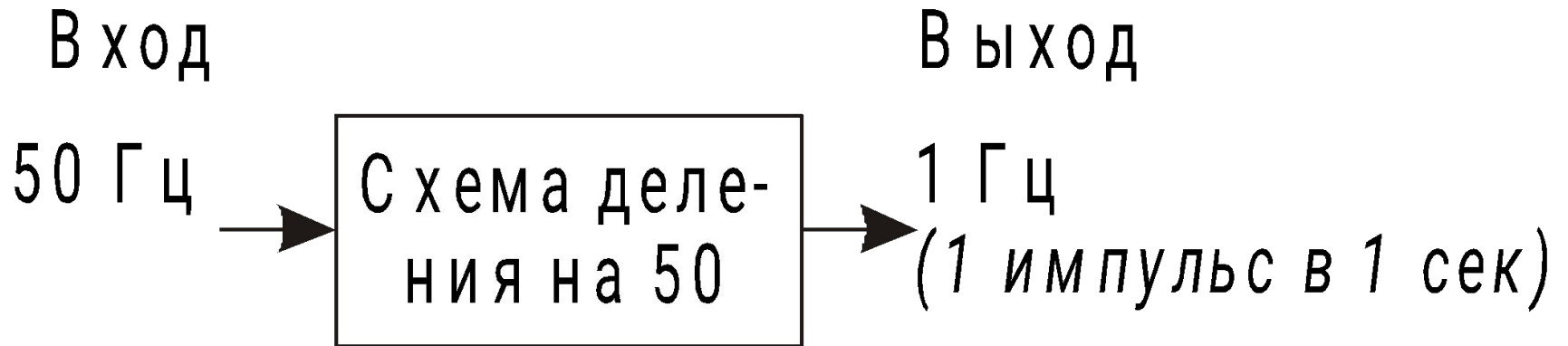


# Самоостанавливающиеся счетчики



# Счетчики — делители частоты

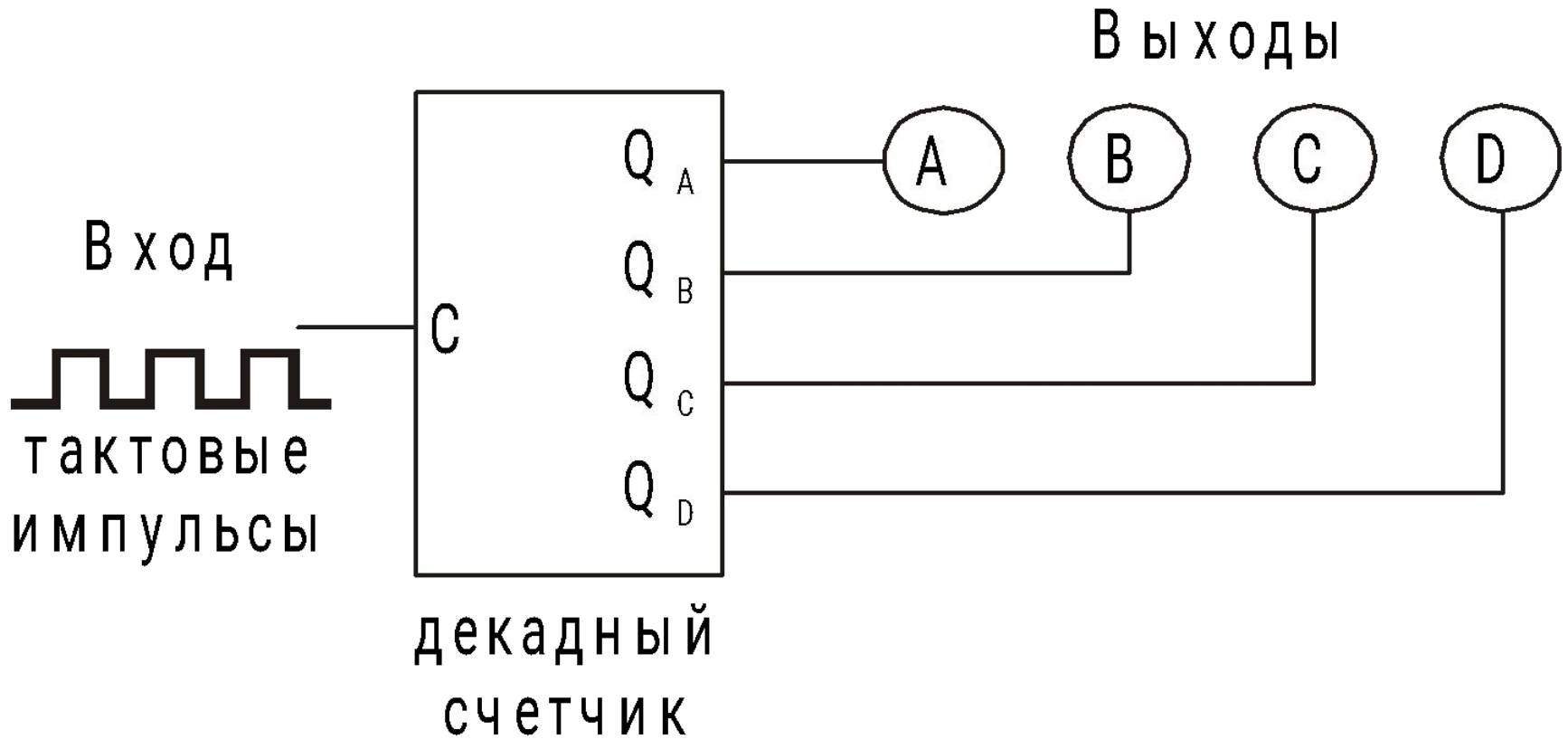
---



Система с делителем частоты

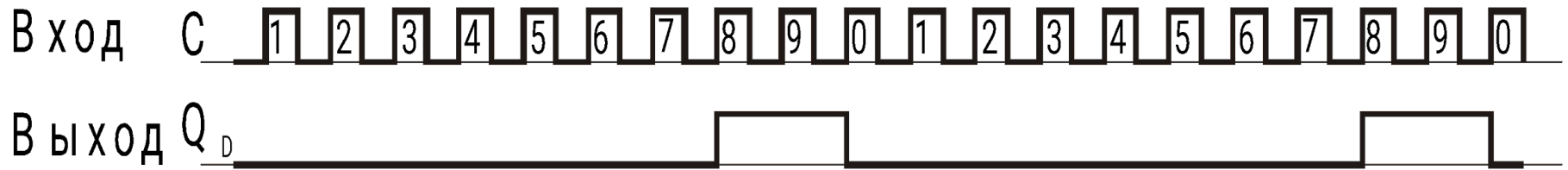
# Схема декадного счетчика

---



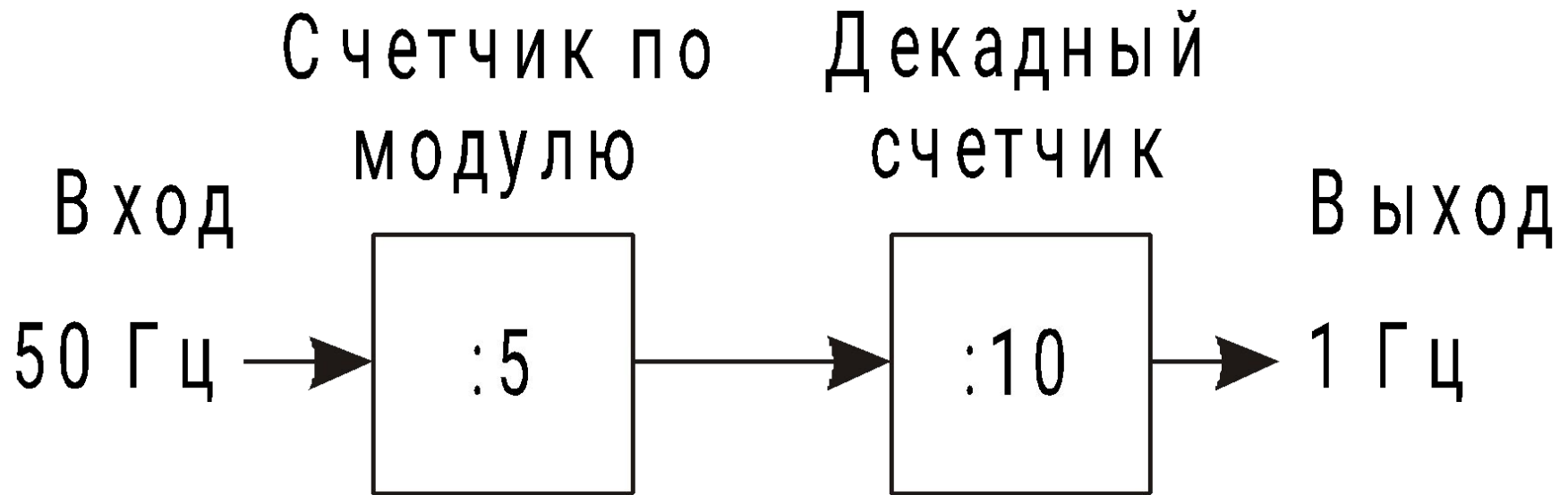
# Временные диаграммы декадного счетчика

---



# Структурная схема делителя частоты на 50

---



# Интегральные схемы счетчиков

---

Схема четырехразрядного двоичного счетчика-делителя на 2, на 6 и на 12 (К155ИЕ4).

Если подать тактовые импульсы с частотой  $f$  на вход  $C1$ , то на выходе  $A$  получим частоту  $f/2$ .

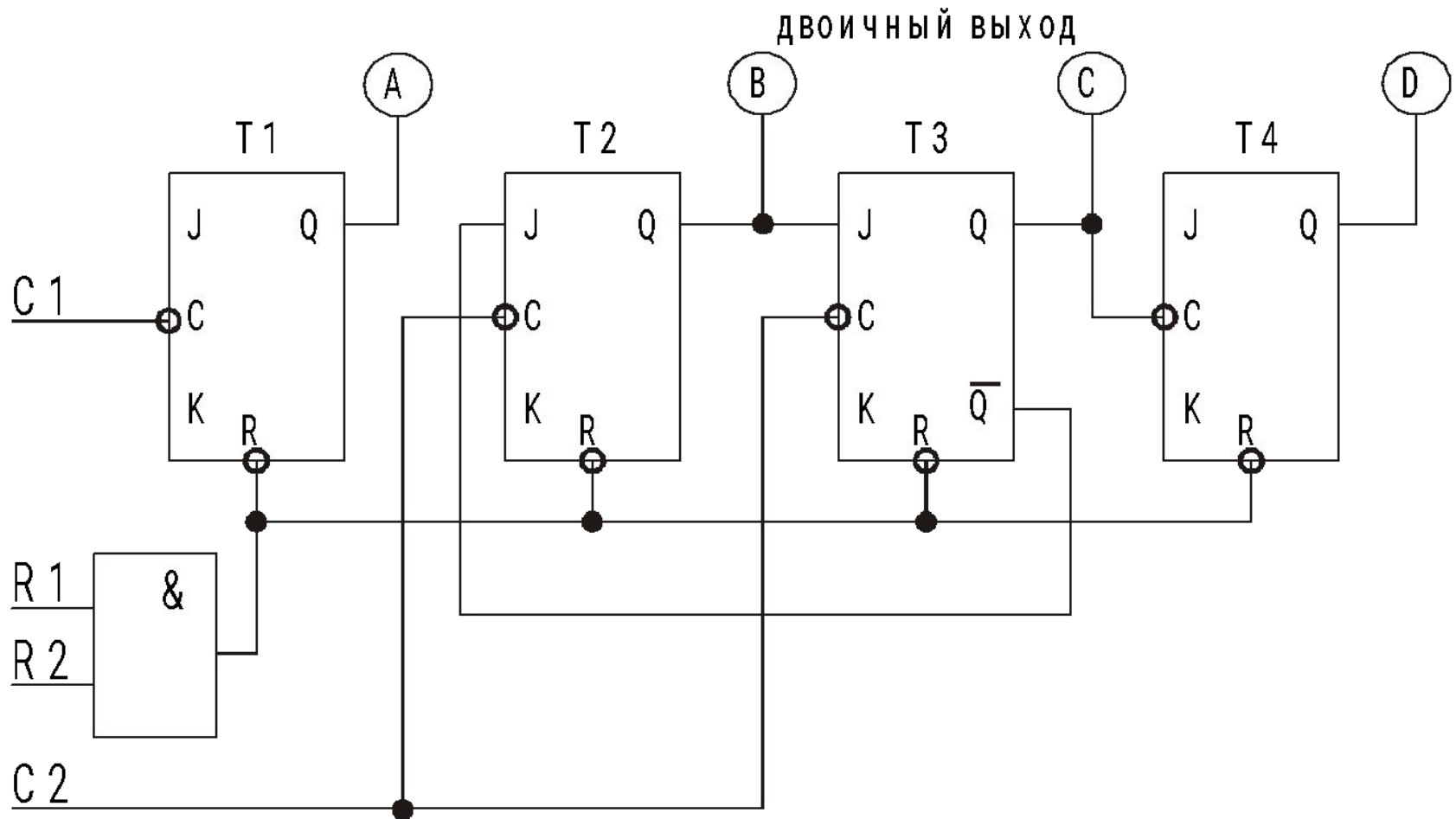
Тактовые импульсы с частотой  $f$  на входе  $C2$  запускают делитель на 6 и на выходе  $D$  имеем частоту  $f/6$ .

# Интегральные схемы счетчиков

---

При этом на выходах  $B$  и  $C$  имеем импульсы с частотой  $f/3$ . На выводы  $R1$  и  $R2$  подаются команды сброса. Для построения счетчика с модулем деления  $12$ , требуется соединить делители на  $1$  и на  $6$ , соединив выход  $A$  со входом  $C2$ . На вход  $C1$  подается входная частота  $f$ , на выходе  $D$  получаем последовательность импульсов с частотой  $f/12$ .

# Схема четырехразрядного двоичного счетчика





# Проектирование счетчиков

---

Рассмотрим пример структурного проектирования счетчиков.

Выполним синтез структуры суммирующего синхронного (параллельного) счетчика по модулю  $10$  на  $JK$ -триггерах.

# Проектирование счетчиков

---

Для реализации счетчика требуется не менее 4 триггеров, поскольку трех триггеров недостаточно  $2^3 < 10$ . Чтобы получить структуру с минимальным числом триггеров, примем  $m=4$  (четырёхразрядный счетчик). При этом  $2^m - M = 2^4 - 10 = 6$  состояний счетчика будут нештатными.

Рассмотрим таблицу состояний счетчика, в которой в последних четырех столбцах показана функция переходов  $F$  для каждого разряда.

# Таблица состояний счетчика

---

Десятичные числа	Исходное состояние				Следующее состояние				Функции переходов			
	$D^n$	$C^n$	$B^n$	$A^n$	$D^{n+1}$	$C^{n+1}$	$B^{n+1}$	$A^{n+1}$	$F_D$	$F_C$	$F_B$	$F_A$
0	0	0	0	0	0	0	0	1	0	0	0	$\Delta$
1	0	0	0	1	0	0	1	0	0	0	$\Delta$	$\nabla$
2	0	0	1	0	0	0	1	1	0	0	1	$\Delta$
3	0	0	1	1	0	1	0	0	0	$\Delta$	$\nabla$	$\nabla$
4	0	1	0	0	0	1	0	1	0	1	0	$\Delta$
5	0	1	0	1	0	1	1	0	0	1	$\Delta$	$\nabla$
6	0	1	1	0	0	1	1	1	0	1	1	$\Delta$
7	0	1	1	1	1	0	0	0	$\Delta$	$\nabla$	$\nabla$	$\nabla$
8	1	0	0	0	1	0	0	1	1	0	0	$\Delta$
9	1	0	0	1	0	0	0	0	$\nabla$	0	0	$\nabla$

# Функция переходов

---

$F_Q = \Delta$  переход из состояния  $Q^n = 0$  в  $Q^{n+1} = 1$ ,

$F_Q = \Delta$  переход из состояния  $Q^n = 1$  в  $Q^{n+1} = 0$ ,

$F_Q = 0$  сохранение состояния  $Q^n = Q^{n+1} = 0$ ,

$F_Q = 1$  сохранение состояния  $Q^n = Q^{n+1} = 1$ .

# Карты Карно для функции переходов

	BA	00	01	11	10
DC	00				
	01			△	
	11	×	×	×	×
	10	1	▽	×	×

$F_D$

	00	01	11	10
			△	
	1	1	▽	1
	×	×	×	×
			×	×

$F_C$

	00	01	11	10
		△	▽	1
		△	▽	1
	×	×	×	×
			×	×

$F_B$

	00	01	11	10
	△	▽	▽	△
	△	▽	▽	△
	×	×	×	×
	△	▽	×	×

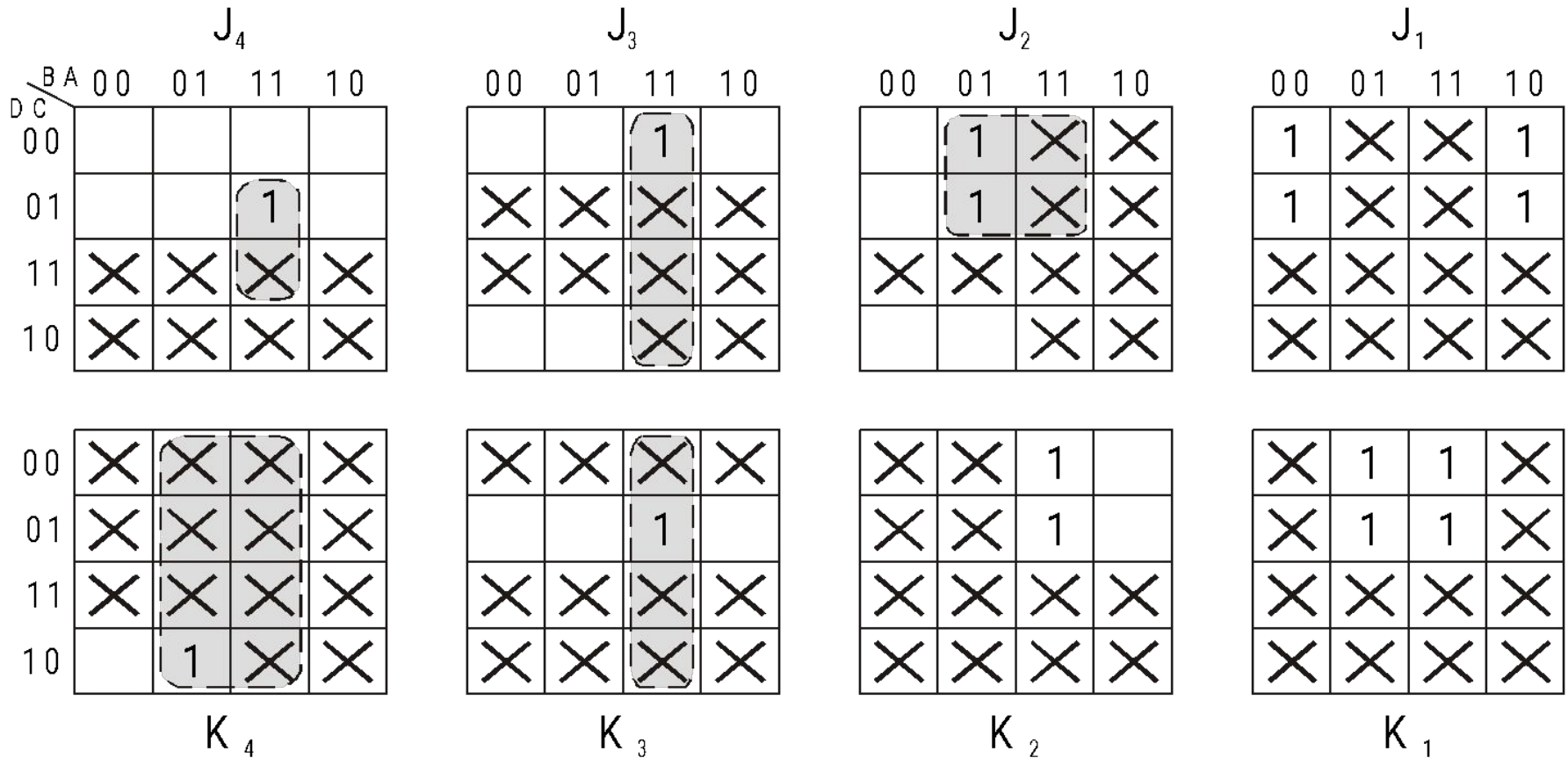
$F_A$

# Словарь переходов для JK-триггера

---

$F_Q$	$JK$	
	$J$	$K$
0	0	x
1	x	0
$\Delta$	1	x
$\nabla$	x	1

# Карты Карно для входов $J$ и $K$ триггеров



# Выражения для функции входов $J$ и $K$ триггеров

---

$$J_1 = 1, J_2 = \overline{AD}, J_3 = AB, J_4 = ABC,$$

$$K_1 = 1, K_2 = A, K_3 = AB, K_4 = A$$



