

Информатика

Лекция 2

Общие принципы организации и работы компьютеров

Программа и команда
Принципы фон Неймана
Работа на персональном компьютере
Арифметико-логическое устройство
Центральный процессор

Программа и команда

Программа – последовательность команд, записанных по алгоритму, на языке конкретной ЭВМ.

Команда — это описание операции, которую должен выполнить компьютер.

Формат команды

Адрес **Код команды** **Содержательная часть**

Виды операций

- **Операции пересылки информации внутри ПК;**
- **Арифметические операции;**
- **Логические операции;**
- **Операции над строками;**
- **Операции обращения к внешним устройствам;**
- **Операции передачи управления;**
- **Обслуживающие и вспомогательные операции.**

Операции передачи управления

- Безусловной передачи управления;
 - Простая передача управления GO TO;
 - Команда вызова подпрограммы GO SUB;
 - Безадресная команда возврата из процедуры по запомненному адресу RETURN (с использованием стековой памяти по правилу FILO – first input, last - output).
- Условной передачи управления
IF <CONDITION> THEN

Базовая структура ПК



Рис.1.

Функции памяти

- Прием информации из других устройств;
- Запоминание информации;
- Выдача по запросу информации в другие устройства.

Функции процессора

- Обработка данных по заданной программе путем выполнения арифметических и логических операций;
- Программное управление работой устройств ПК.

Процессорная память – дополнительные ячейки памяти, называемые **регистрами**.

Основной элемент регистра – **триггер**.

Триггер – это электронная схема для запоминания одного разряда двоичного кода.

Сумматор – регистр АЛУ, электронная схема, выполняющая суммирование двоичных чисел.

Счетчик команд – регистр УУ, содержимое которого соответствует адресу выполняемой операции. Служит для автоматической выборки команд программы из ячеек памяти.

Регистр команд - регистр УУ, предназначен для хранения кода команды на период, необходимый для ее выполнения.

Принципы Фон-Неймана (1945г.)

- принцип программного управления – программа состоит набора команд, выполняющихся процессором автоматически в определенной последовательности. Работой ПК руководит программа;
- принцип однородности памяти – программы и данные хранятся в одной и той же памяти. Над командами можно выполнять такие же действия, что и над данными. Команды одной программы могут быть получены, как результаты исполнения другой программы. На этом основаны методы трансляции;
- принцип адресности – основная память состоит из перенумерованных ячеек. Процессору доступна в любой момент любая ячейка.

Состав микропроцессора

- Ядро МП;
- Исполняющий модуль;
- АЛУ для операций с целыми числами;
- Регистры;
- Блок для работы с числами с плавающей запятой;
- Кэш первого уровня – кэш данных и кэш команд
От 8 до 512 Кб;;
- Блоки декодирования инструкций;
- Интерфейсные шины;
- Выход на системную шину к оперативной памяти
– к RAM.

Функциональный состав МП

- Операционная часть – содержит УУ, АЛУ, МПП (исключая несколько адресных регистров);
- Интерфейсная часть - содержит адресные регистры МПП, блок регистров команд – регистры памяти для хранения кодов команд, выполняемых в ближайшие такты работы машины; схемы управления шиной и портами.

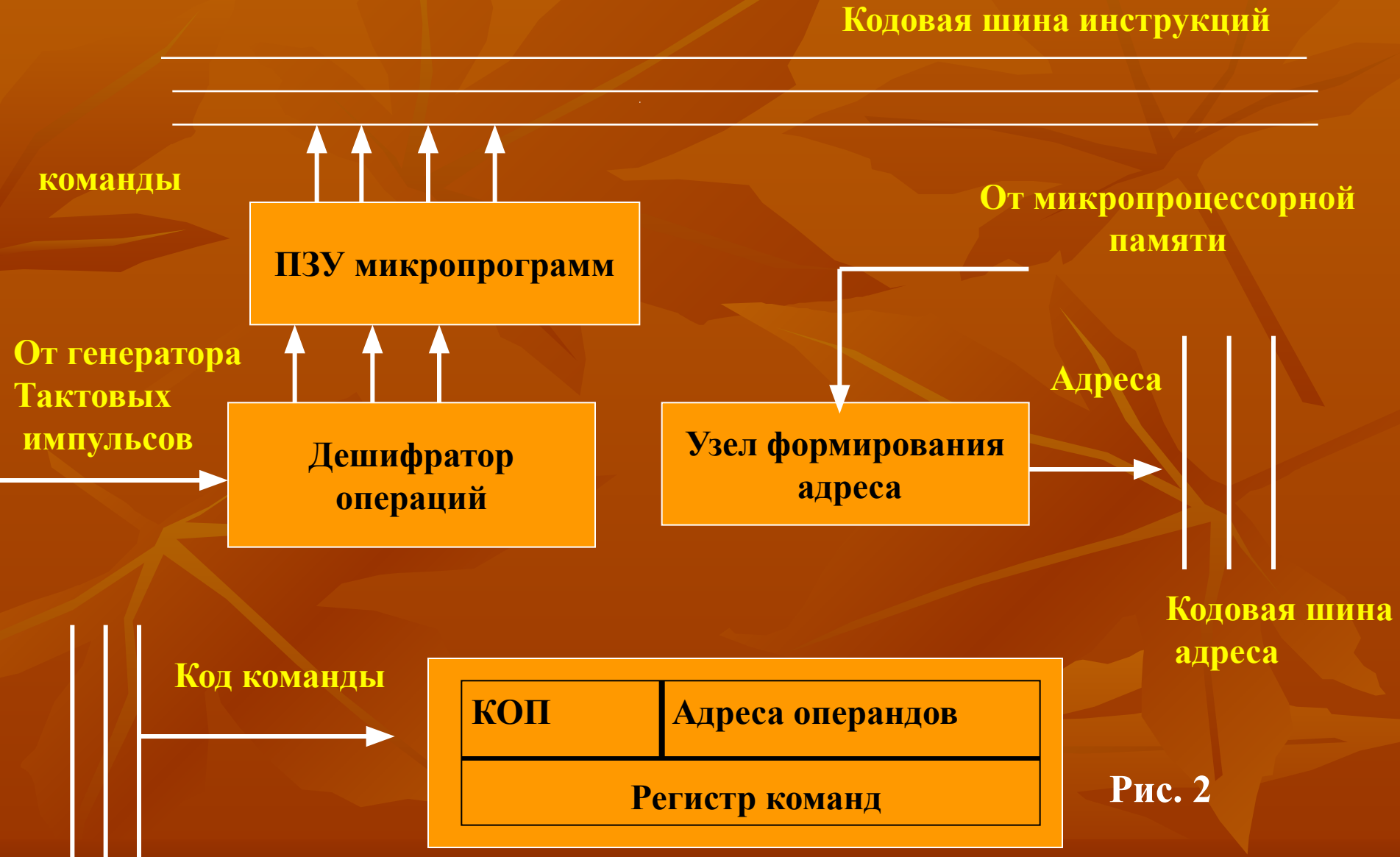
Части работают параллельно, интерфейсная часть опережает операционную, т.к. выборка очередной команды из памяти выполняется во время выполнения операционной части предыдущей команды.

Устройство управления – вырабатывает управляющие сигналы, поступающие по кодовым шинам инструкций во все блоки ВМ

Состав:

- Регистр команд;
- Дешифратор операций;
- Постоянное запоминающее устройство микропрограмм;
- Узел формирования адреса;
- Кодовые шины данных, адреса, инструкций.

Функциональная схема УУ



Выполнение программы

- Программа предварительно записывается в виде файла в постоянную память;
- Программа по байтам записывается в ОЗУ запуском программы на выполнение (по команде ОС *Run*);
- В устройство управления (состоящего из счетчика команд и регистра команд RgC) происходит вызов адреса первой команды;
- Выборка из ячеек памяти ОЗУ кода команды и прием ее в регистр команд (RgC.);
- Расшифровка команды и ее признаков;
- Считывание из регистра команд и регистров памяти отдельных составляющих адресов операндов (чисел), участвующих в операции;
- Выбор операндов и выполнение операции;
- Запись результата операции в память;
- В счетчике команд адрес изменяется, формируется адрес следующей команды.

Архитектура и структура ПК

- Архитектура – описание компьютера на общем уровне, включая принципы действия, взаимосвязь основных логических узлов процессора, ОЗУ, внешних ЗУ и ПУ;
- Структура – совокупность функциональных элементов и связи между ними.

Фон-неймана архитектура (рис.3.) – однопроцессорный компьютер с общей шиной, которую называют системной магистралью. Совокупность проводов магистрали разделяют на три разновидности: шина адреса, шина данных и шина команд.

Контроллер – устройство, связывающее периферийное устройство с ЦП

Структура работы фон – неймановской МПВС



Рис.3.

Архитектура суперкомпьютеров

- Магистральные (конвейерные) – процессор одновременно выполняет разные операции над последовательным потоком данных - однократный поток данных с многократным потоком команд (multiple instruction single data).
- Векторные – компьютеры, у которых все процессоры выполняют одну команду над различными данными – однократный поток команд с многократным потоком данных (single instruction multiple data)
- Матричные – в них выполняются разные операции над последовательными потоками данных – многократный поток команд с многократным набором данных (multiple instructioun multiple data)

Арифметико-логическое устройство

- **Сумматор** – вычислительная схема, выполняющая процедуру сложения поступающих на ее вход двоичных кодов, сумматор имеет разрядность машинного слова.
- **Регистры** – быстродействующие ячейки памяти различной длины, один имеет разрядность двойного слова, другой разрядность слова. В первый регистр помещается первое число, участвующее в операции, а после ее завершения – результат. Функциональная схема АЛУ представлена на рис.4.
- **Схемы управления** принимают по кодовым шинам инструкций управляющие сигналы от устройства управления и преобразуют их в сигналы для управления работой регистров и сумматора АЛУ.

Схема АЛУ

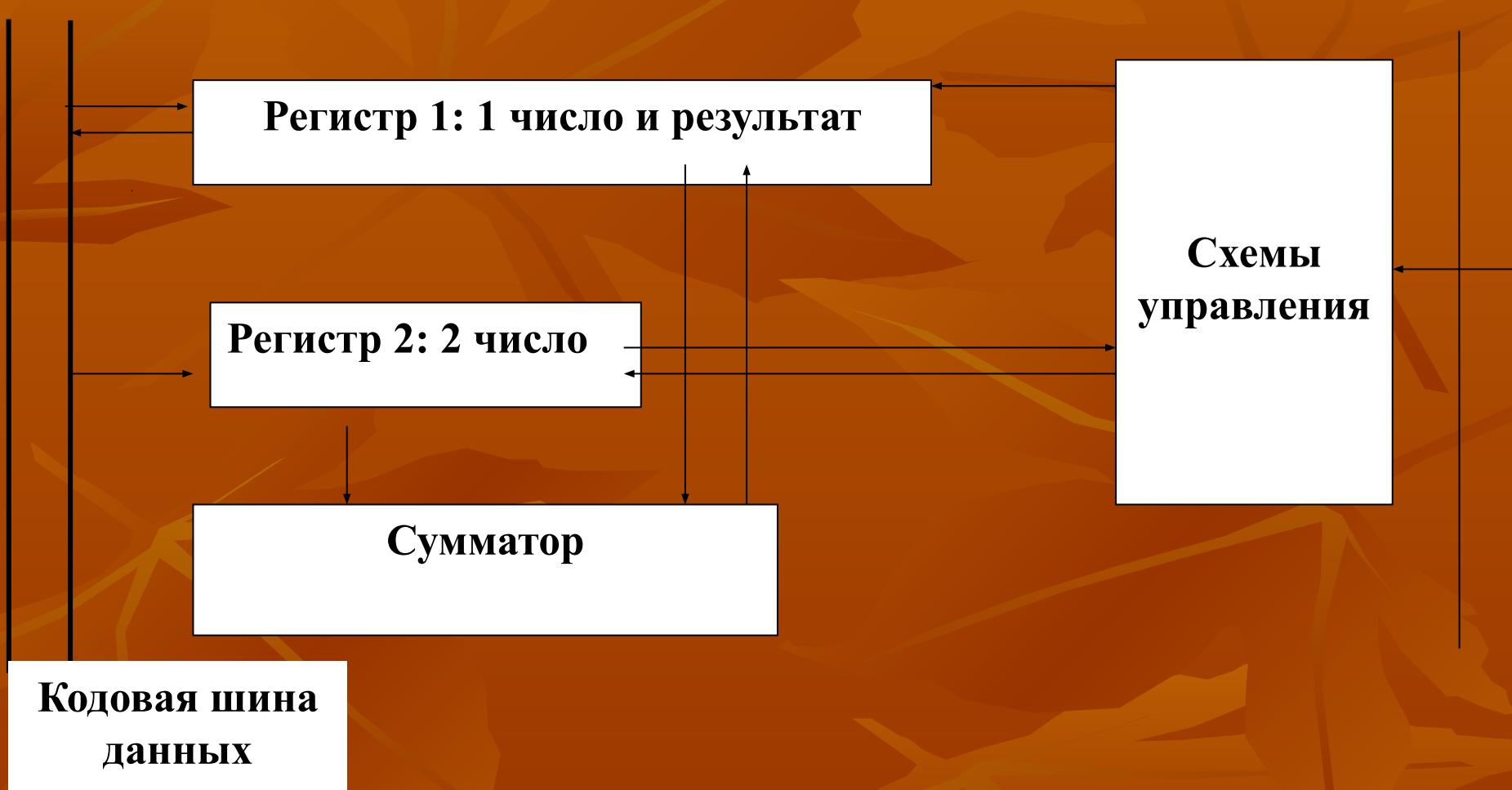


Рис.4

Пример умножения: 1101 и 1011

Множимое находится в регистре 1, имеющем удвоенную по отношению к регистру 2 разрядность. Множитель находится в регистре 2.

Операция умножения требует для своего выполнения несколько тактов. В каждом такте число из регистра 1 проходит в сумматор (имеющем также удвоенную разрядность) только в том случае, если в младшем разряде регистра 2 имеется 1.

В 1 такте число 1101 пройдет в сумматор и в этом же такте в регистре 1 число сдвинется на разряд влево, а в регистре 2 на разряд вправо. В конце такта в регистре 1 будет число 11010, а в регистре 2 – число 101.

Во втором такте число из регистра 1 пройдет в сумматор, т.к. младший разряд в регистре 2 равен 1 и в конце второго такта числа будут сдвинуты влево и вправо, соответственно, 110100, а в регистре 2 появится число 10.

В третьем такте число из регистра 1 не пройдет в сумматор, т.к. младший разряд в регистре 2 равен 0 и в конце такта числа будут сдвинуты влево и вправо: в 1 регистре будет число 1101000, а в регистре 2 – 1.

В четвертом такте множитель в регистре 1 пройдет в сумматор, т.к. его младший разряд в регистре 2 равен 1 и в конце такта в регистре 1 окажется число 11010000, а в регистре 2 – 0. Так как множитель в регистре 2 стал равным 0, операция умножения заканчивается.