

# Функциональные схемы

- электронные схемы, реализованные по принципу замыкания и размыкания контактов реле. Скорость срабатывания электронных схем в тысячи раз быстрее, чем скорость аналогичных релейно-контактных схем.

# Функциональные элементы (вентили)

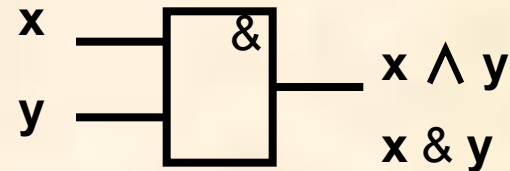
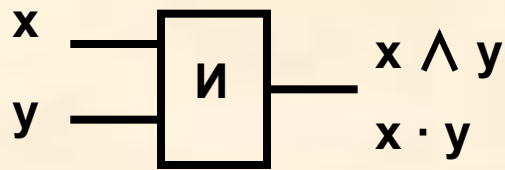
Электронное устройство, получая значение истинности отдельных простых высказываний (**1** – наличие сигнала, **0** – отсутствие) могут выдавать значения истинности конъюнкции, дизъюнкции, отрицания. Эти электронные схемы называют **функциональными элементами** (вентили).

# 1. Элемент И – конъюнктор

имеет два или более входов и один выход.

На выходе сигнал появляется тогда и только тогда, когда на все входы поданы сигналы.

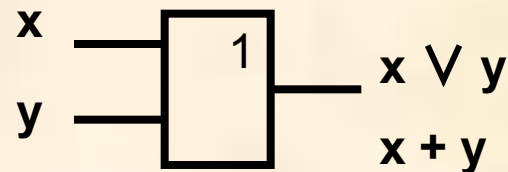
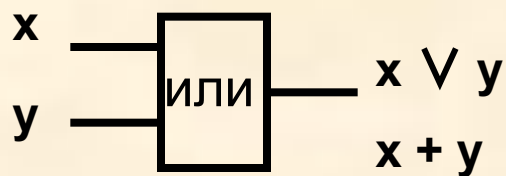
Обозначение:



## 2. Элемент ИЛИ – дизъюнктор

имеет два или более входов и один выход.  
На выходе сигнал появляется тогда, когда хотя бы на один вход подан сигнал.

Обозначение:

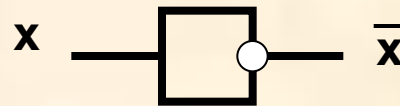
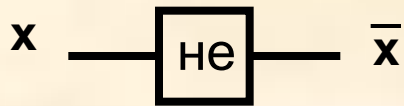


# 3. Элемент НЕ – инвертор

имеет один вход и один выход.

Сигнал на выходе, когда на входе нет сигнала и наоборот.

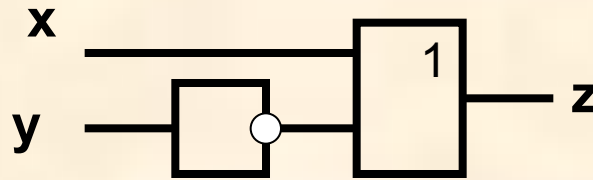
Обозначение:



Из функциональных элементов, соединяя их между собой можно составлять функциональные схемы, реализующие сложные логические формулы. Каждой логической формуле можно поставить в соответствие функциональную схему.

Например:

$$z = x + \bar{y}$$

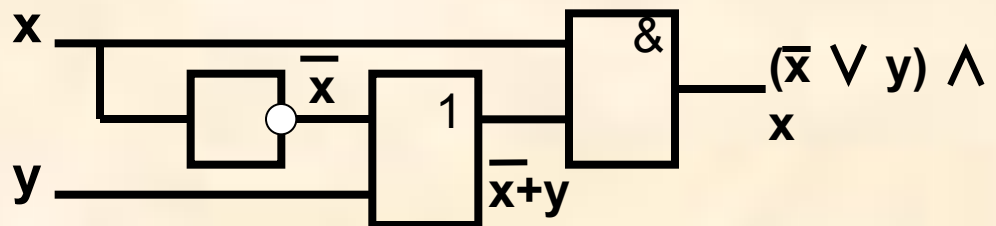


**Пример 1.** Составить функциональную схему, реализующую логическую формулу:

$$F(x,y) = (\bar{x} \vee y) \wedge x = \neg(x + y) \cdot x$$

Анализ:

- два входа;
- один выход;
- в функциональной схеме столько элементов, сколько операций в формуле – три операции:  $\neg$ ,  $\wedge$ ,  $\vee$ .



***Задание:*** составить функциональную схему, реализующую логическое высказывание:

***«Я обязательно поеду на  
футбольный матч, если достану  
билет или меня пригласит  
товарищ и если не будет дождя».***



Пример 1. Условия работы будущей схемы заданы таблицей истинности:

X	Y	F(x,y)
0	0	1
0	1	1
1	0	1
1	1	0

# Синтез функциональной схемы одноразрядного двоичного сумматора на два входа

$$\begin{array}{r} + 0 \\ 0 \\ \hline 0 \end{array}$$

$$\begin{array}{r} + 0 \\ 1 \\ \hline 1 \end{array}$$

$$\begin{array}{r} + 1 \\ 0 \\ \hline 1 \end{array}$$

$$\begin{array}{r} + 1 \\ 1 \\ \hline 10 \end{array}$$

В общем виде:

$$\begin{array}{r} + X \\ Y \\ \hline PS \end{array}$$

X, Y – входы:

S – соответствует значению суммы в данном разряде;

P – перенос в старший разряд.

Условия работы будущей схемы заключим в таблицу истинности:

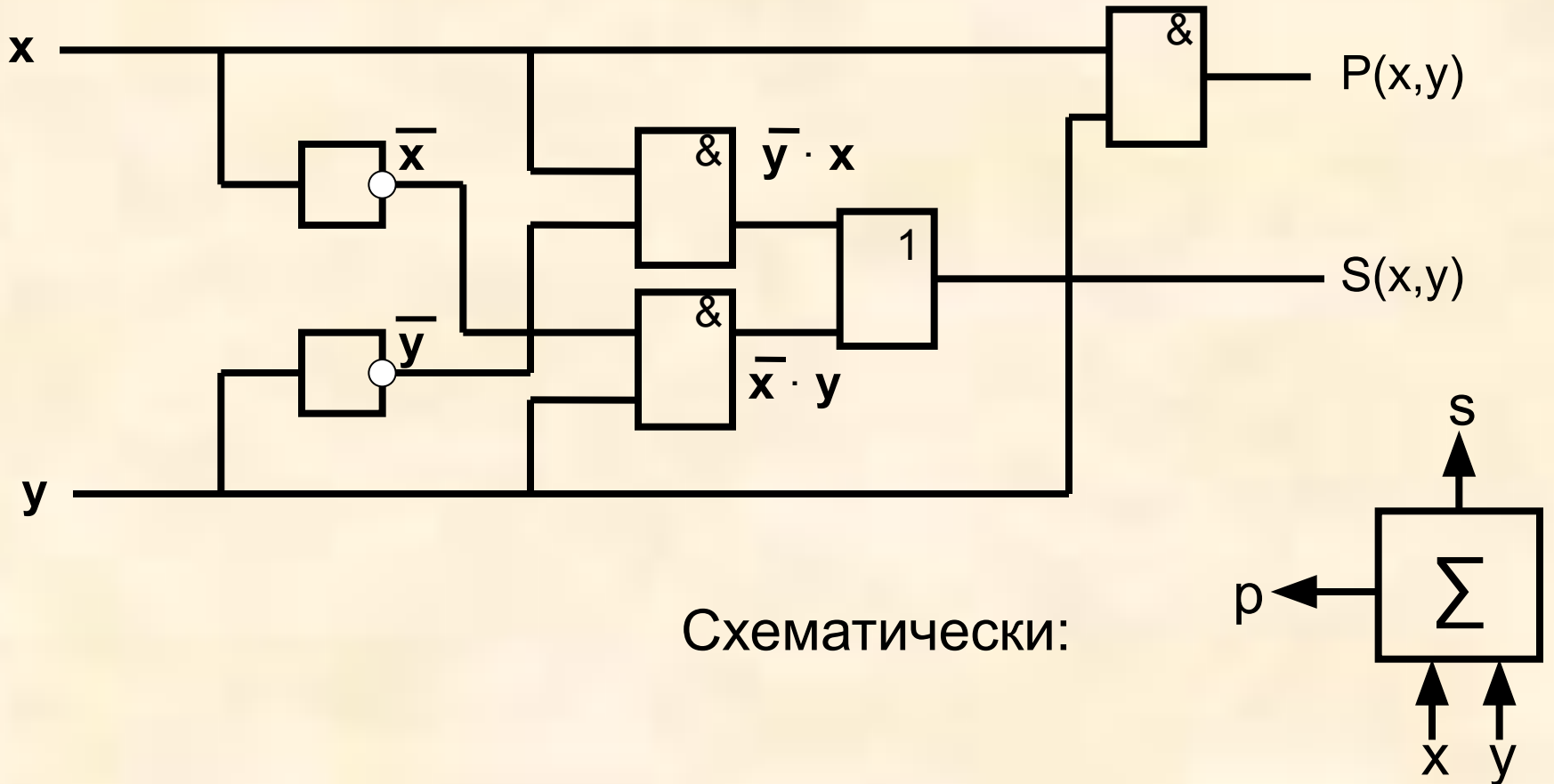
X	Y	P(x,y)	S(x,y)
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Логические формулы для функций  $P(x,y)$  и  $S(x,y)$ :

$$P(x,y) = x \cdot y$$

$$S(x,y) = \neg x \cdot y + x \cdot \neg y$$

Функциональная схема должна представлять собой устройство с двумя входами  $X$ ,  $Y$  и двумя выходами  $P$ ,  $S$ .



Сконструированный двоичный сумматор может быть использован лишь в разряде единиц – нет третьего входа для единицы переноса из младшего разряда.

Для сложения в следующих разрядах нужны сумматоры на три входа.

# Двоичное сложение на многоразрядном сумматоре

$$\begin{array}{r}
 + \quad X_n \quad \dots \quad X_i \quad \dots \quad X_1 X_0 \\
 \quad Y_n \quad \dots \quad Y_i \quad \dots \quad Y_1 Y_0 \\
 \hline
 S_{n+1} S_n \quad \dots \quad S_i \quad \dots \quad S_1 S_0
 \end{array}
 \quad + \quad
 \begin{array}{r}
 P_{i-1} \\
 X_i \\
 Y_i \\
 \hline
 P_i S_i
 \end{array}$$

Обозначения:

$X_i$  – значение  $i$ -го разряда слагаемого  $X$ ;

$Y_i$  – значение  $i$ -го разряда слагаемого  $Y$ ;

$P_{i-1}$  – значение переноса из соседнего младшего разряда;

$P_i$  – значение переноса в соседний старший разряд;

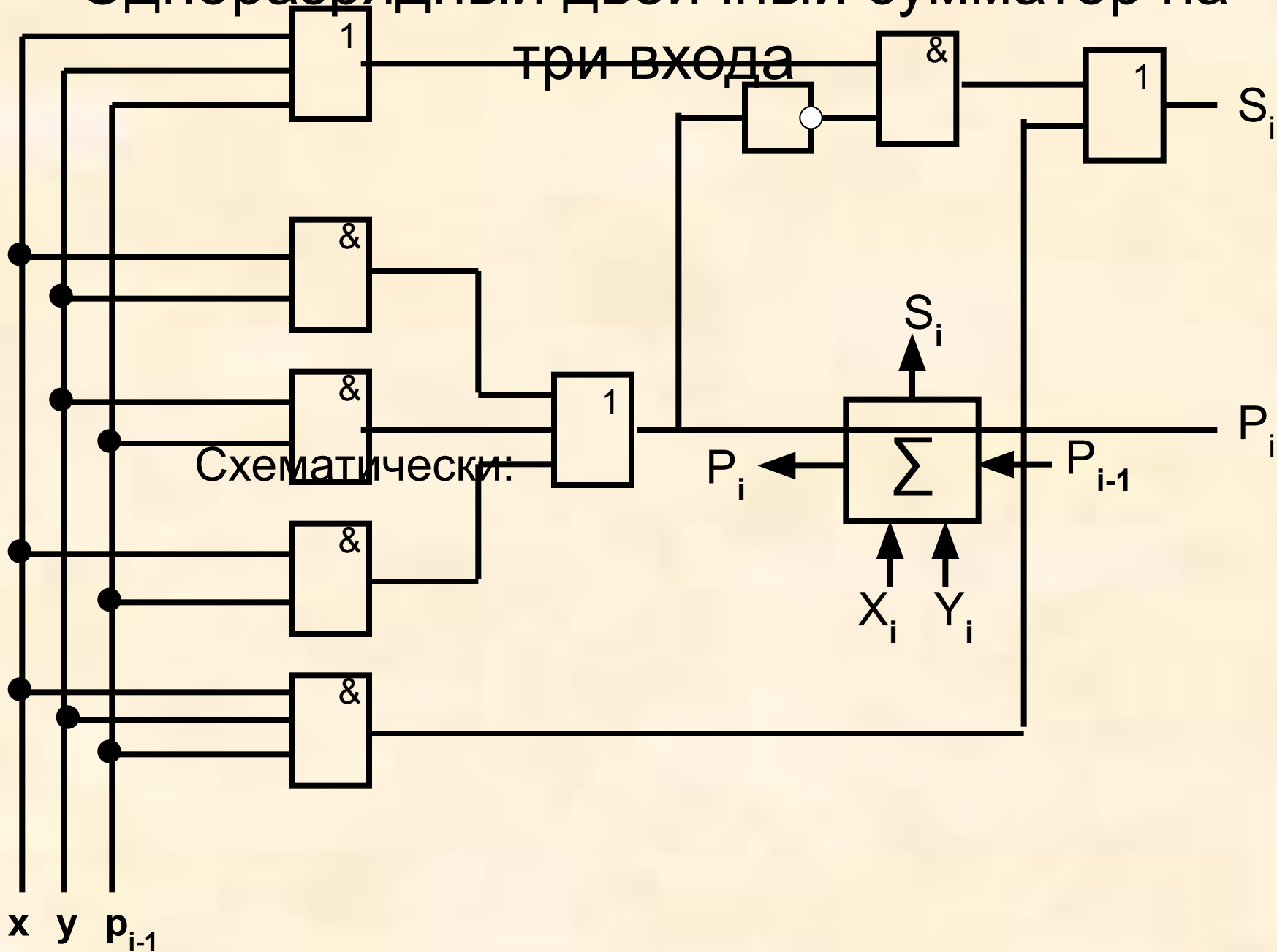
$S_i$  – значение разряда суммы;

Логические функции  $S_i$ ,  $P_i$  от  $x_i$ ,  $y_i$ ,  $p_{i-1}$  задаются таблицей двоичного сложения:

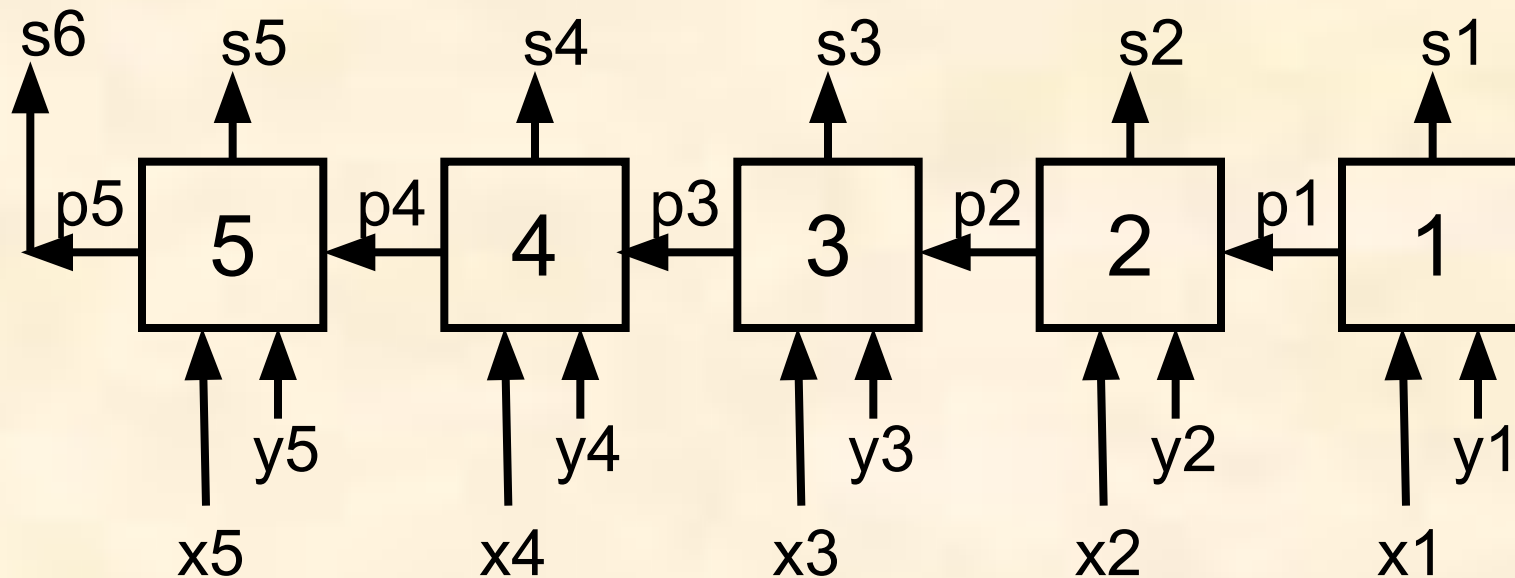
Входы			Выходы	
$X_i$	$Y_i$	$P_{i-1}$	$P_i$	$S_i$
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
$S_i = \bar{x} \cdot \bar{y} \cdot p_{i-1} + \bar{x} \cdot y \cdot \bar{p}_{i-1} + x \cdot \bar{y} \cdot \bar{p}_{i-1} + x \cdot y \cdot p_{i-1}$				
$P_i = \bar{x} \cdot y \cdot p_{i-1} + x \cdot \bar{y} \cdot p_{i-1} + x \cdot y \cdot \bar{p}_{i-1} + x \cdot y \cdot p_{i-1}$				

# Одноразрядный двоичный сумматор на

три входа



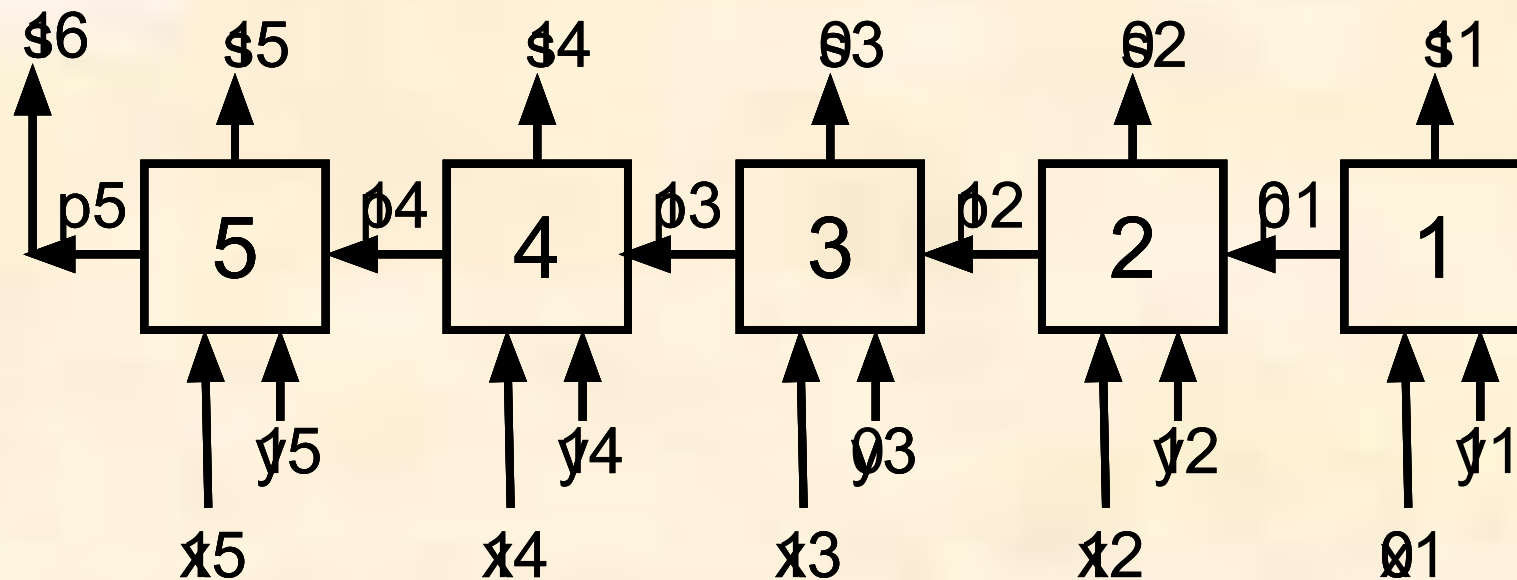
Последовательно соединяя несколько одноразрядных сумматоров на три входа (выход  $P_i$  одного со входом  $P_{i-1}$  другого), можно составить многоразрядные двоичные сумматоры, осуществляющие двоичное сложение многоразрядных чисел.



Пятиразрядный двоичный сумматор



Пример. Сложим два двоичных числа  $x = 11110$  и  $y = 11011$  на пятиразрядном сумматоре



Важно отметить, что процесс сложения производится на втором одноразрядном сумматоре, на входе которого подаются сигналы  $x_2$  и  $y_2$  – по так как в нашем пятиразрядном сумматоре нет 6-го сигнала 0, на вход  $y_2 =$  сигнал 1. В результате сигнала 0 в одноразрядном сумматоре, то, чтобы не пропало значение результата преобразования этих сигналов функцией carry-over переноса в шестой разряд (вырабатывается в пятом разряде), с выхода  $s_2$  появится сигнал 0 на выходе  $p_2$ . Этот выход целесообразно сделать шестым сигналом суммы.

Другие арифметические операции ( $*$ ,  $/$ ) выполняются с помощью функциональных схем, в основе которых лежит сумматор, реализующий **сложение со сдвигом**.