Развитие отечественного производства кремниевых СБИС

Геннадий Яковлевич Красников - генеральный директор ОАО «НИИМЭ и Микрон», академик РАН, член Совета по науке, технологиям и образованию при Президенте РФ
Н.А.Шелепин, заместитель генерального директора по науке – гланый конструктор ОАО «НИИМЭ и Микрон»

Мировой рынок микроэлектроники

Восстановление рынка микроэлектроники после падения, вызванного кризисом, займет до трех лет

Источник: The Annual Semiconductor Report, Future Horizons, 2009

Тенденция развития технологических процессов изготовления СБИС в мире

sitronics

Микрон – сегодня
Технологический уровень (2009)

4 **Серийное производство микросхем**

Диаметр пластин (мм) – 200	150	
Проектные нормы (мкм)	2,0 – 0,8	0,18
Номенклатура технологий КМОП+EEPROM	Биполярная, КМОП	

д

ля смарт-карт и РЧИ

Исследования и разработки

Диаметр пластин – 200 мм

Разрабатываемые технологии:

180 нм:

КМОП , КМОП + EEPROM, аналого-цифровые приложения

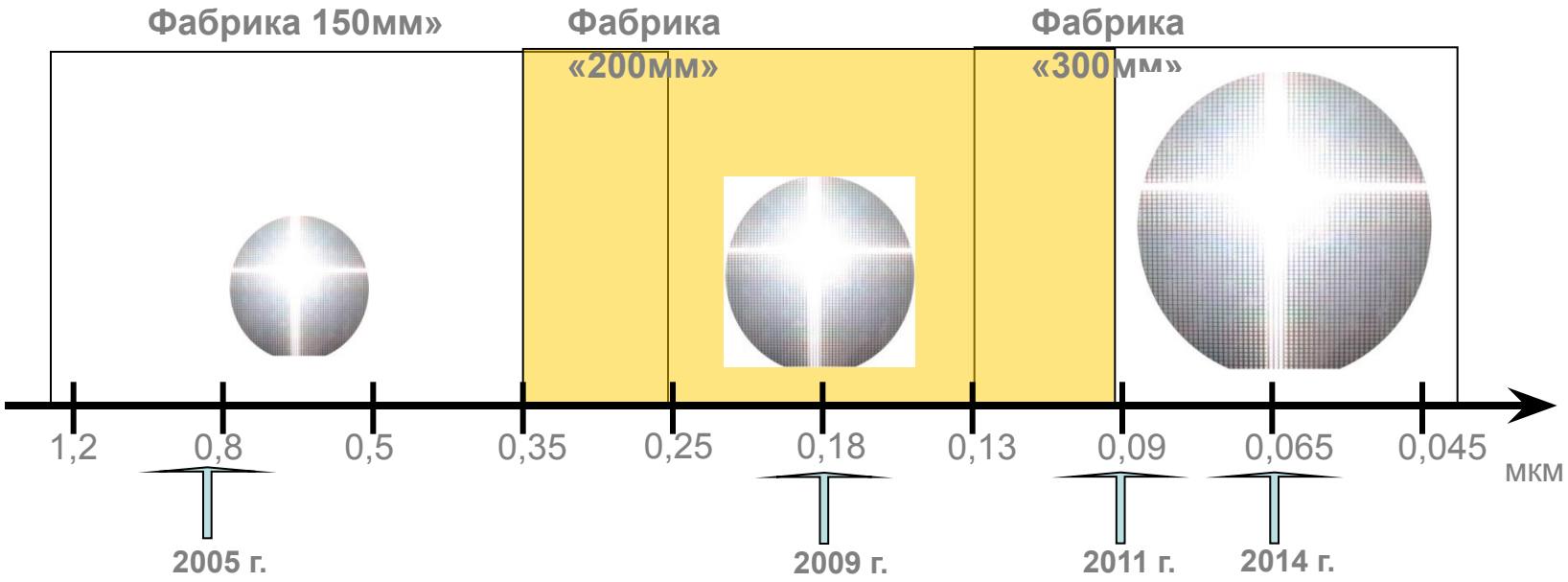
БиКМОП (SiGe) для телекоммуникаций и СВЧ техники,

КМОП КНИ и КМОП для радиационно-стойкой ЭКБ

90 нм:

Проект по запуску производства с участием ГК «Роснанотех»

Технологический путь ОАО «НИИМЭ и Микрон»: сокращение разрыва с мировым уровнем



- Аналоговые ИС
- Микросхемы спецприменения
- Экспортные микросхемы управления питанием
- Дискретные компоненты

- Банковские и социальные карты
- SIM карты
- Чип биопаспорта
- Бесконтактные (RFID) транспортные билеты
- RFID метки

- Foundry (Контрактное производство)
- Телекоммуникационные системы на чипе
- Чипы для цифрового телевидения
- чипсеты Glonass/GPS приемников

sitronics

Поэтапное сокращение отставания от мирового уровня, позволит российской микроэлектронике выйти в глобальные игроки и закрепить за Россией роль высокотехнологичной державы в мировом разделении труда

Семейство технологий с проектными нормами 180 нм

CMOS процесс для цифровых и цифро-аналоговых приложений (HCMOS8D)

Стартовая освоения

EEPROM процесс (CMOSF8)

CMOS процесс для ВЧ приложений (RFCMOS8)

CMOS процесс на КНИ структурах (CMOS SOI)

BiCMOS Процесс для РЧ и СВЧ приложений (HCMOS SiGe)

sitronics

Основные проектные нормы технологического процесса КМОП СБИС 180 нм

Параметр (топологический размер)	Размер, мкм	Зазор, мкм
Слой активных областей	0.28	0.32
Слой затвора	0.18	0.28
Слой контактных окон	0.24	0.32
Слои металлической разводки 1-4	0.32	0.32
Слой переходных контактных окон 1-3	0.32	0.32

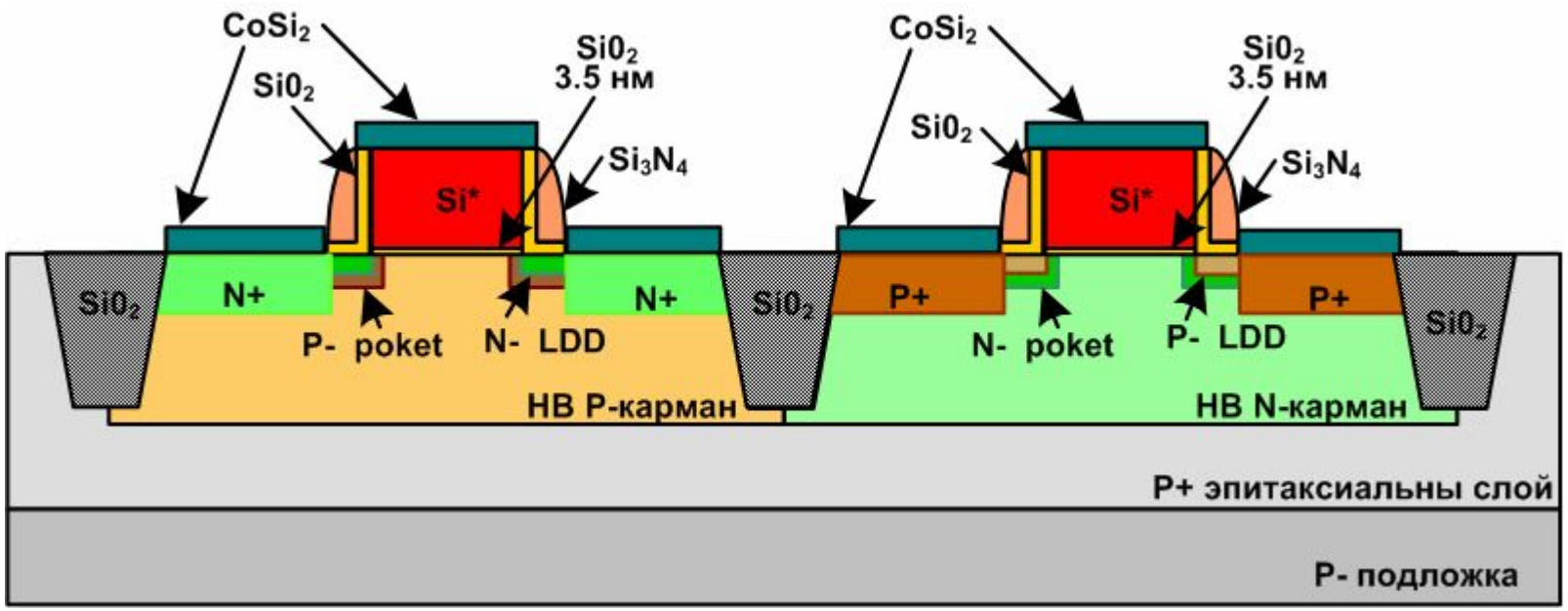
sitronics

Электрические параметры элементной базы технологического процесса КМОП СБИС 180 нм

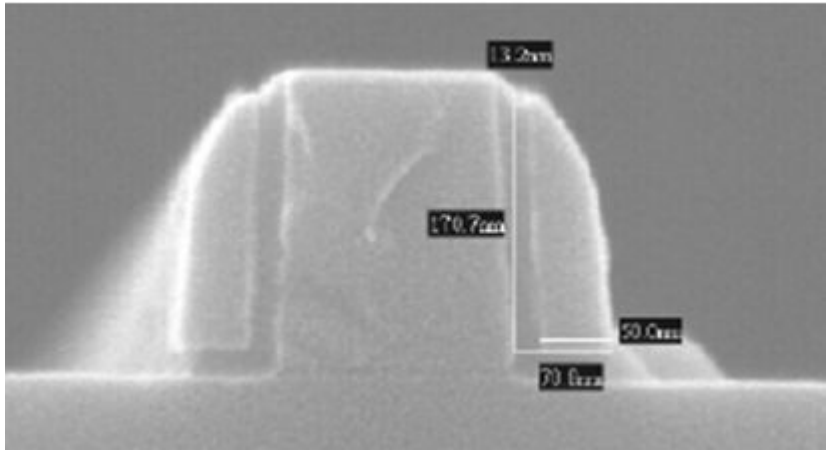
Параметр	Типовое значение	Единица измерения
Пороговое напряжение NMOS транзистора	0.46	V (Vd=0.1)
Ток насыщения NMOS транзистора	600	μA\μm Vg=Vd=1.8
Ток утечки NMOS транзистора	235	nA\μm Vg=0 Vd=1.8
Пороговое напряжение PMOS транзистора	0.47	V (Vd=0.1)
Ток насыщения PMOS транзистора	290	μA\μm Vg=Vd=1.8
Ток утечки PMOS транзистора	25	nA \μm Vg=0 Vd=-1.8

sitronics

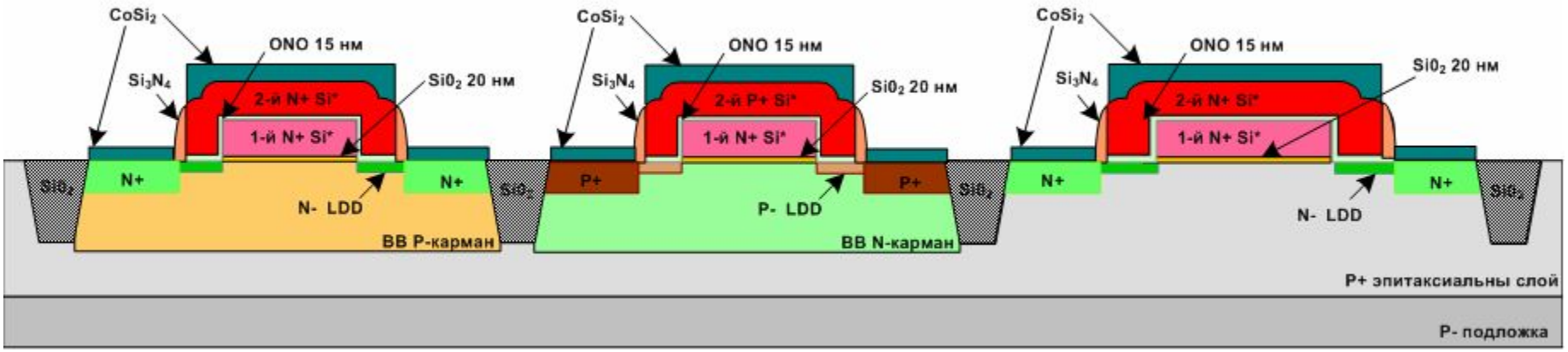
Низковольтные (НВ) транзисторы



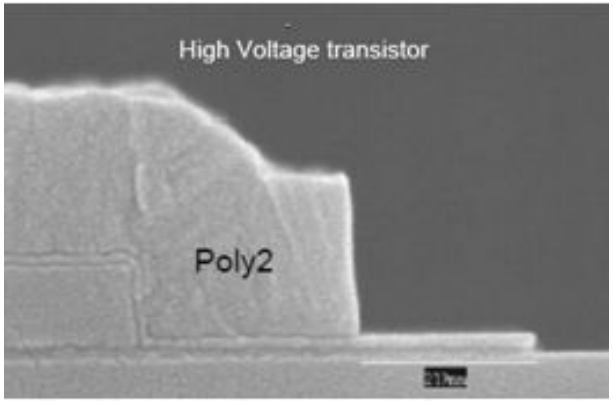
НВ n-канальный транзистор НВ p-канальный транзистор

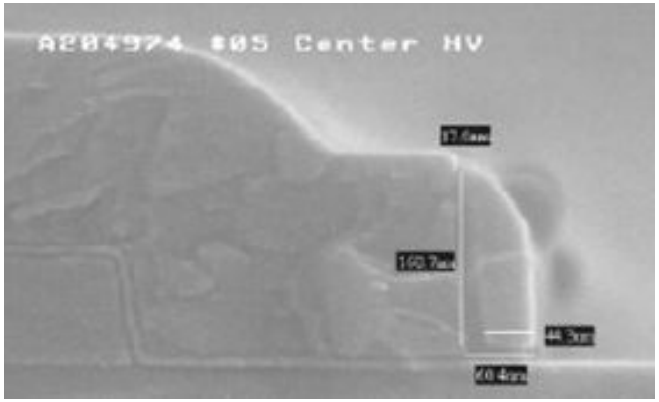


Высоковольтные (ВВ) транзисторы



ВВ n-канальный транзистор ВВ p-канальный транзистор ВВ n-канальный транзистор без кармана

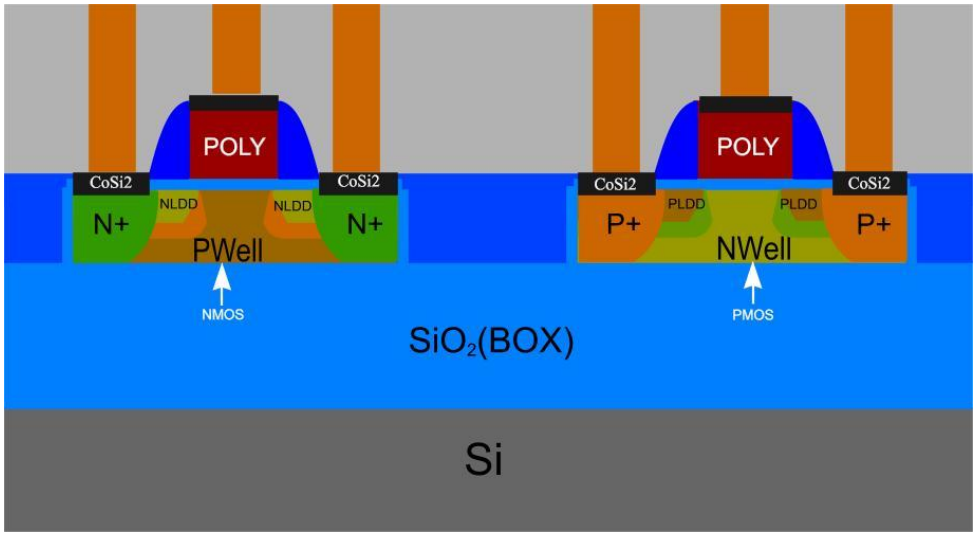




Развитие технологий на Фаб-200

Разработка радиационно-стойкой технологии КМОП БИС на структурах «Кремний на изоляторе» с проектными нормами 180 нм для космических аппаратов, ВВСТ

Участники разработки:
- ОАО «НИИМЭ и Микрон» - головная организация
- ГУ НПК «Технологический центр» МИЭТ
- Институт физики полупроводников СО РАН
- ЭНПО СПЭЛС
- 22 ЦНИИИ МО



(Передовой зарубежный уровень р.с. СБИС 250 - 150 нм).

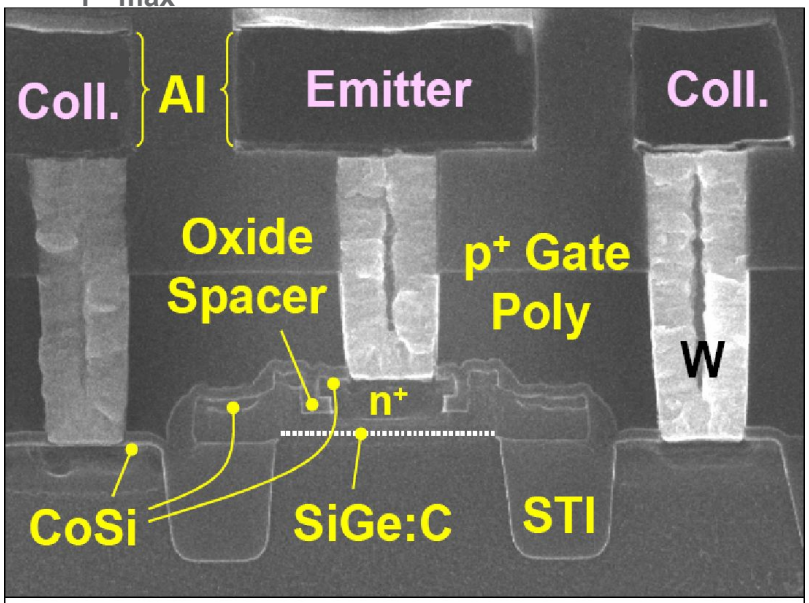
sitronics

Технология СВЧ БИС БиКМОП SiGe

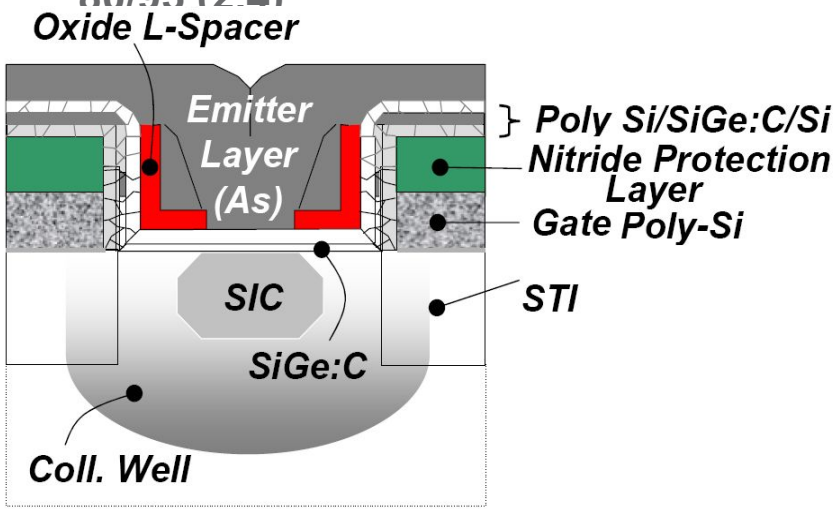
Подписано соглашение с фирмой IHP (Германия) о поэтапном лицензировании технологии

- для изготовления ГБТ используется одна дополнительная маска;
- в рамках процесса возможно изготовление трех типов ГБТ с различными частотными характеристиками (ГГц):

f_T/f_{max} (Vce (В)): 30/70 (7); 50/95 (4,2) 80/95 (2,4)



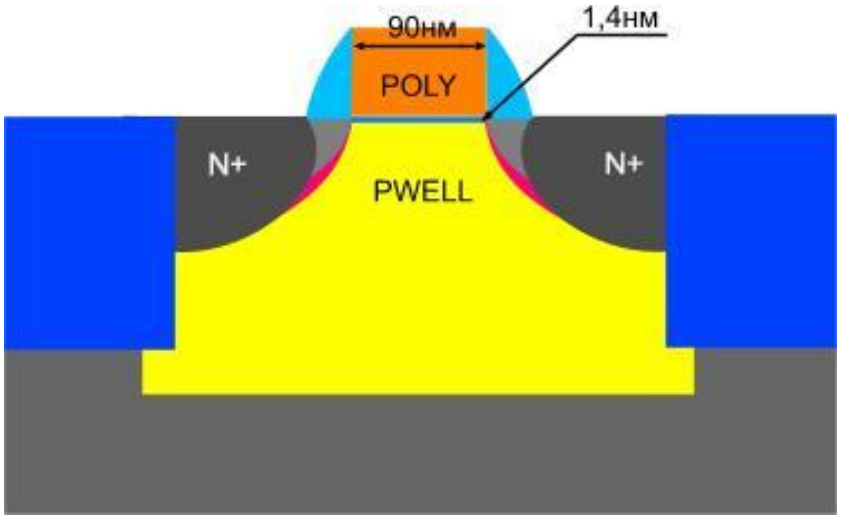
Base contacts in line w/ the emitter contact



sitronics

Переход из микро- в наноэлектронику

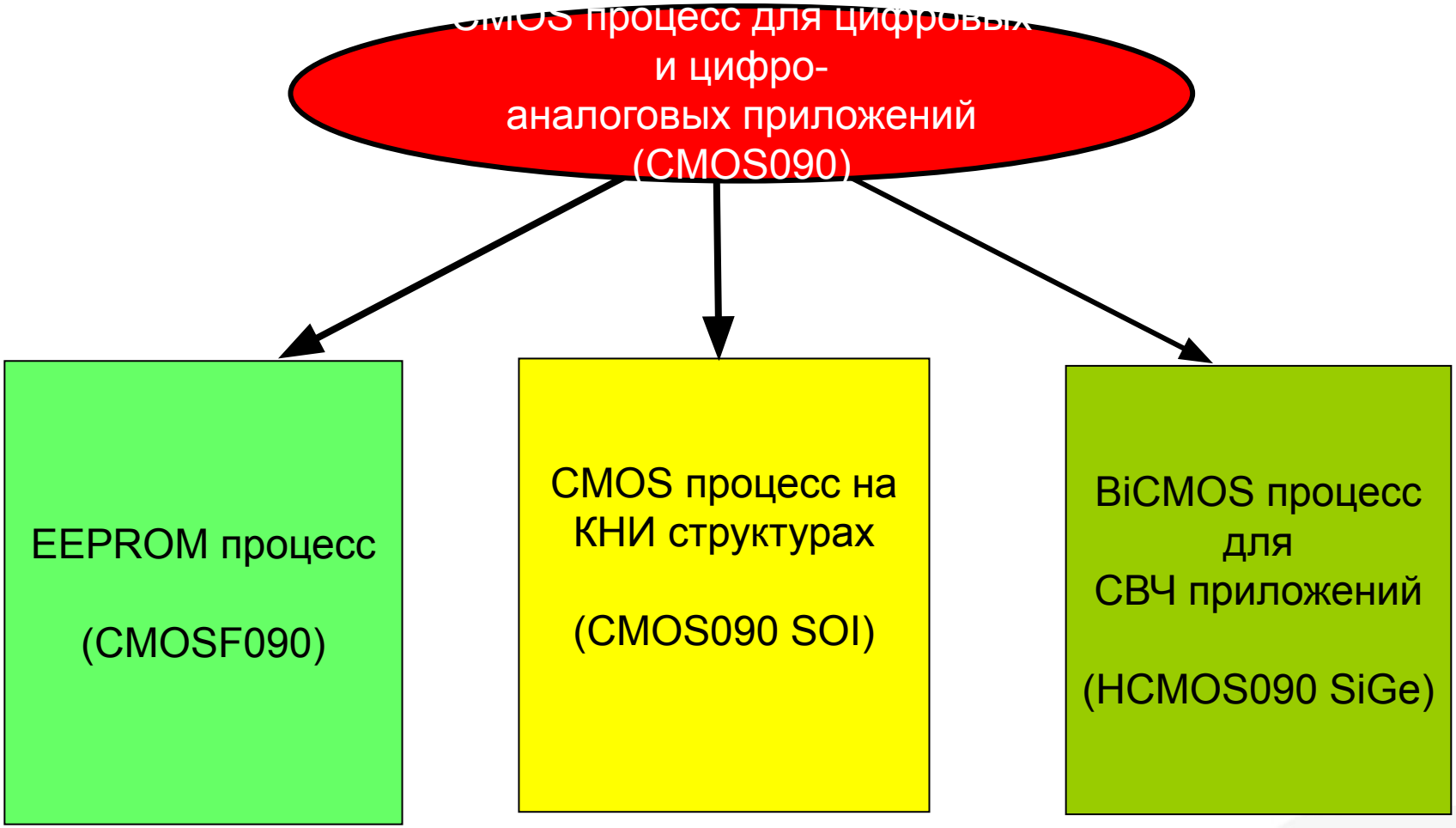
Нанотехнологии - совокупность приемов и методов, применяемых при изучении, проектировании, производстве и использовании наноструктур, устройств и систем, включающих целенаправленный контроль и модификацию формы, размера, взаимодействия и интеграции составляющих их наномасштабных элементов (около 1-100 нм), для получения объектов с новыми химическими, физическими, биологическими свойствами.



При изготовлении СБИС по технологии 90 нм реализуется элементная база с минимальными топологическими размерами 90 нм и физическая структура с минимальной толщиной 1,4 нм, что позволяет изготавливать сложные электронные системы содержащие сотни миллионов транзисторов.

sitronics

Семейство технологий с проектными нормами 90 нм



Основные проектные нормы технологического процесса КМОП СБИС 90 нм

Параметр (топологический размер)	Размер, мкм	Зазор, мкм
Слой активных областей	0.11	0.14
Слой затвора	0.09	0.15
Слой контактных окон	0.12	0.14
Слои металлической разводки 1-8	0.12	0.12
Слой переходных контактных окон 1-6	0.13	0.15

sitronics

Электрические параметры элементной базы технологического процесса КМОП СБИС 90 нм

Параметр	Типовое значение	Единица измерения
Пороговое напряжение NMOS транзистора	0.32	V (Vd=0.1)
Ток насыщения NMOS транзистора	510	μA\μm Vg=Vd=1.0
Ток утечки NMOS транзистора	1	nA \μm Vg=0 Vd=1.0
Пороговое напряжение PMOS транзистора	0.36	V (Vd=0.1)
Ток насыщения PMOS транзистора	200	μA\μm Vg=Vd=1.0
Ток утечки PMOS транзистора	0.6	nA \μm Vg=0 Vd=-1.0

sitronics

Контроль технологического процесса изготовления СБИС с проектными нормами 180 – 90 нм

Этапы технологического контроля при изготовлении СБИС	Требования к аналитическому и измерительному оборудованию
Измерение толщин технологических слоев (мин. толщина слоя 2.4 нм)	Точность измерения 0.05 нм
Измерение совмещения фотолитографических слоев (точность совмещения 15 нм для уровня проектных норм 90 нм)	Точность измерения 1 нм
Измерение линейного размера 90 нм	Точность измерения 1 нм
Контроль привносимой дефектности	Мин. размер контролируемого дефекта 80 нм
Анализ физической структуры (растровый электронный микроскоп)	Разрешение 180 нм - 3 нм 90 нм - 1 нм

sitronics

Материалы и комплектующие для изготовления СБИС с проектными нормами 180 – 90 нм

№ п/п	Наименование	Уровень чистоты
1	Химикаты	N40 – N60 (ULSI – SS’ULSI)
2	Материалы фотолитографии	N40 (ULSI)
3	Технологические газы	N40 – N50
4	Магистральные газы	N60
5	Мишени	N45
6	Пластины	Локальная неплоскостность: 0,15 мкм/15×15 Дефектность: 70×0,12 мкм на пластине

Примечание: N – nine (девять) – означает количество девяток после запятой, например, N40 – это 0,9999; N45 – это 0,99995

sitronics

Основные проблемы развития отечественного производства кремниевых СБИС

Для коммерческих СБИС (массового производства):

- Отсутствие отечественного рынка СБИС

Для СБИС ВВСТ:

- Огромное количество типономиналов импортной ЭКБ, примененной в электронных системах;
- Проблемы редизайна СБИС отечественной разработки (разные технологии и зарубежные ФАБы, привязка к IP, необходимость финансирования для редизайна)
- Отсутствие жесткой координации со стороны государственных органов по ограничению перечня типономиналов для ЭКБ спецприменения

sitronics

sitronics

Спасибо за внимание!

http://www.mikron.ru/