

# Направления развития архитектуры отечественных микропроцессорных линий Эльбрус и МЦСТ-R

Фельдман В.М.

Зам. генерального директора ЗАО МЦСТ по науке  
28.10.2010



- **Мировые тенденции развития микропроцессоров**
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

**«Закон Мура»** продолжает действовать – количество транзисторов на кристалле удваивается каждые 18-24 месяцев за счет перехода на новые технологические нормы (45 нм – 32 нм – 22 нм)

В 2004 году началась эра многоядерных процессоров – повышение производительности за счет размещения на кристалле нескольких вычислительных ядер.

До 2004 года повышение производительности происходило за счет усложнения единственного вычислительного ядра и повышения частоты работы процессора.

# Пять главных проблем развития микропроцессоров в XXI веке\*

1. **Параллельность** - возможность использования десятков вычислительных ядер и сотни процессоров. Необходимо развивать программное обеспечение вместе с архитектурой процессоров.
2. **Отказоустойчивость**. Необходимо повышать надежность всего программно-аппаратного комплекса.
3. **Безопасность и защита данных**, в частности персональных данных. Современные системы до сих пор не защищены от элементарной атаки с использованием переполнения буфера данных.
4. **Снижение удельного энергопотребления** на единицу вычислительной мощности.
5. **Использование достижений компьютерной индустрии** для решения ключевых проблем в самых различных прикладных областях.

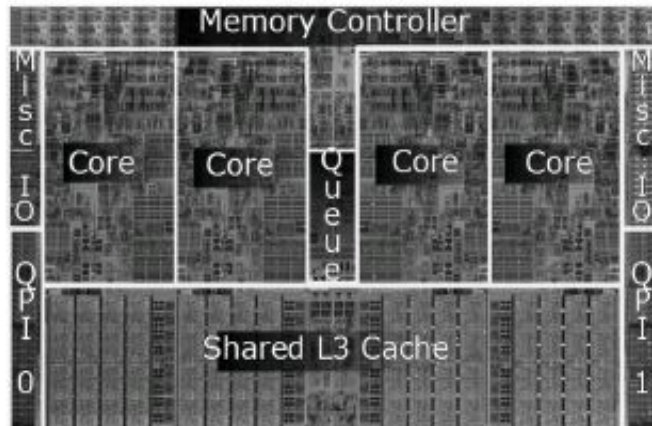
**Для решения главных проблем нужен не только процессор, но и платформа – программно-аппаратный комплекс**

*\*Дэвид Пэттерсон (один из ключевых мировых экспертов в области архитектуры процессоров, профессор Университета Калифорнии, США), лекция на международном компьютерном симпозиуме. Пекин, 2008*

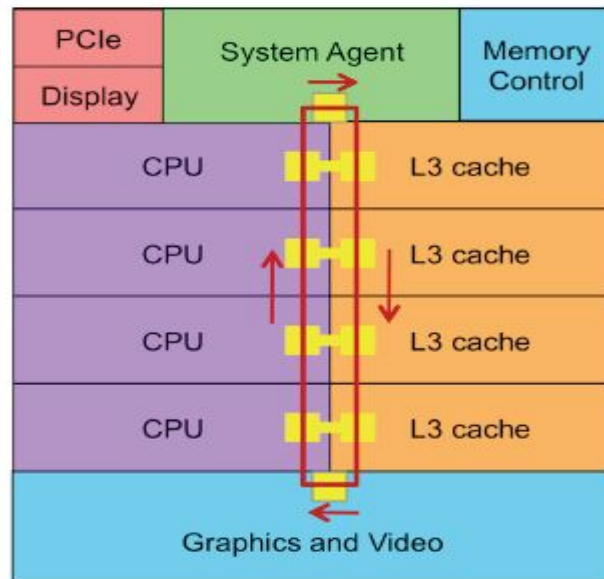
# Основные черты современных микропроцессоров:

- Многоядерные и многопоточковые структуры
- Многоуровневая иерархия памяти
- Объединение системных и периферийных контроллеров вместе с процессорными ядрами в одном кристалле
- Использование графических процессоров как сопроцессоров для вещественных вычислений
- Переход к высокоскоростным соединениям «точка-точка» вместо использования шин
- Повышение показателя производительность/мощность

# Микропроцессоры фирмы Intel

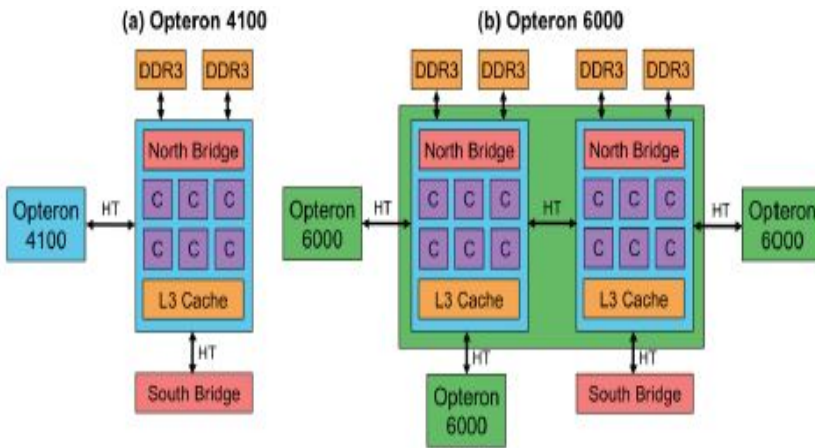


- Микропроцессор Nehalem

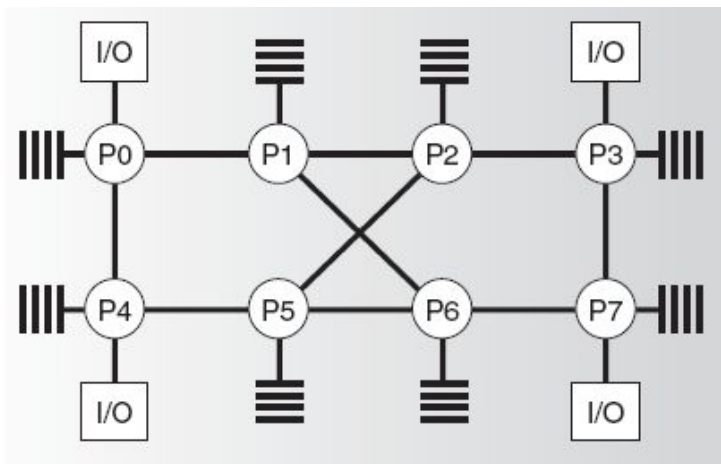


- Микропроцессор Sandy Bridge

# Микропроцессоры фирмы AMD

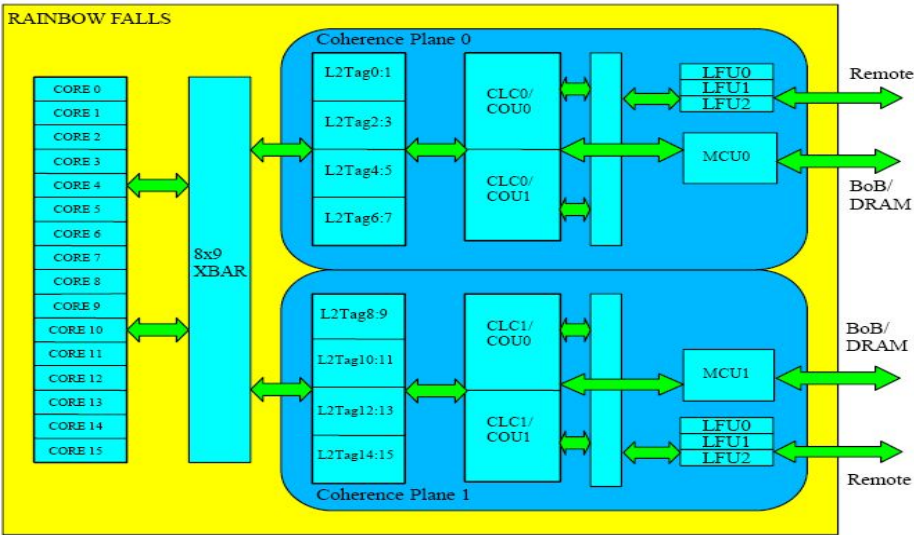


- Микропроцессоры Opteron



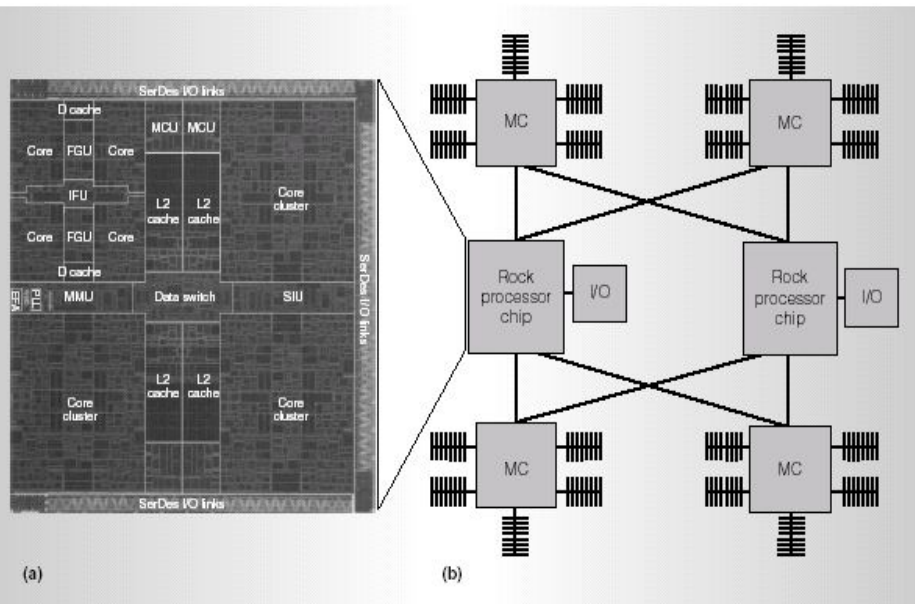
- Восемипроцессорная система на базе микропроцессоров Opteron

# Микропроцессоры фирмы Sun



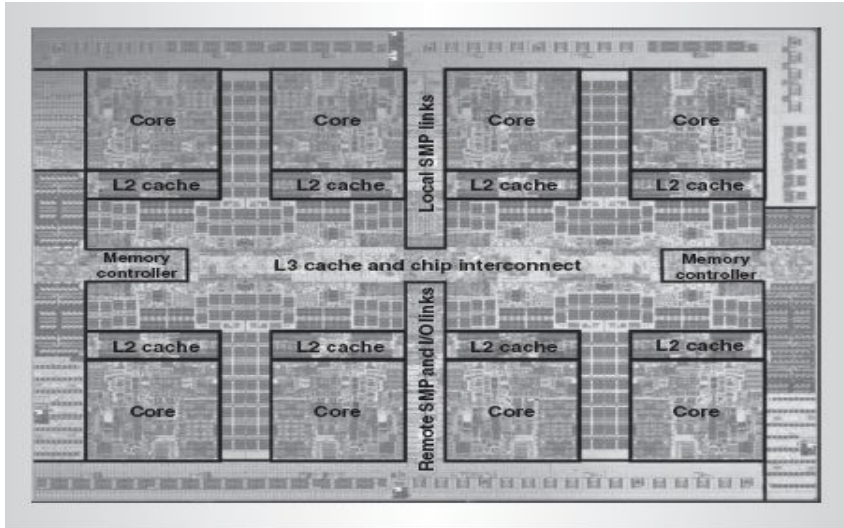
- Микропроцессор Rainbow Falls (UltraSPARC T3)

- Микропроцессор Rock и двухпроцессорная система на его основе

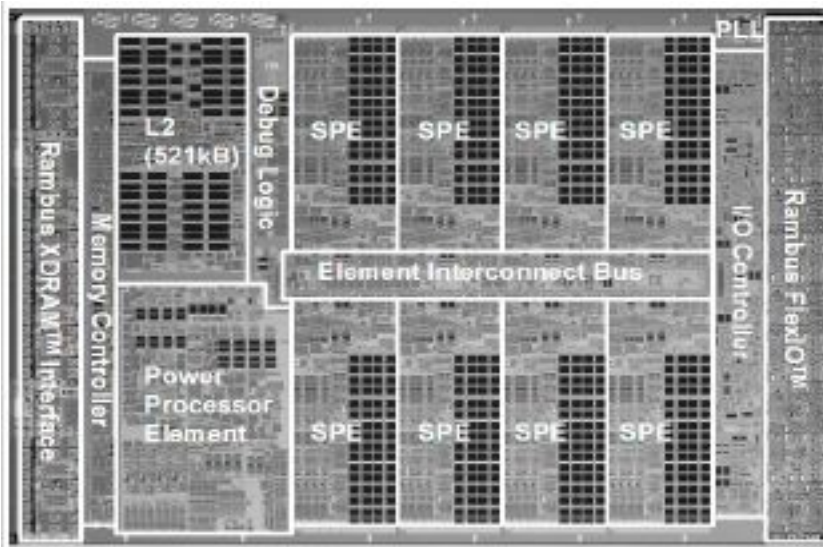




# Микропроцессоры фирмы IBM

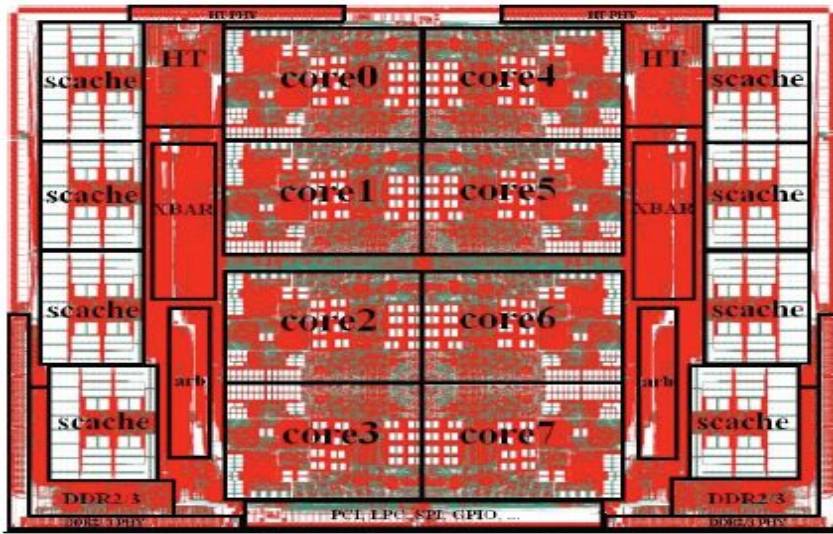


- Микропроцессор POWER7

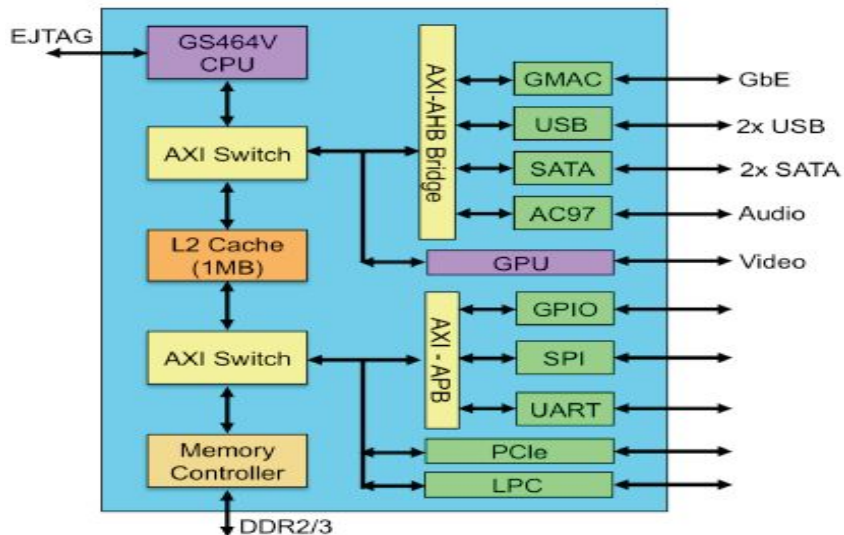


- Микропроцессор Cell

# Китайские микропроцессоры

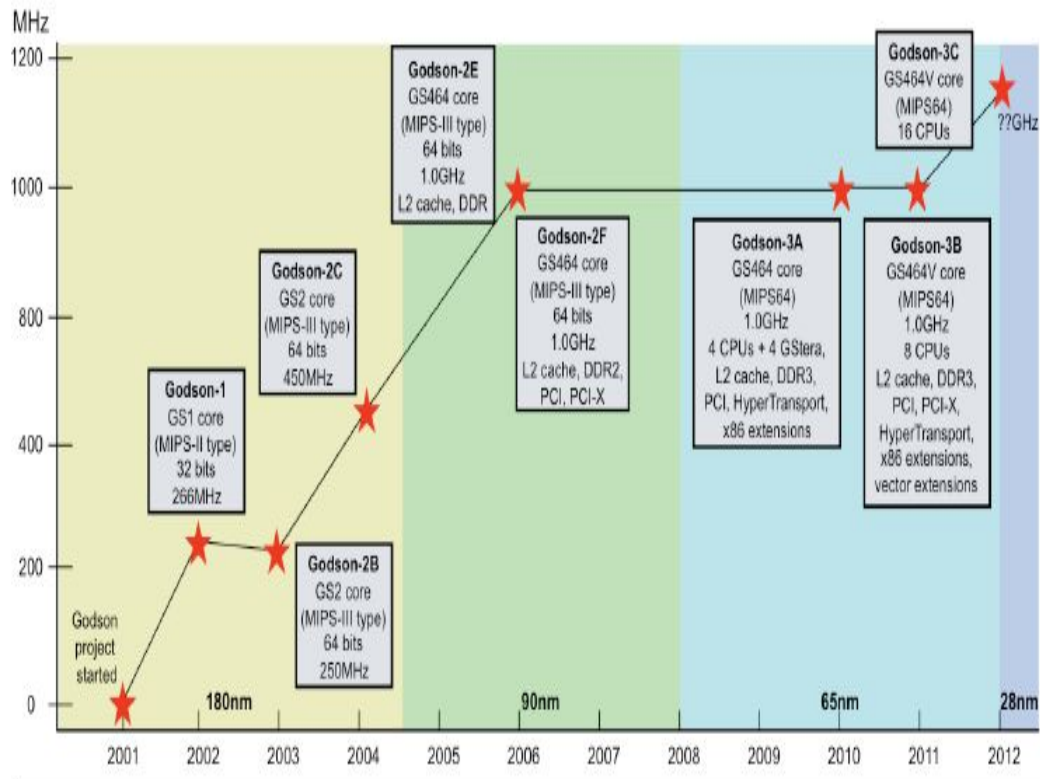


- Микропроцессор Godson-3В



- Микропроцессор Godson-2H

# Китайские микропроцессоры



- Эволюция микропроцессоров Godson

- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

# Микропроцессоры фирмы МЦСТ

Серийные микропроцессоры ряда МЦСТ-R и Эльбрус					
Название микропроцессора	МЦСТ R80	МЦСТ R150	МЦСТ R500	МЦСТ R500S	Эльбрус (Е3М)
Технология	0.5мкм, 3М	0.35мкм, 4М	0.13мкм, 8М	0.13мкм, 8М	0.13мкм, 8М
Размер кристалла, мм x мм	13x13	10x10	5x5	9x9	12.6x15
Количество транзисторов, млн.	~2.1	~2.8	~4.2	~45	~60
Число процессорных ядер	1	1	1	2	1
Частота, МГц	80	150	500	500	300
Cache, I/D/L2	4/8/512kB	8kB/16kB/1MB	16kB/32kB/4MB	16/32/512kB	64/64/256
Производительность, MIPS/MFLOPS	62/22	140/63	520/200	1100/400	23100/4800
Напряжение питания, В	5	3.3	1.0/2.5	1.0/2.5/3.3	1.0/3.3
Потребляемая мощность, Вт	3	5	1	5	5
Корпус	304-pin PQFP	480-pin BGA	376-pin BGA	900 FCBGA	900 FCBGA
Год выпуска	1998	2001	2004	2007	2007
Фабрика-производитель	ATMEL ES2, France	Tower Semi, Israel	TSMC, Taiwan	TSMC, Taiwan	TSMC, Taiwan

# Основные черты микропроцессора Эльбрус

- архитектура, ориентированная на получение высокой производительности
- совместимость с архитектурой Intel x86 с помощью динамической битовой компиляции кодов
- организация защиты программ и данных в контексте задачи пользователя
- эффективное соотношение производительность/потребляемая мощность
- поддержка многопроцессорности
- лицензионная и патентная чистота (несколько десятков патентов, в том числе в США)

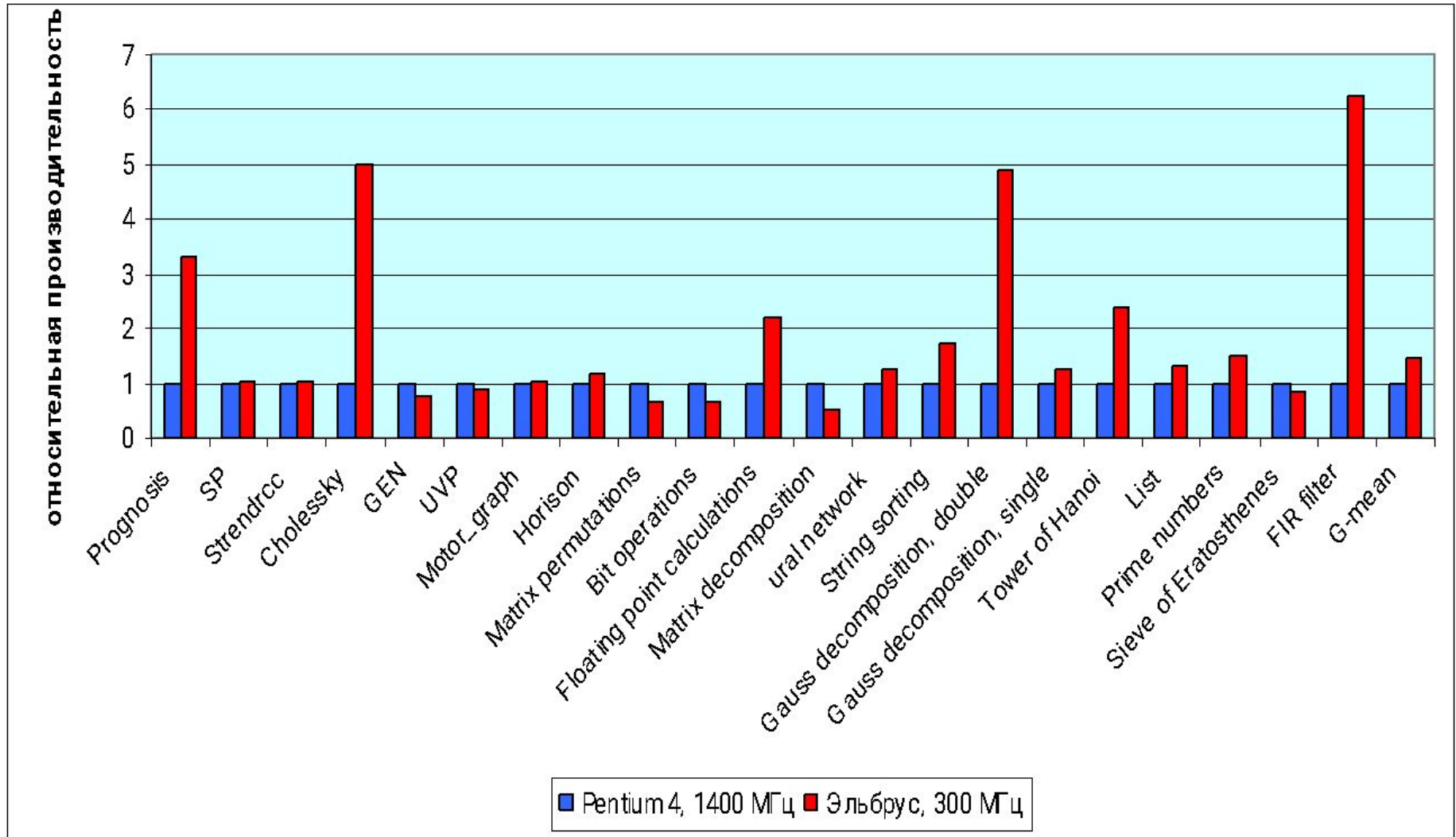
# Основные черты микропроцессора Эльбрус

Архитектура микропроцессора	Число операций, выполняемых за такт в одном ядре
Intel Pentium 4	4
Intel Core 2	6
IBM Power 6	6
Intel Itanium 2	10
Эльбрус	23

Архитектура «Эльбрус» обладает наивысшей степенью внутренней параллельности, поэтому имеет лучшие показатели по логической скорости (максимальное количество операций, выполняемых за один такт).

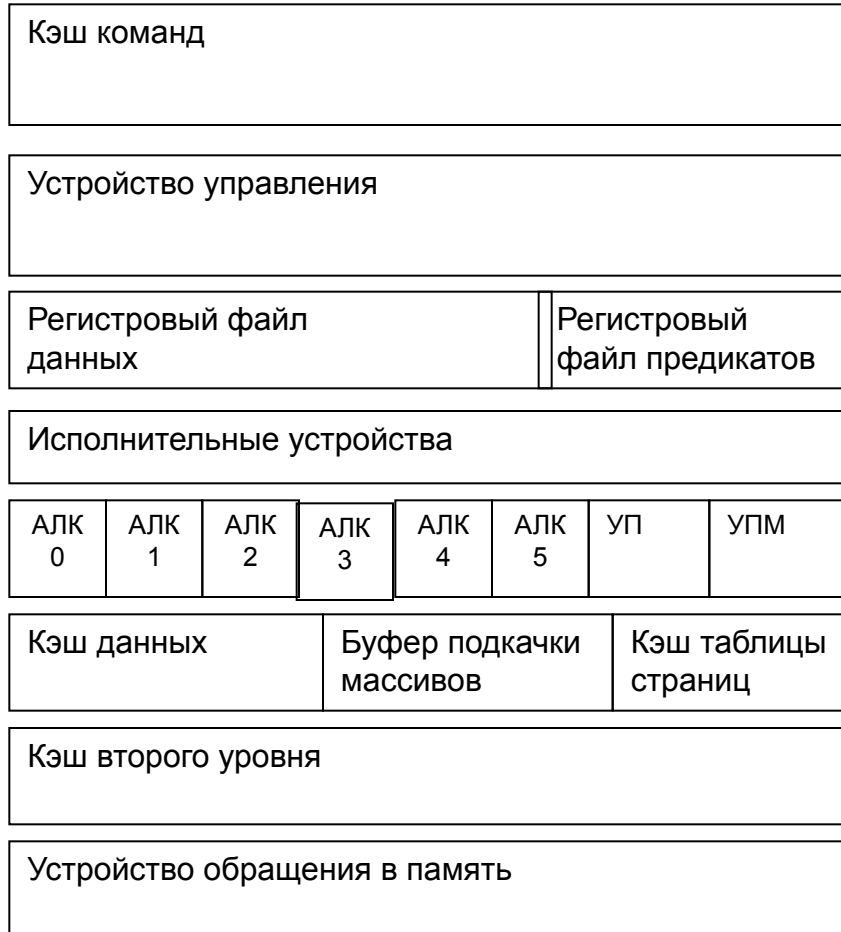
Производительность «Эльбрус», работающего на частоте 1 ГГц, соответствует производительности процессора Intel Core 2, работающего на частоте 4 ГГц.

# Основные черты микропроцессора Эльбрус





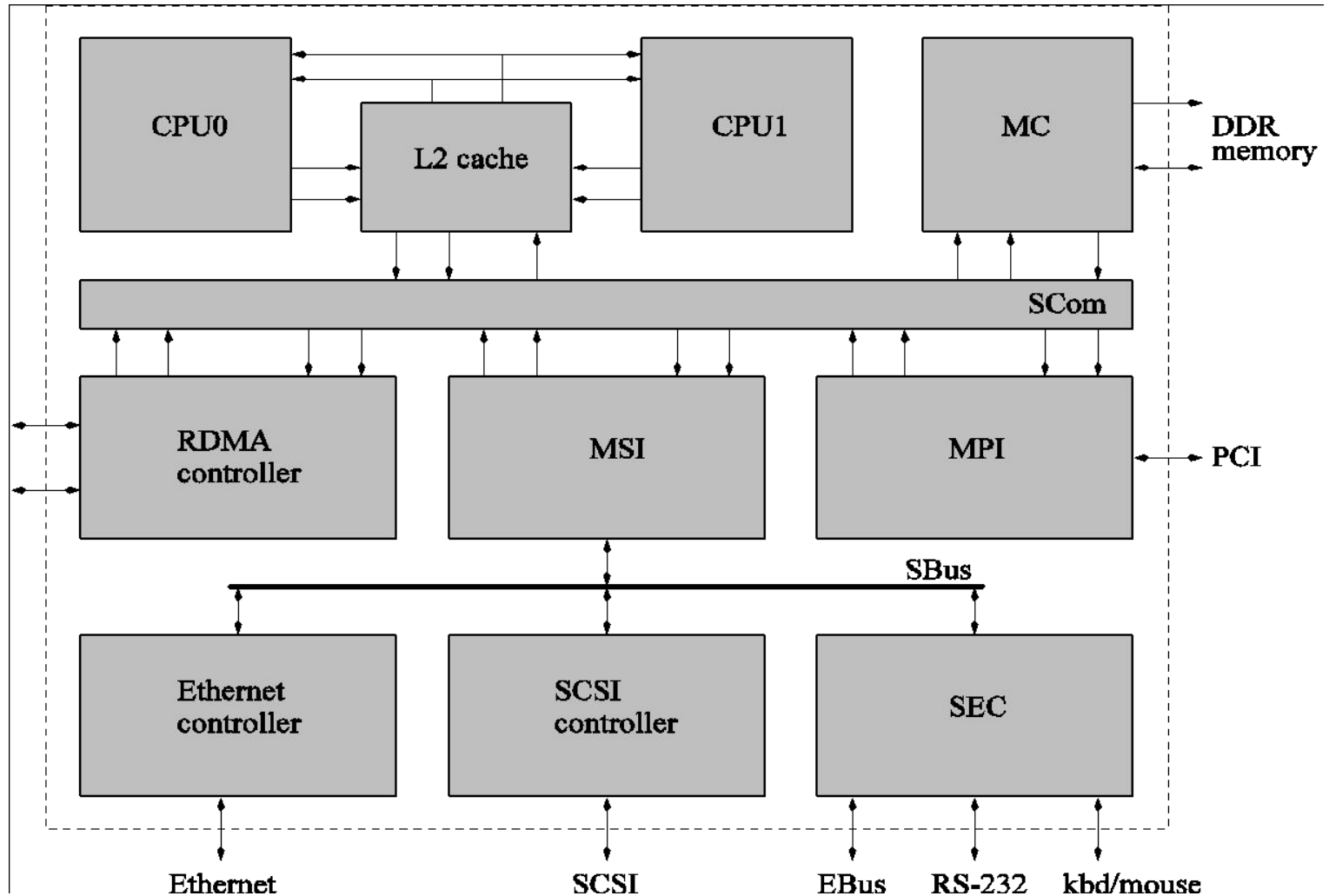
# Структура микропроцессора Эльбрус



# Основные черты микропроцессоров ряда МЦСТ- R

- Универсальные микропроцессоры для целочисленных и плавающих вычислений
- Лицензионная чистота
- Полная аппаратная совместимость с архитектурой SPARC
- Возможность использования большого массива стороннего программного обеспечения
- Многоядерная структура «системы на кристалле»
- Малое энергопотребление
- Повышенная отказоустойчивость

# Структура системы на кристалле R-500S



- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- **Маршрут проектирования микропроцессоров**
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

# Основные этапы логического проектирования микропроцессоров

- Разработка спецификаций
- RTL-описание на языке Verilog
- Автономная верификация (САПР Model Sim)
- Разработка и изготовление прототипа на ПЛИС
- Комплексная верификация RTL микропроцессора с системным окружением
- Верификация с использованием прототипа («раскрутка» операционной системы и тестирование на реальных задачах)

# Основные этапы топологического проектирования микропроцессоров

- Синтез устройств (САПР Design Compiler + PowerCompiler)
- Планирование кристалла - создание групп, назначение контактов, разводка питания, ручное размещение памяти, периферии, контактных площадок (САПР Jupiter-XT)
- Автоматическое размещение стандартных элементов, оптимизация топологии и размещения (САПР Astro & Physycal Compiler)
- Построение деревьев синхронизации (САПР Astro)
- Трассировка, оптимизация трассировки и топологии (САПР Astro)

# Основные этапы топологического проектирования микропроцессора

- Оценка мощности, падения напряжения и электромиграции (САПР Astro-Rail)
- Экстракция паразитных RC (САПР Star-RCXT)
- Статический анализ временных характеристик (САПР Prime Time SI)
- Физическая верификация - DRC, Antenna, LVS (САПР Hercules)
- Формальная верификация (САПР FormalPro)
- Подготовка документации и передача на фабрику

# Особенности топологического проектирования микропроцессоров

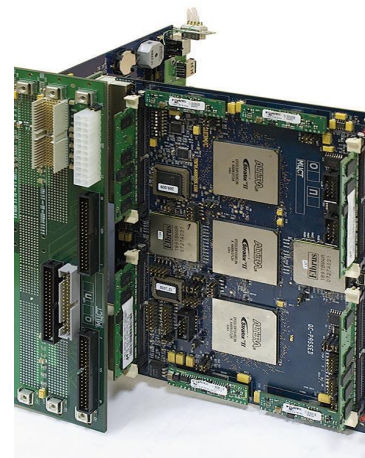
- Наличие заказного регистрового файла
- Наличие заказного блока формирования синхросигналов
- Наличие заказного блока DLL
- Flip-Chip метод корпусирования
- Использование метода “clock gating”
- Использование библиотек с разными порогами
- Экранирование сигналов синхронизации
- Наличие термодиода для мониторинга температуры кристалла
- Наличие “запасных” элементов для исправления возможных ошибок



- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

# Вычислительные комплексы «Эльбрус-3М1» для АРМ и встроенных применений

- Количество процессоров – 2
- Тактовая частота процессора – 300 МГц
- Производительность – до 4,8 Гфлоп
- Объем оперативной памяти – 16 Гбайт DDR2, до 9,6 Гбайт/сек
- Периферийные шины – PCI, SBUS
- Стандартные интерфейсы ввода-вывода: IDE, Ethernet, Serial, IEEE 1284, Video, Audio, USB
- Конструкция – EATX, 3U Rack-mount, 6U CompactPCI
- Группа исполнения – 1.1, 1.3
- Совместимость с Intel x86
- Операционные системы – ОС Эльбрус, MCBC
- Возможность работы с каналами ВК «Эльбрус-90»
- Возможность объединения в многомашиные комплексы



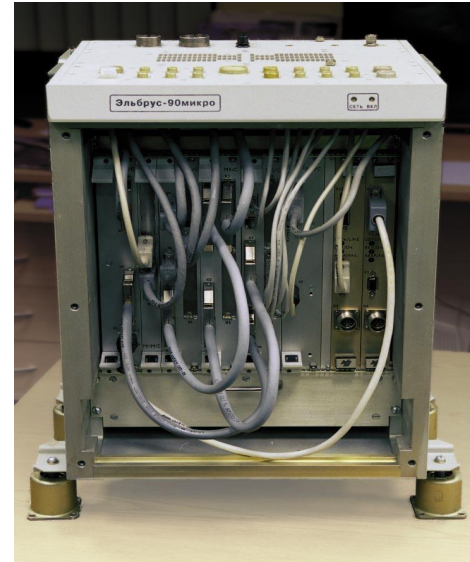
# Вычислительный комплекс Эльбрус-90 в конструкции IBM PC для ARM

- Два микропроцессора R-500
- 1000 MIPS/400MFlops
- 2X4 MB кэш-памяти второго уровня
- 1 Гб оперативной памяти
- Два IDE диска по 120 Гб
- DVD ROM
- 2 порта USB
- Ethernet 10/100
- 2 последовательных порта
- Параллельный порт
- Audio, Video
- 4 PCI – слота
- ATX форм-фактор
- ОС MCBC



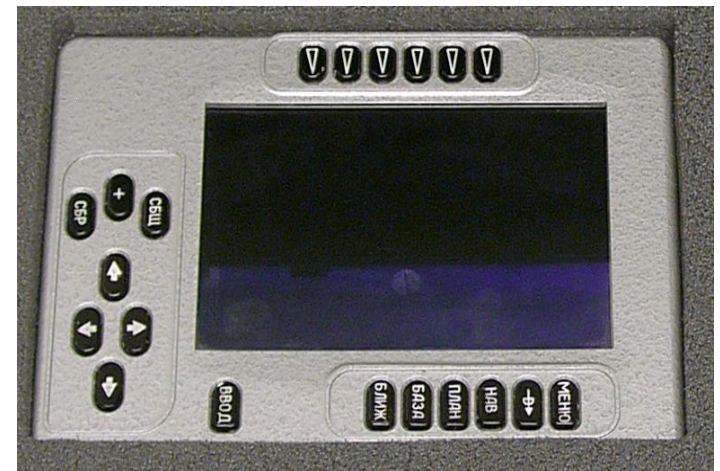
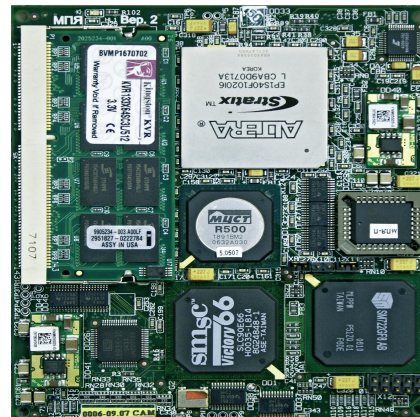
# Вычислительный комплекс Эльбрус-90 в промышленном исполнении

- 4 микропроцессора R-500
- 2000 MIPS/800 MFlops
- 4X4 MB кэш-память второго уровня
- 1 ГБ оперативной памяти
- SCSI диски 73 ГБ
- 2 канала Ethernet 10/100
- 2 последовательных порта
- Параллельный порт
- Audio, Video
- Каналы «Манчестер»
- 8 PCI – слотов
- PMC - мезонины
- Группы 1.3, 2.1.1, 2.1.2, 2.3.1, 2.3.3
- ОС Solaris, MCBC, ОС Эльбрус



# Вычислительный комплекс Эльбрус-90 в исполнении ноутбук и планшет

- микропроцессор R-500
- процессорный модуль SOM ETX
- 490 MIPS/200 MFlops
- 4 МВ кэш-памяти второго уровня
- 512 МБ оперативной памяти
- IDE flash-диск 16 ГБ
- Ethernet 10/100
- 2 последовательных порта
- Параллельный порт
- Audio
- 2 порта USB
- GPS, ГЛОНАС
- 2 РМС – мезонина
- экран 15" (8")
- группа 1.10
- 25 Вт
- ОС МСВС , ОС Эльбрус



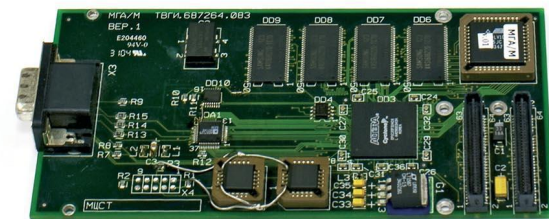
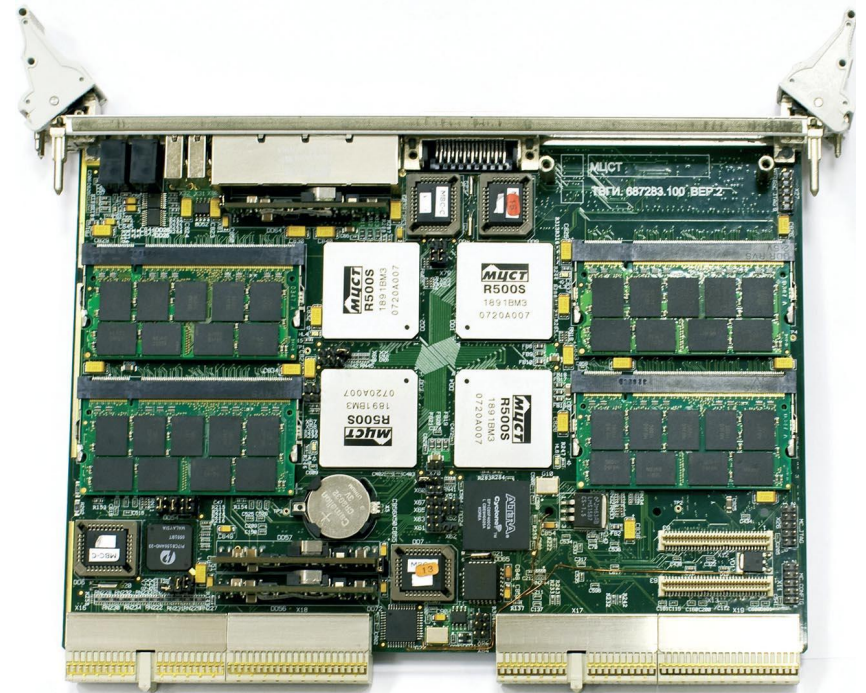
# Вычислительный многопроцессорный модуль CompactPCI 3U

- Количество микросхем 1891BM3 на модуле – 1
- Общее количество процессоров – 2
- 1,1 GIPS/400 Mflops
- Емкость оперативной памяти - 1 Гбайт DDR 166 MHz
- Flash-диск – 80 ГВ, NVRAM – 32 KB, BOOT – 512 KB, RTC
- Интерфейсы – PCI, RS-232/422/485, Ethernet 10/100/1000 (2), SCSI, SATA(2), USB 2.0 (2), Audio, DVI-I, VGA, Kb/M
- Повышенная отказоустойчивость
- Конструкция – 3U CompactPCI с воздушным охлаждением
- Потребляемая мощность – 10 W
- Группа исполнения – 1.1, 1.3, 2.1.1, 2.1.2, 2.2.1, 2.3.1, 2.3.2
- ОС Эльбрус



# Вычислительный многопроцессорный модуль CompactPCI 6U

- Количество микросхем 1891BM3 на модуле – 4
- Общее количество процессоров – 8
- 4,4 GIPS/1,6 Gflops
- Суммарная емкость оперативной памяти - 4 Гбайт DDR 166 MHz
- Flash-память – 16 MB, NVRAM – 32 KB, BOOT – 512 KB, RTC
- Интерфейсы – PCI, RS-232 (8), Ethernet 10/100 (4), SCSI, IDE, USB (2), audio, PMC, Kb/M
- Повышенная отказоустойчивость
- Конструкция – 6U CompactPCI с воздушным и кондуктивным охлаждением
- Потребляемая мощность – 25 W
- Группа исполнения – 1.1, 1.3, 2.1.1, 2.1.2, 2.2.1, 2.3.1, 2.3.2
- ОС МСВС , ОС Эльбрус



- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- **Операционные системы**
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R



Операционные системы для  
микропроцессорных платформ  
Эльбрус и МЦСТ-R:

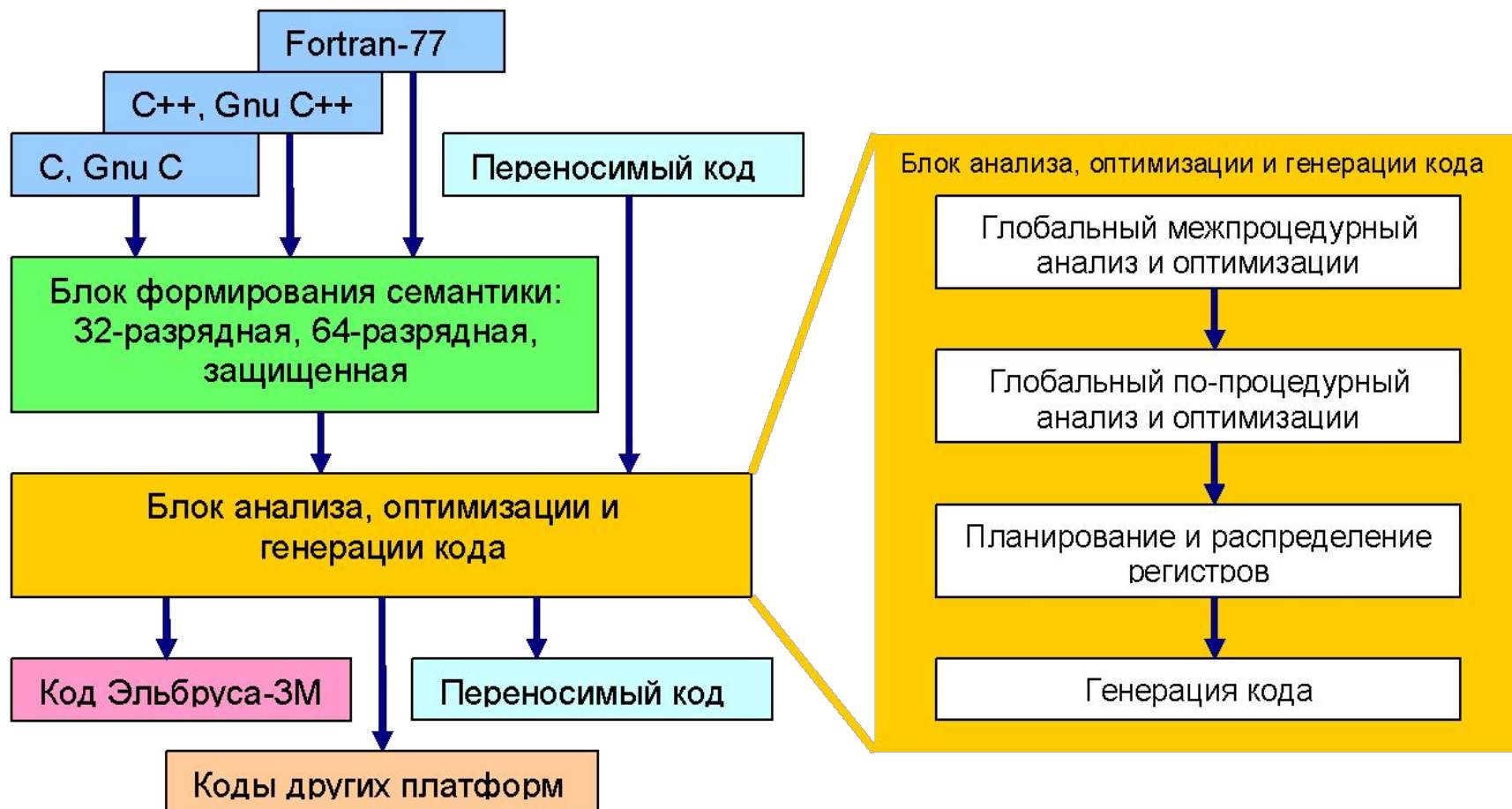
ОС Эльбрус, MCVC, Solaris

# Структура ОС Эльбрус

- Доработанное ядро ОС Linux
- Библиотеки, утилиты, конфигурационные файлы, связанные с произведенными доработками
- Специальные модули и утилиты (реализация КСЗ от НСД)
- Средства поддержки пользовательского интерфейса (интерпретаторы командных языков, текстовые редакторы, утилиты работы с файлами, ...)
- Средства для работы в «жестком» реальном времени

- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

# Оптимизирующий компилятор



# Эффективная двоичная совместимость с Intel x86

- **Функциональность**
  - Полная совместимость с архитектурой Intel x86
  - Прямое исполнение 20+ операционных систем, в том числе: MSDOS, Windows XP, Linux, QNX
  - Прямое исполнение 1000+ самых популярных приложений
- **Производительность**
  - Достигается за счет скрытой системы двоичной трансляции
  - Мощная аппаратная поддержка в МП «Эльбрус»
- **Лицензионная независимость от Intel**

# Защищенные вычисления

Технология основана на контекстной защите памяти на базе тегированной архитектуры

Задачи	Всего задач	Задач с найденными ошибками
Задачи пользователей	7	4
Пакет SPECint95	8	7
Пакет негативных тестов <i>samate</i> на защищенность	888	874

Типы обнаруживаемых ошибок:

- нарушение границ объекта (переполнение буфера)
- использование неинициализированных данных
- использование опасных конструкций языка или опасных отклонений от стандарта языка

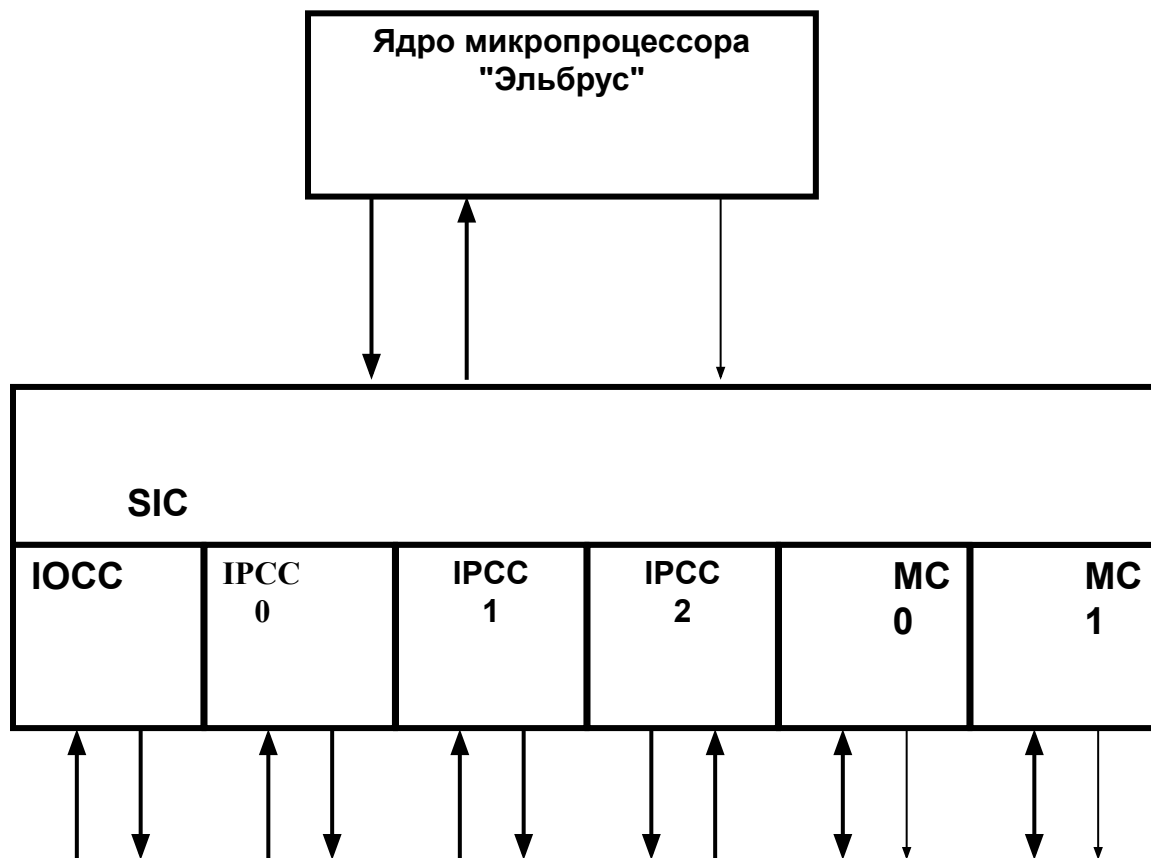
- Мировые тенденции развития микропроцессоров
- Микропроцессорные линии МЦСТ-R и Эльбрус
- Маршрут проектирования микропроцессоров
- Вычислительные устройства на базе микропроцессоров МЦСТ-R и Эльбрус
- Операционные системы
- Системы программирования
- Направления развития архитектурных платформ Эльбрус и МЦСТ-R

# Перспективные микропроцессоры

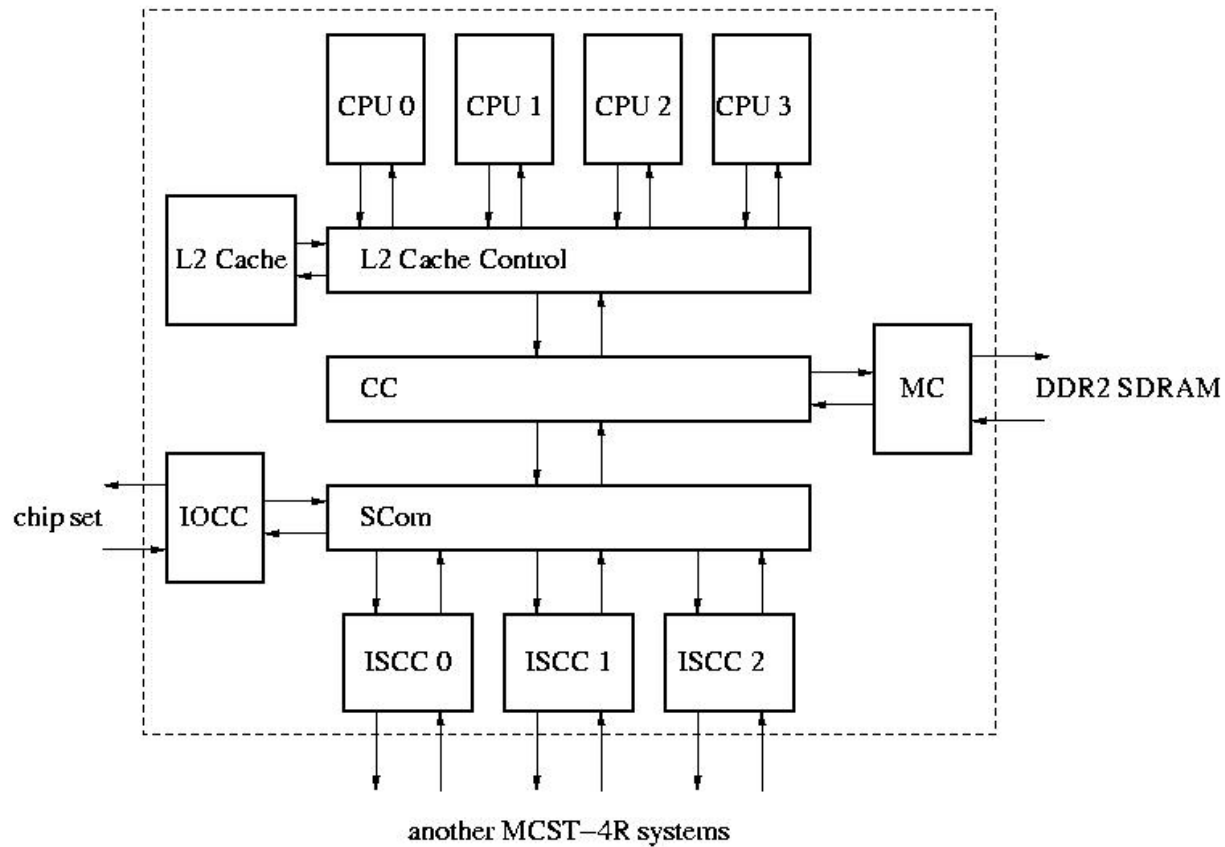
Технология	90 нм	90 нм	90 нм	65 нм	65 нм
Архитектура	Эльбрус	SPARC v9 2w in-order superscalar	Эльбрус + Multicore	Эльбрус	SPARC v9 2w out-off-order superscalar
Число процессорных ядер	1	4	6 (2+4)	4	8
Частота, МГц	500	1000	500	1000	2000
Наличие специализированных ядер	-	-	4	-	-
Срок разработки	2006-2010	2007-2011	2008-2011	2009-2012	2011-2015



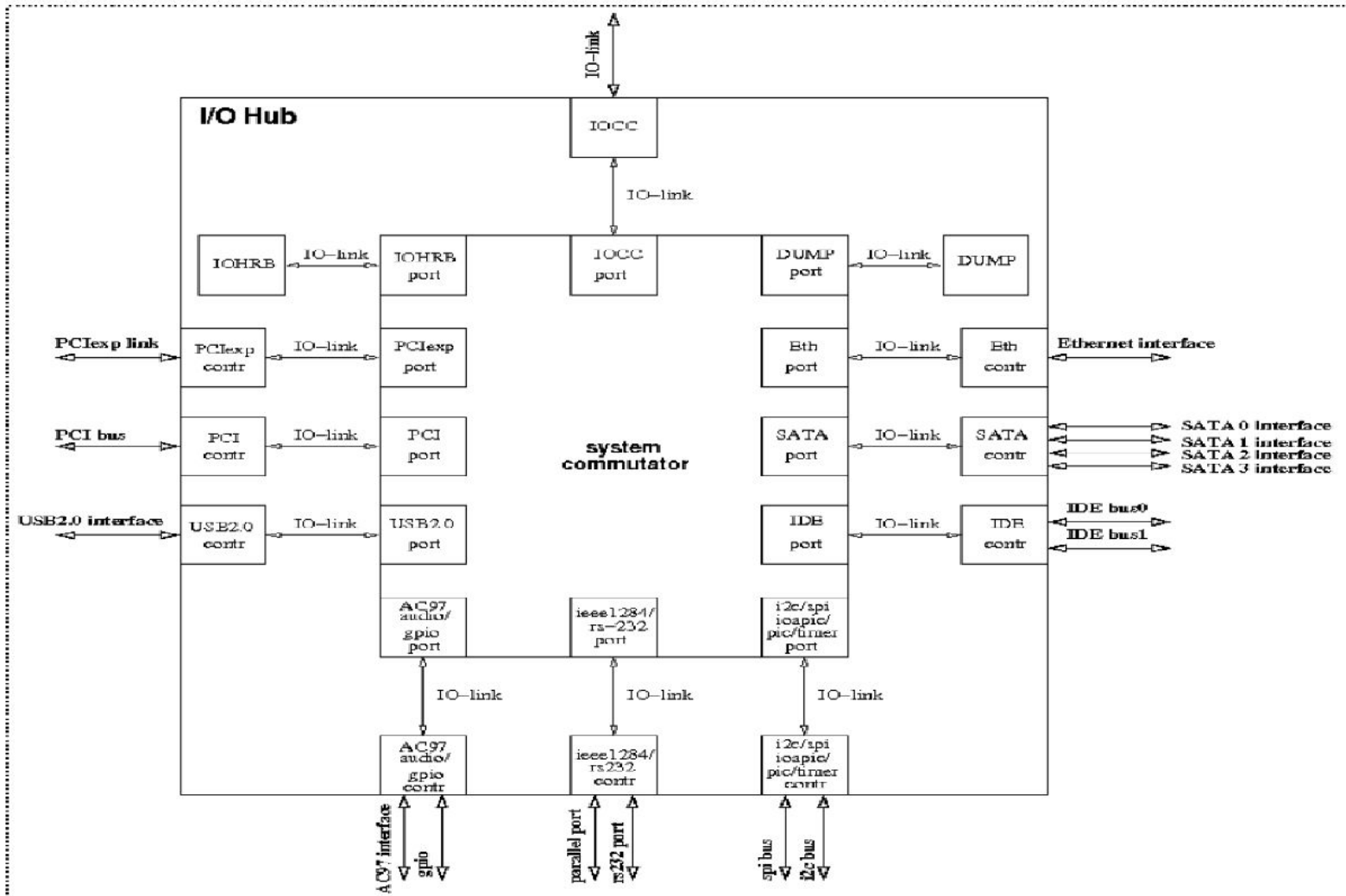
# Структура системы на кристалле Эльбрус-S



# Структура системы на кристалле MЦСТ-4R

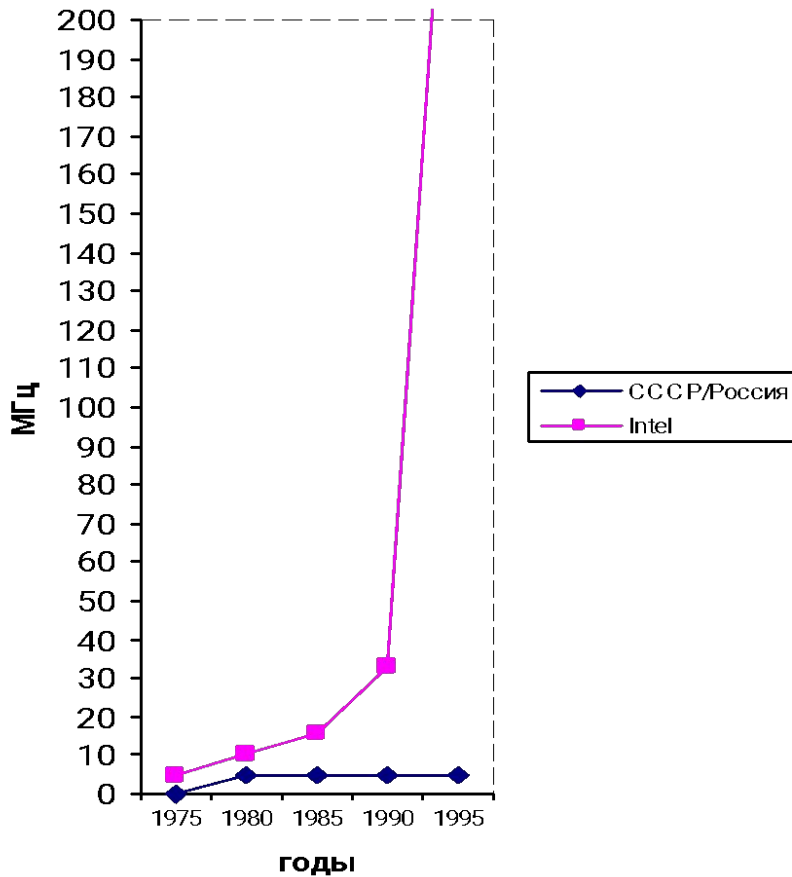


# Структура контроллера периферийных интерфейсов

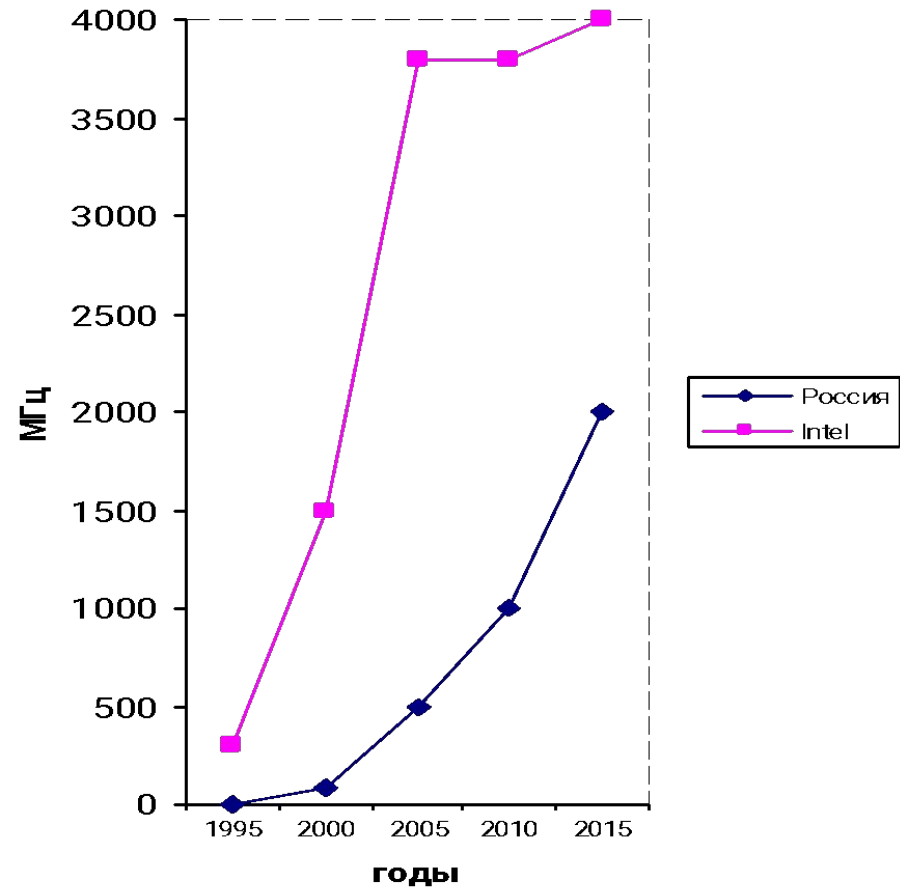


# Динамика развития микропроцессоров

тактовая частота микропроцессоров



тактовая частота микропроцессоров



# Направления развития

- Переход на новые технологические нормы (45-32-22)
- Увеличение количества процессорных ядер на кристалле
- **Повышение тактовой частоты микропроцессоров**
- Улучшение характеристики производительность/мощность
- Построение многопроцессорных систем с аппаратной поддержкой когерентности памяти

