

контроллера межсистемной коммутации для перспективных систем на основе МЦСТ-4R

Абдуразаков М., 713 группа МФТИ
Научный руководитель: Черепанов С.А.

Недостатки контроллера в модуле МЦСТ-4R

- Искажения сигнала frame вызывают критические ситуации, не покрытые CRC
- Буфер повтора с таймером удаляет пакеты раньше получения вторичного запроса на повтор
- Наличие Sequence Number удлиняет пакет и сокращает пропускную способность
- Store&Forward Flow Control – полная промежуточная буферизация пакетов при получении увеличивает задержки

Постановка задачи

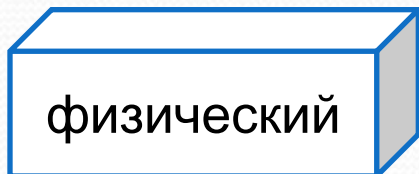
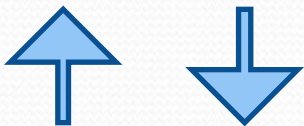
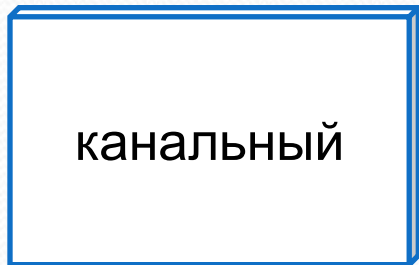
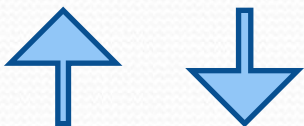
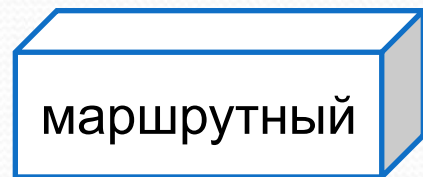
Спроектировать контроллер, удовлетворяющий следующим требованиям:

- Отсутствие сигнала frame
- Более совершенная схема восстановления
- Исключение Sequence Number из структуры пакета
- Уменьшение задержек
- Совместимость с предыдущими реализациями МЦСТ-4R

Постановка задачи

Соответствие МЦСТ-4R

Сетевые уровни



Пакеты 4 типов

23 бит



57 бит



80 бит



539 бит



VC0

VC1, VC2

VC3

Разработка нового контроллера канального уровня удовлетворяющего поставленным требованиям

Функции:

Прием и передача

Преобразование единиц данных

Управление потоком

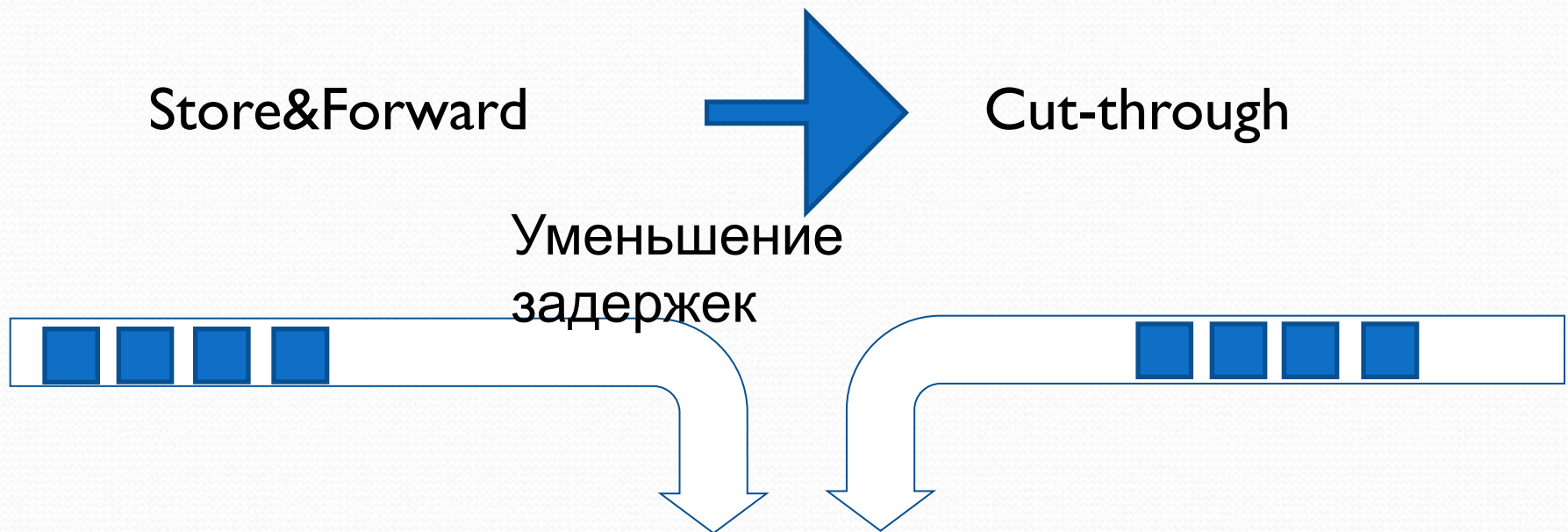
Обеспечение надежности передачи

Параллельная передача 36 битных фитов

Протокол контроллера

Общий принцип передачи пакетов

Разбиение больших пакетов на части с возможностью сквозной пересылки частей пакета приемнику без предварительной буферизации пакета в целом



Протокол контроллера

Процедуры управления потоком

- Кредитование
- Подтверждения получения данных
- Sequence Number, не передаваемый с каждым флитом
- Повторная отправка сообщений при ошибке
- CRC для детектирования ошибок

Протокол контроллера

Формат протокольных единиц данных

Флиты 72 бита:

Type	Payload	Crd	ACK	CRC
3 бита	60 бит	3 бита	1 бит	5 бит

Типы пакетов

Type	Opcode
Сервисный пакет	000
VC0	001
VC1	010
VC2	011
VC3 DPKT SH короткие данные	100
VC3 DPKT L длинные данные	101
Резерв	110
Резерв	111

Кредиты

Crd	Opcode
NOP	000
+1 VC0	001
+1 VC1	010
+1 VC2	011
+1 VC3 DPKT SH	100
+1 VC3 DPKT L	101
+2 VC0	110
+3 VC0	111

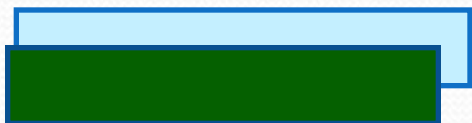
Протокол контроллера

Формат протокольных единиц данных

Распределение пакетов по 60 битам в payload



23 битные по 2.5



57 битные по 1

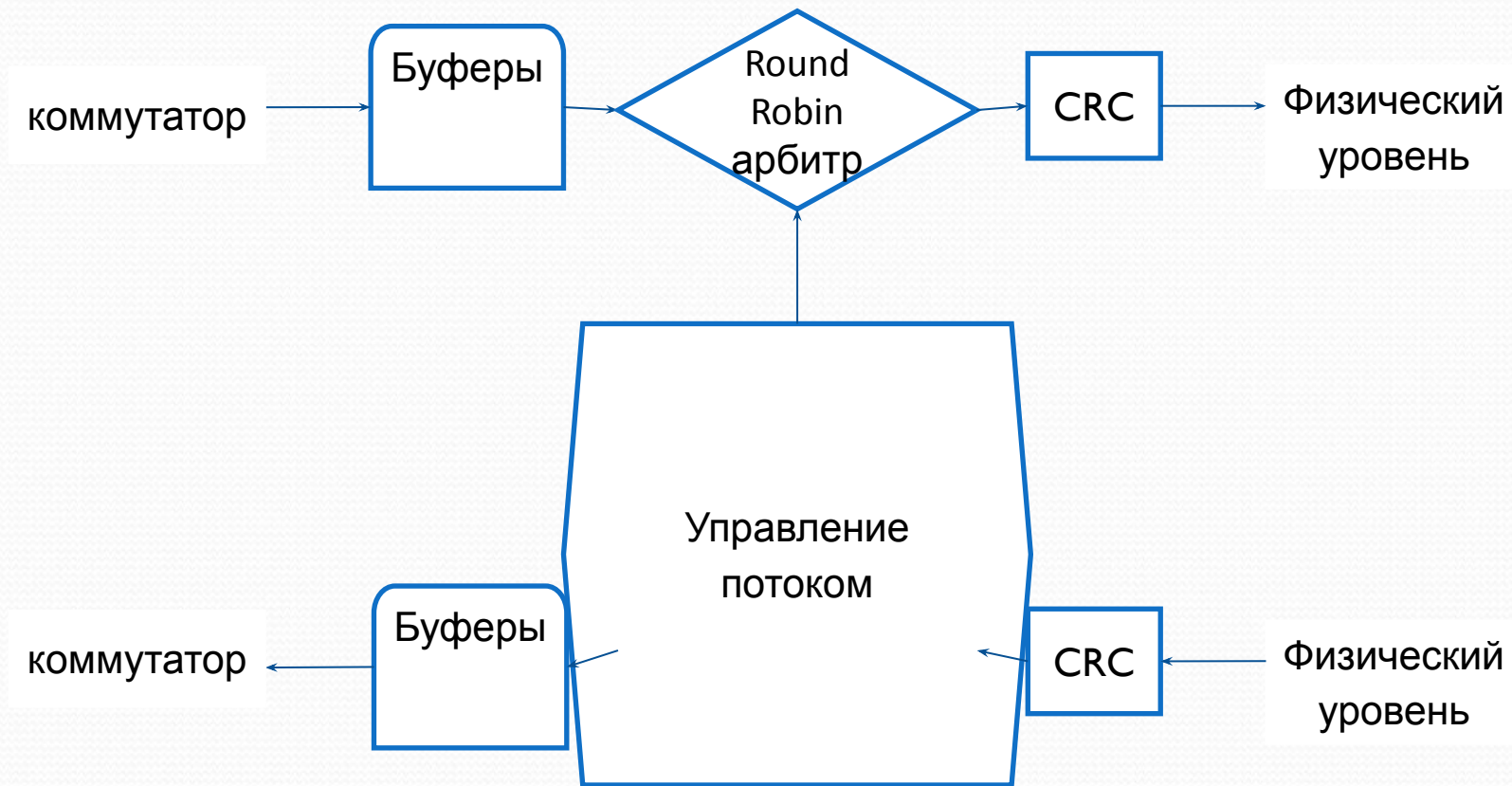


80 битные в 2



539 битные в 9

Структура контроллера



Структура контроллера

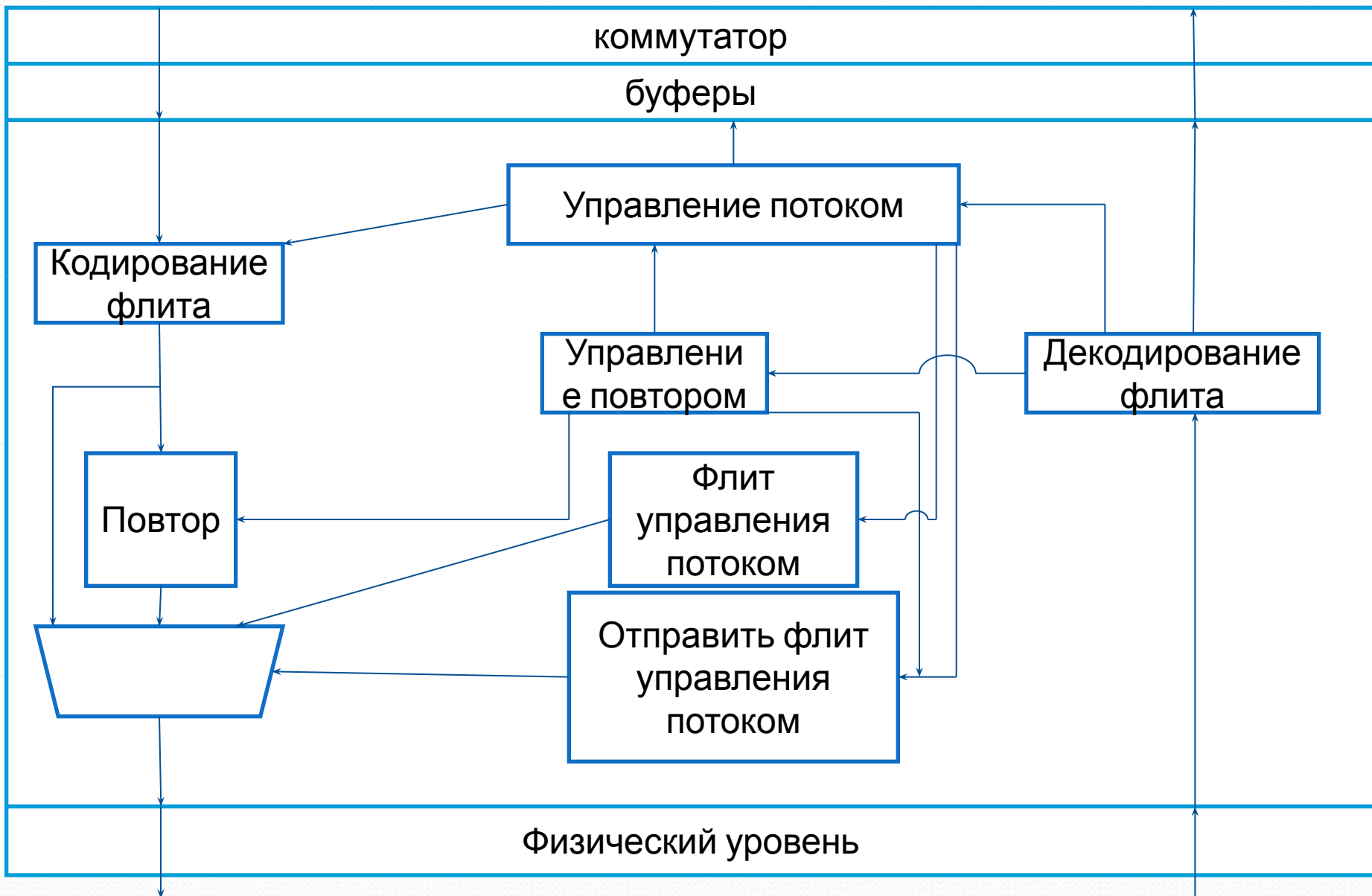


Схема восстановления

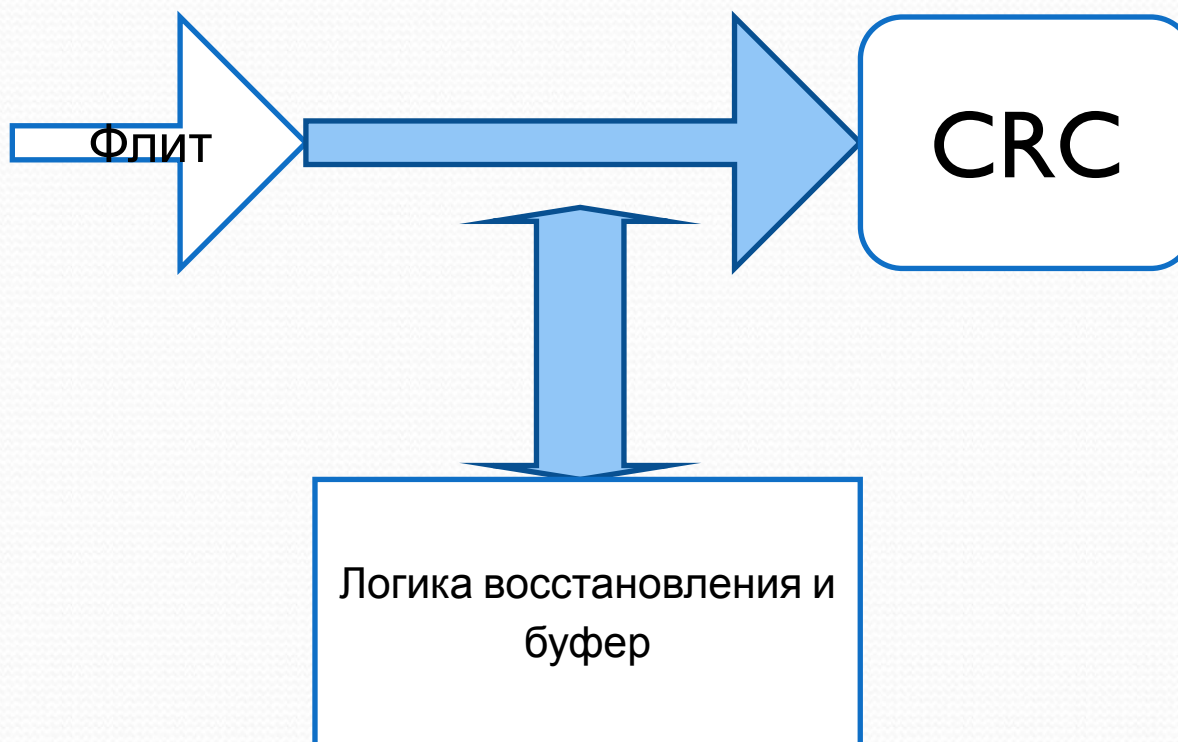


Схема восстановления

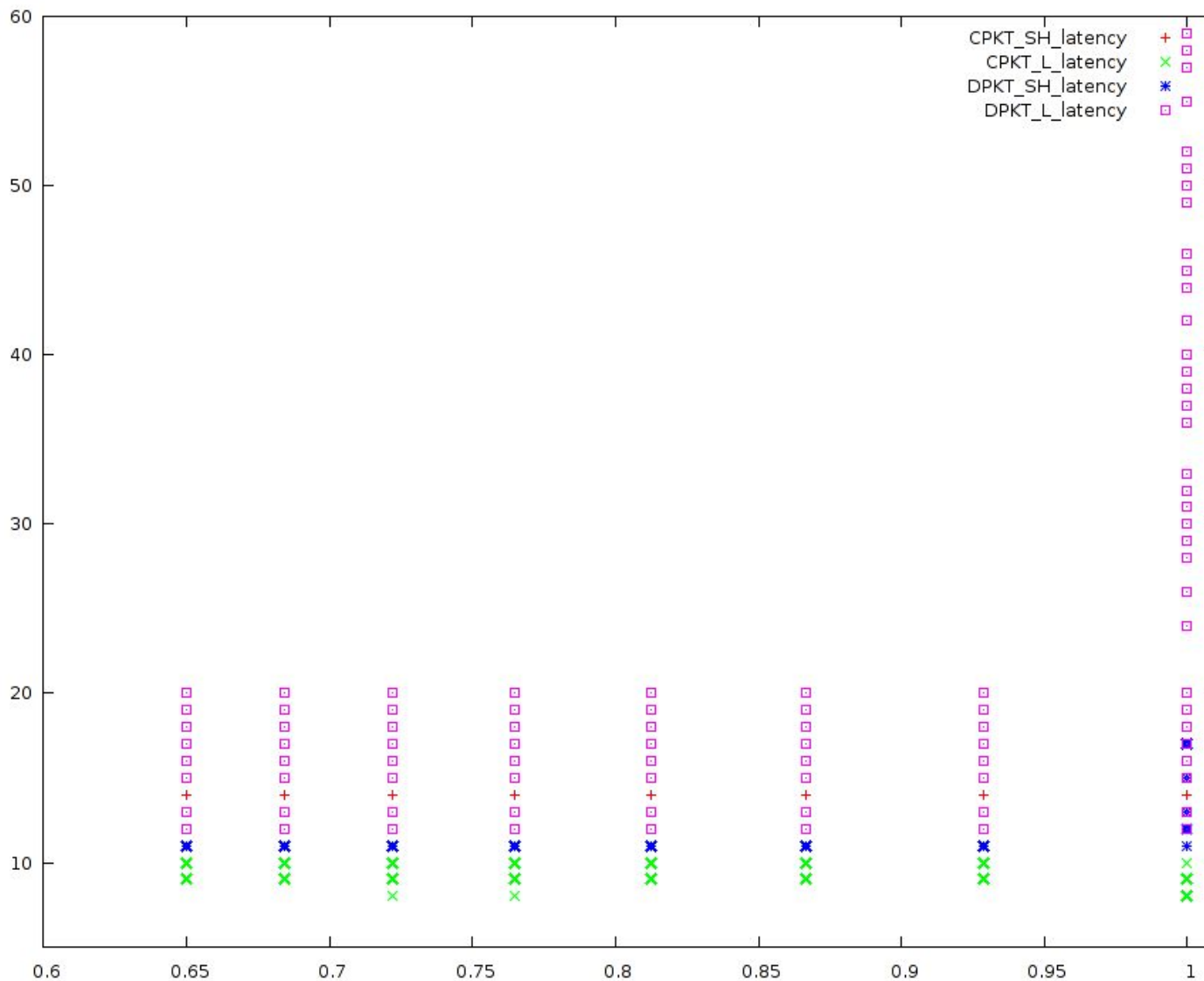


Типы контрольных флитов

Тип	Type	Opcode	Payload	Crd	ACK
Пустой	000	0000	Пусто	0	0
Носитель		0100	Кредиты	0	0/1
LRREQ		0001	SeqNum	0	0
LRACK		0010	Пусто	0	0

CRC

Распределение задержек на модельной нагрузке для разных типов пакетов



Результаты

- Разработано Verilog-описание нового контроллера обеспечивающего
 - Отсутствие сигнала frame – флиты одного размера
 - Эффективная схема восстановления – обеспечение полной защиты всем данным
 - Отсутствие Sequence Number в каждом флите – увеличение пропускной способности
 - Применение Cut-through вместо Store&Forward – уменьшение задержек
- Проведены тесты, подтверждающие работоспособность
- Измерены задержки в тестах на модели нагрузки
- Площадь синтезированного контроллера $0,25\text{мм}^2$



СПАСИБО!