

Московский физико-технический институт

Выпускная квалификационная работа

Проектирование корпуса микропроцессора
«Эльбрус – 2S»

Выполнил:

Тихонов В.В.

Научный руководитель:

Бычков И.Н.

2012 год.

Цель работы

Разработка корпуса для микропроцессора «Эльбрус-2S» с принятием оптимальных решений по:

- 1) матрице выводов корпуса микросхемы,
- 2) выбору структуры слоев и материалов коммутационной платы,
- 3) планированию периферии кристалла и трассировки уходом,
- 4) точной топологической трассировке.

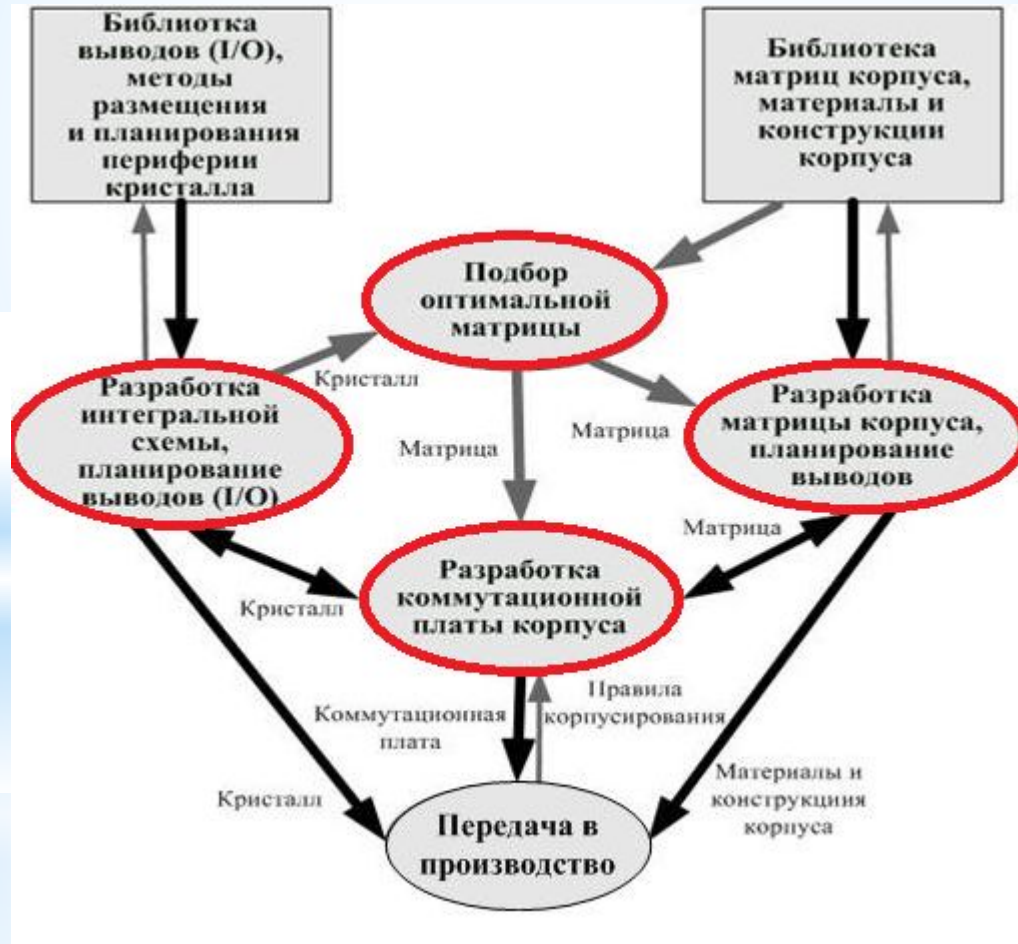
Специфика проектирования

Наличие ограничений, связанных с бюджетом малой серии микросхем, до пяти тысяч:

- Использование самых распространенных полимерных материалов.
- Невозможность выбора корпуса типа FC LGA с ключом позиционирования в соquete.
- Невозможность задания в корпусе типа FC BGA пустых позиций без шариковых выводов.
- Невозможность использования прямоугольной размерности матрицы выводов.

Использование технологии Flip-chip.

Маршрут проектирования



Подбор оптимальной матрицы выводов

Выбор размера корпуса.

Критерии выбора:

- Размеры кристалла (19x20, мм).
- Количество сигнальных выводов.

(1676-выводов периферии)

- Количество выводов для эффективного подключения различных номиналов питаний; проведен предварительный подсчет потребляемой мощности.

(по ~138 выводов GND/PWR_1V0, по ~60 выводов GND_1V5/PWR_1V5)

На основании приведенных критериев выбран размер корпуса (40x40).

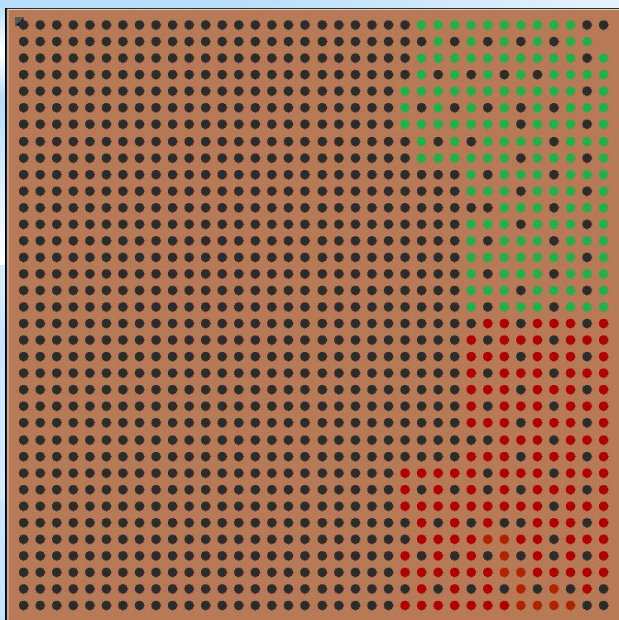
Принципы подбора матрицы выводов

Сигнальные выводы памяти:

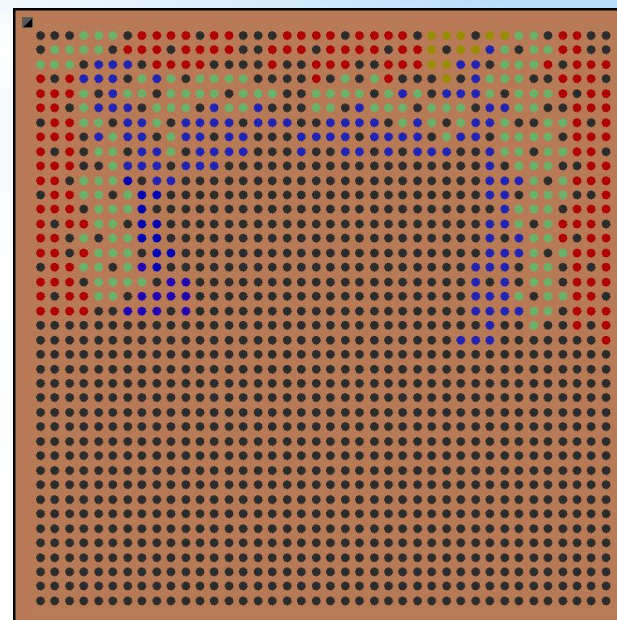
- Изменено размещение каналов памяти в сторону их расположения вдоль периферии корпуса; позволяет трассировать каждого канала на плате и в корпусе в одном слое.

Решение позволяет:

- Снизить количество требуемых слоев металлизации, что уменьшает стоимость.
- Увеличить надежность передачи данных т.к. все сигналы распространяются в одинаковой среде.



Kubik-ku



E2S

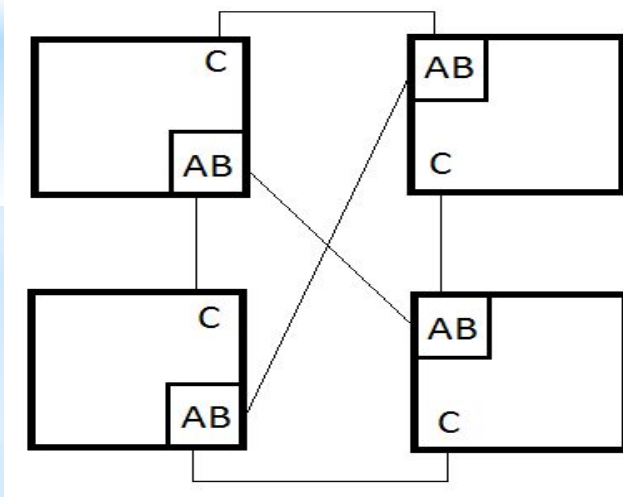
Принципы подбора матрицы выводов

Выводы межпроцессорных линков и линков ввода/вывода:

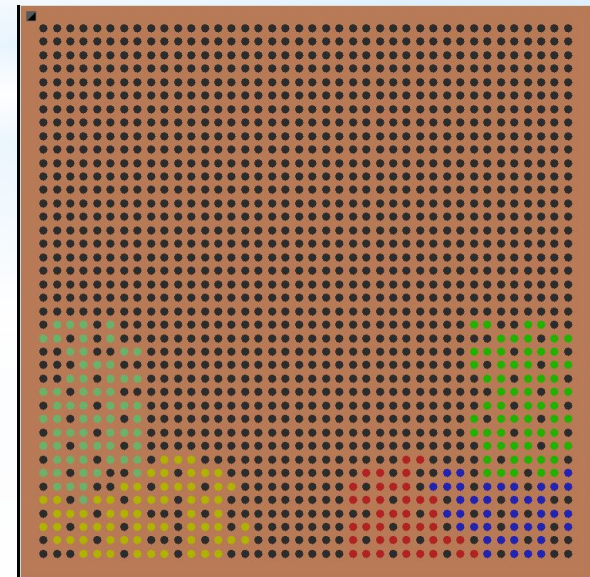
- Предусмотрено расположение межпроцессорных линков для соединения четырех процессоров в единую систему.
- Линки ввода/вывода расположены вместе.

Решение позволяет:

- Создать все требуемые линии связей всего в четыре слоях металлизации.
- Повысить надежность линков ввода/вывода.



IPLinks
A,B



IPLink C

IOLinks 0,1

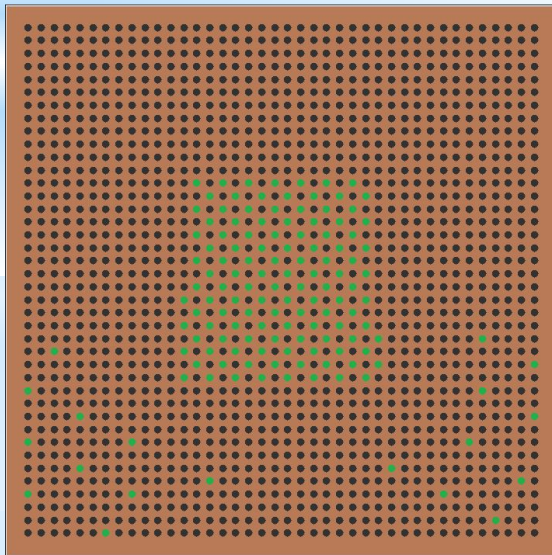
Принципы подбора матрицы выводов

Выводы питания кристалла:

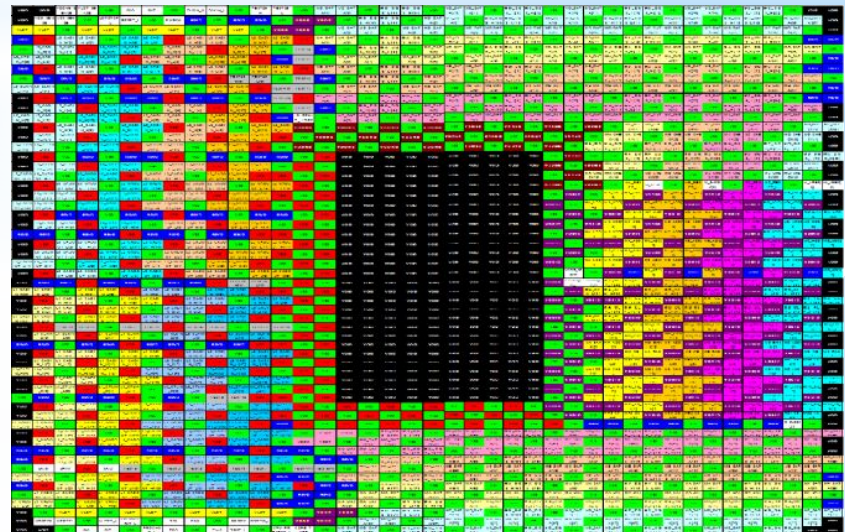
- Проанализированы матрицы выводов зарубежных фирм.
- На основании этого анализа добавлены периферийные выводы для земли/питания.

Решение позволяет:

- Уменьшить сопротивление плейнов питания. Так как на периферии корпуса эти плейны сильно «продырявлены» переходными отверстиями других сигналов. Как следствие система ведет себя лучше при падении напряжения.



PWR_1V0, E2S



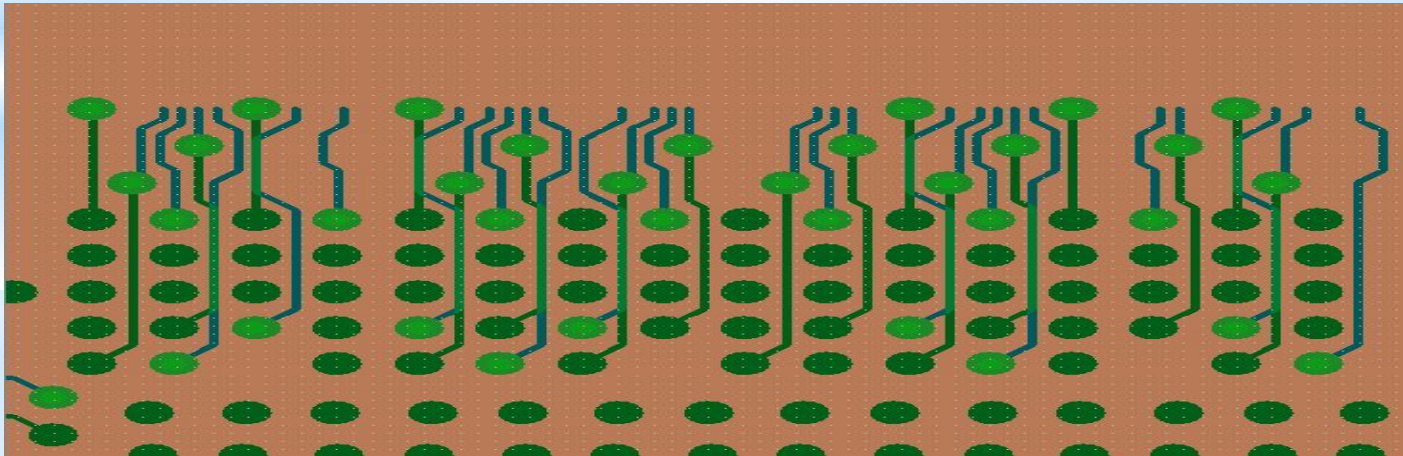
Opteron 6100, AMD

Планирование периферии кристалла

Выполнено *согласование* возможного расположения отдельных частей каналов памяти, межпроцессорных линков, линков ввода/вывода и др.

Итерационно определялась возможность разводки при данном расположении выводов кристалла.

- Для облегчения этой задачи выполнялась трассировка уходом и, в дальнейшем, топологическая трассировка.



Пример трассировки уходом.

Разработка коммутационной платы корпуса

Планирование секторов питания по слоям коммутационной платы

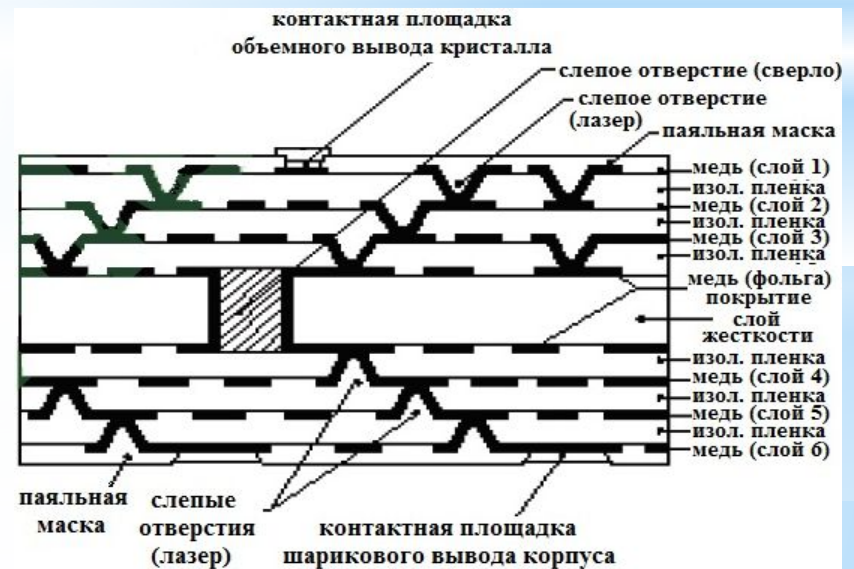
Решена проблема Cross talk-ов между каналами памяти:

Критерии планирования:

- Недопустимо расположения сигналов на двух смежных слоях.

- Каждый канал памяти должен быть окружен «reference» слоем.

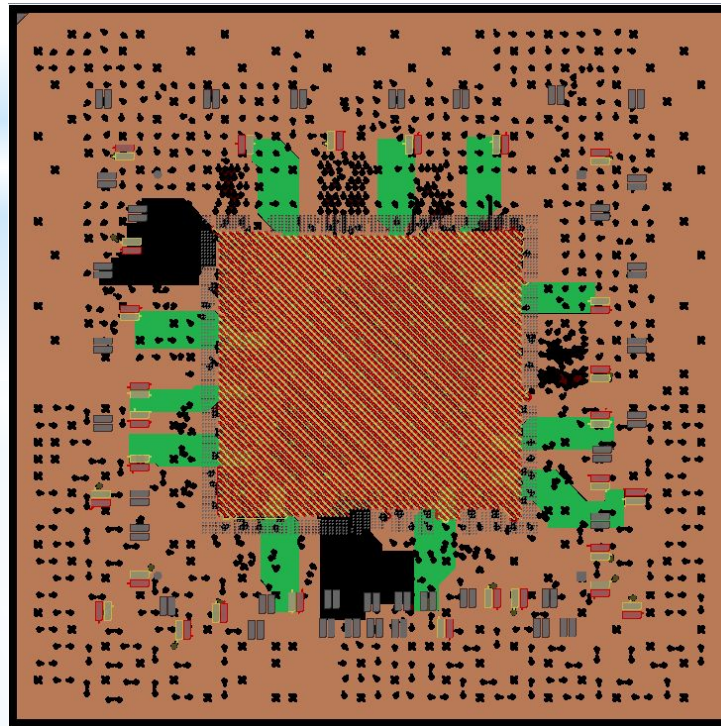
Слой	Каналы памяти	Ввод/вывод Д	Ядро	Межпроц . каналы
1	кп1	кв1,2,3	п/з	км1,2,3
2	з1	з2	з	з3
3	кп2	кв1,2,3	з4,5	км1,2,3
4	п1	п2	п4,5	п3
5	п/з			
6	з1	з2	з	з3
7	кп3	кв1,2,3	з4,5	км1,2,3
8	п1	п2	п4,5	п3
9	питание ядра(п)			
10	выводы корпуса /земля ядра(з)			



Планирование секторов питания по слоям коммутационной платы

Решалась проблема падения напряжения при включении микропроцессора:

- Выделен верхний слой (находящийся над слоем жесткости) для подключения на нем высокочастотных конденсаторов. Такое подключение эффективно т.к. в цепи подключения нет механического переходного отверстия через слой жесткости, имеющего большую индуктивность.



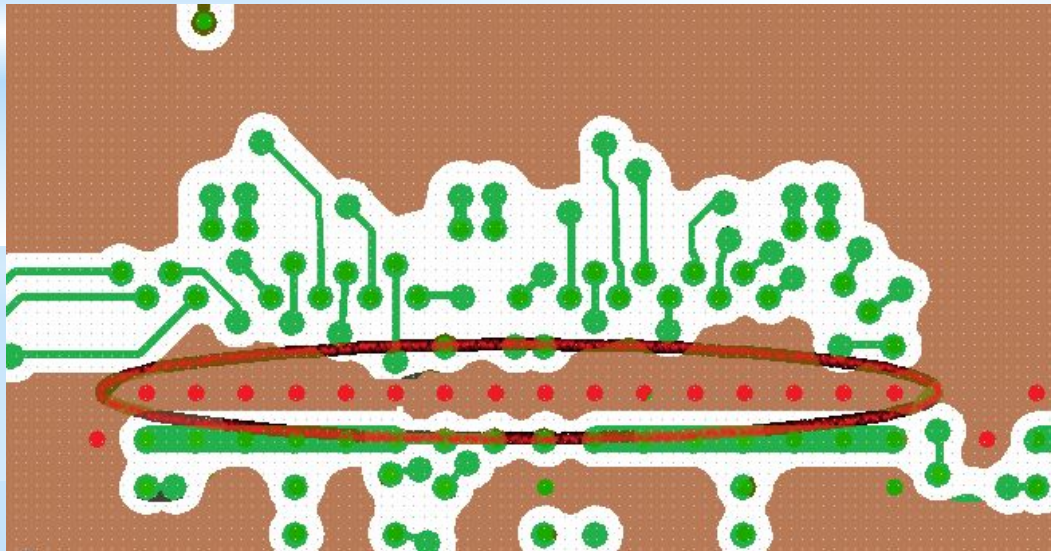
Анализ топологической трассировки и корректности реализации шин питания и земли

Устранялись недочеты предварительного планирования трассировки:

- Изменение расположения отдельных частей каналов памяти.

Улучшалось подключение питания:

- Изменение трассировка уходом, для удаления разрывов в шинах земли питания.
- Дублирование соединений, для обеспечения требований по токам.



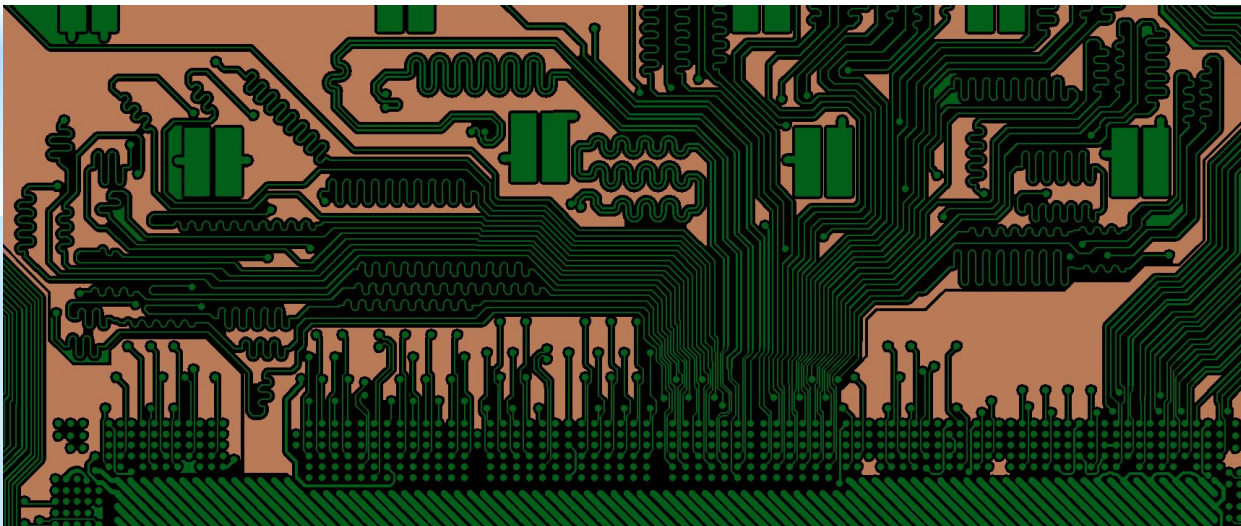
Пример разрыва в подключении питания из-за неправильно выполненной трассировки уходом

Выполнение точной топологической трассировки

Выбрана допустимая ширина трасс (25, 30 мкм - внешний слой; 20 мкм - внутренний слой), для выполнения требования по волновому сопротивлению (согласование на 50 Ом).

Выполнена точная топологическая трассировка

- Сигнальные линии максимально удаляются друг от друга.
- Подключаются все конденсаторы; в случае неэффективного подключения конденсатор либо убирается, либо переносится на другой номинал питания.
- Выполняется проверка выполнения правил проектирования (DRC).



Пример точной топологической трассировки

Результаты

- Выбрана квадратная матрица выводов и назначены выводы микросхемы с учетом топологии вычислительного модуля.
- Составлен детальный план секторов на слоях коммутационной платы и созданы соответствующие плоскости металлизации для шин питания и земли.
- Проведено планирование периферии кристалла, выполнена трассировка уходом и топологическая трассировка.
- Проведен анализ трассировки уходом, топологической трассировки, динамики токов потребления, корректности реализации шин питания и земли.

Спасибо за внимание!