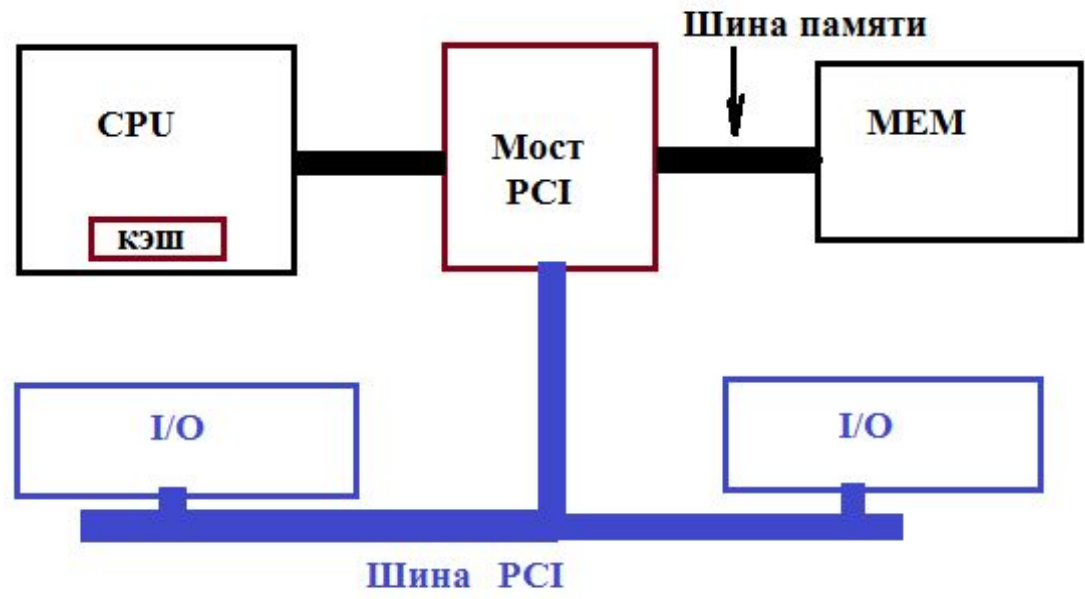
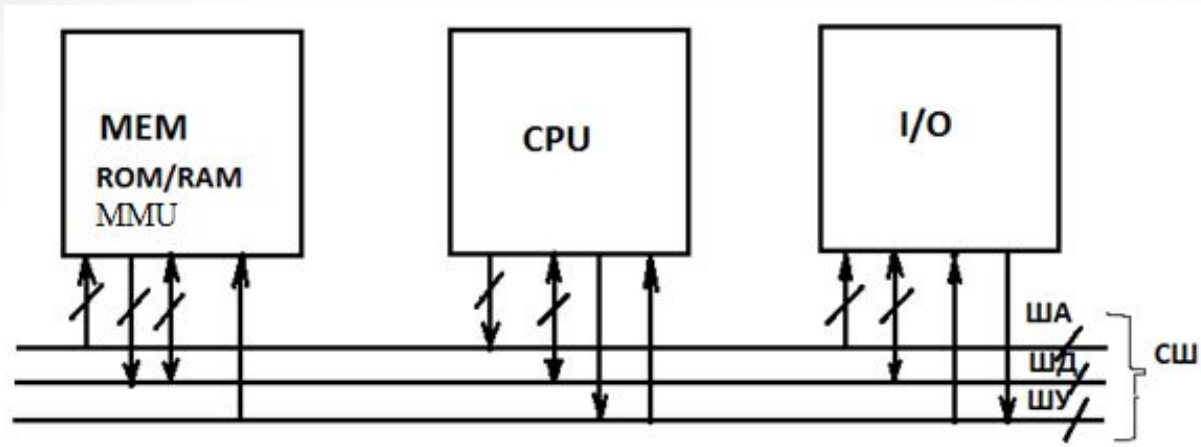
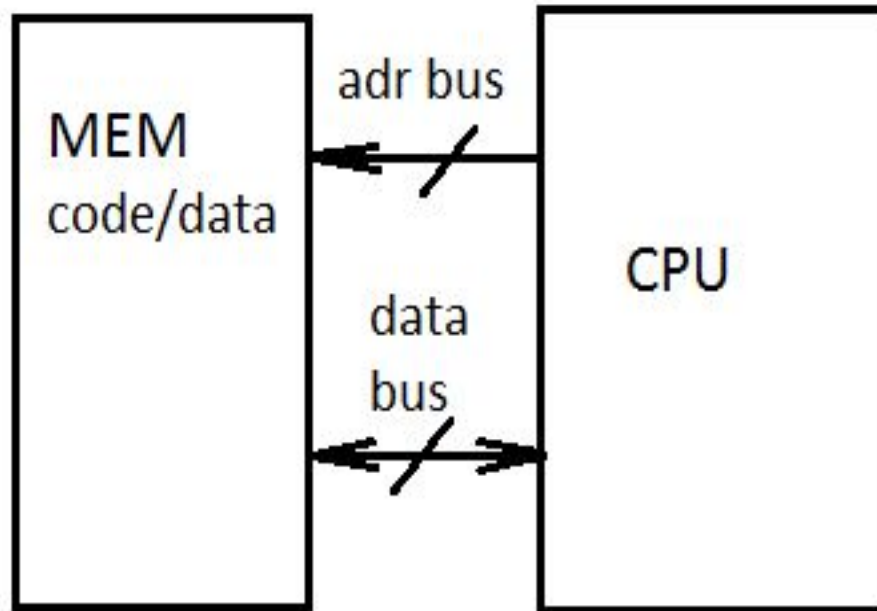


Микропроцессорные устройства.

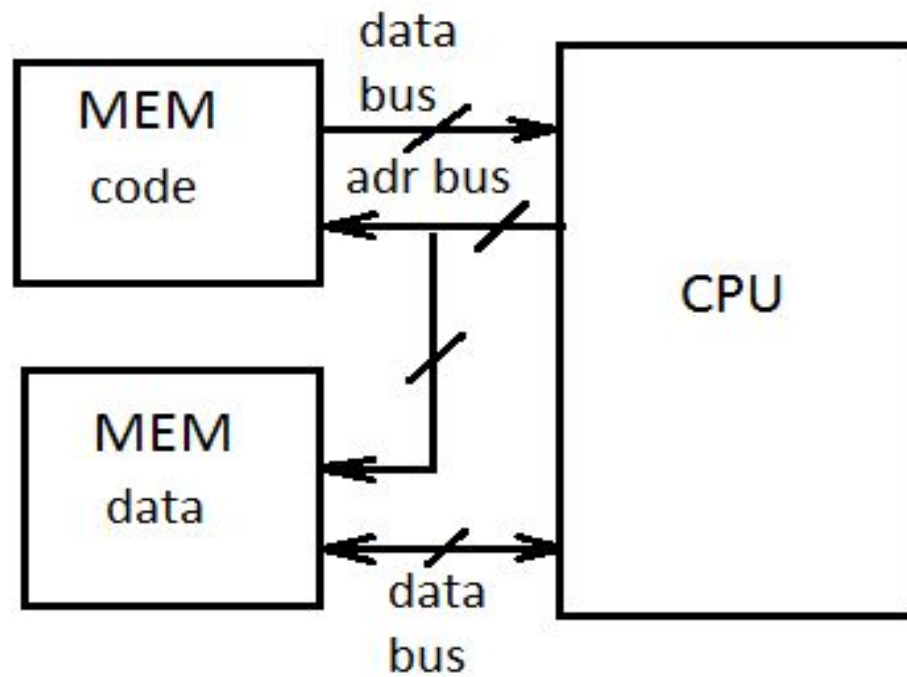
СПб ГУТ)))



Принстонская архитектура (фон Неймана)



Гарвардская архитектура



Базовые цифровые схемы

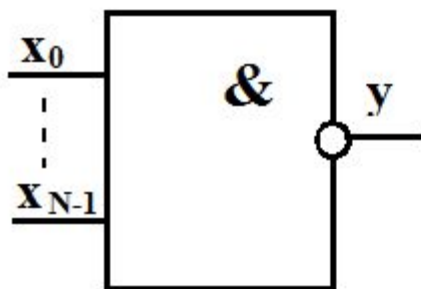
Комбинационные цифровые устройства (линейные схемы). Предназначены для преобразования информации и направления потоков информации.

- Последовательностные цифровые устройства (схемы, содержащие обратные связи). Предназначены для хранения информации.

Базисные структуры логических элементов

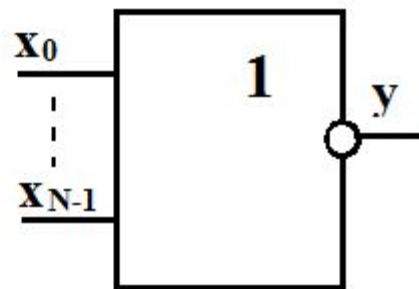
- Логическое умножение и логическое сложение с инверсией результата.

И - НЕ



$$y = \overline{x_0 \& x_1 \& \dots \& x_{N-1}}$$

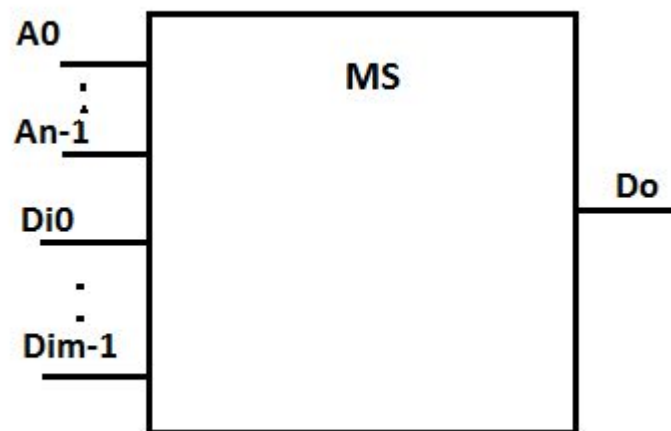
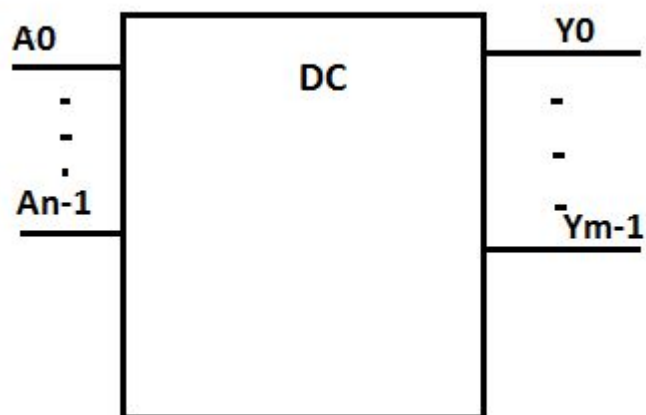
ИЛИ - НЕ



$$y = \overline{x_0 \vee x_1 \vee \dots \vee x_{N-1}}$$

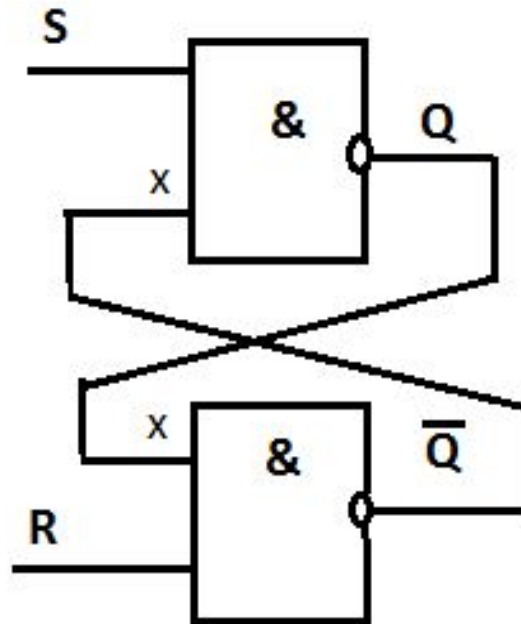
Примеры КЦУ

- Шифраторы, дешифраторы, сумматоры, кодопреобразователи, мультиплекоры, демультимплексоры.



ПЦУ. Триггеры. Основная ячейка хранения.

- S (set) – установка 1.
- R (reset) – установка 0.
- Для каждого элемента И-НЕ:
 - $X^1 = \sim X$ (not X)
 - $X^0 = 1$

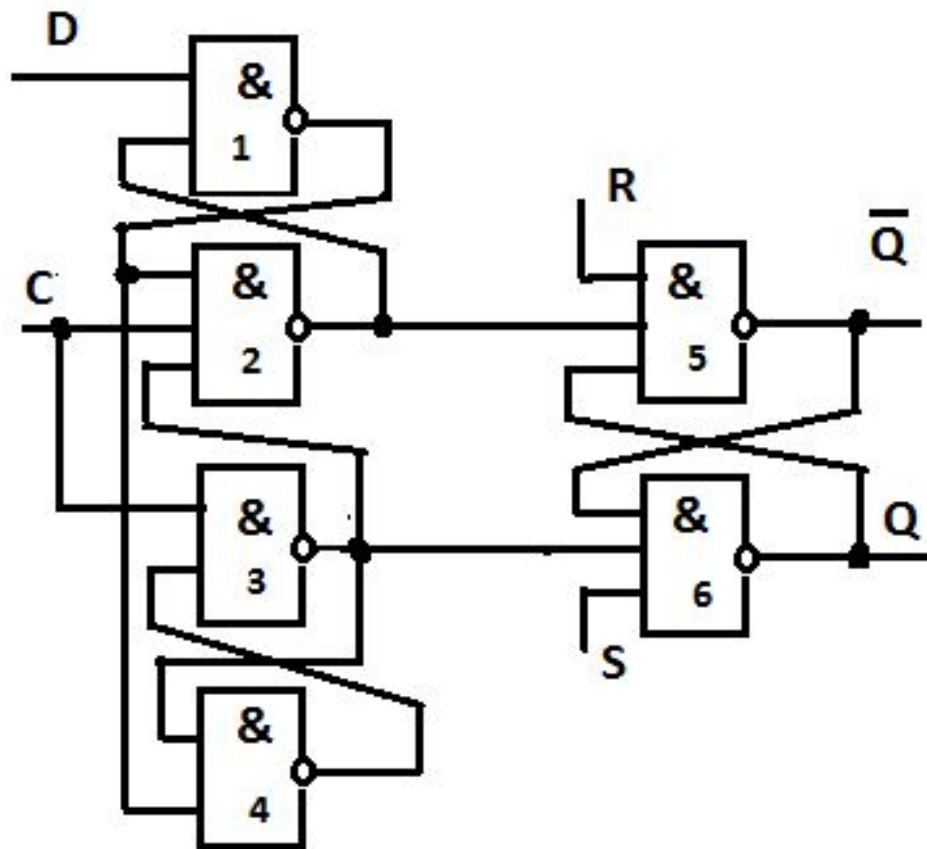


ПЦУ. Триггеры. Таблица режимов RS-триггера.

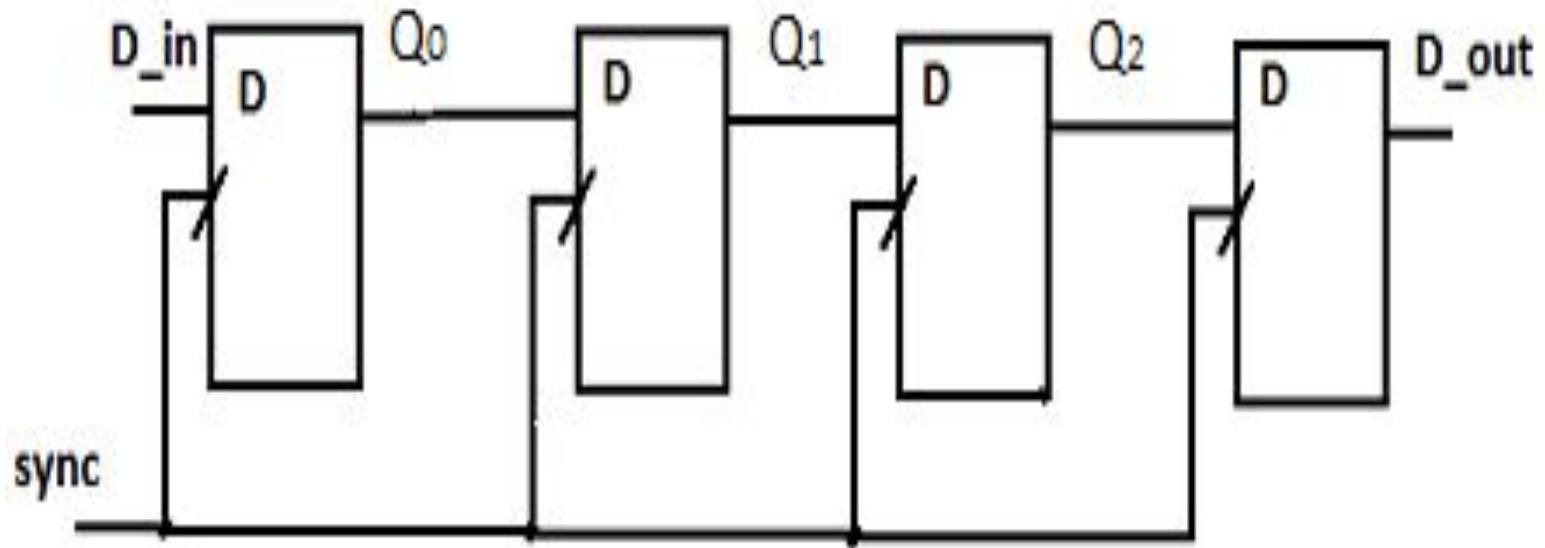
S^n	R^n	Q^{n-1}	Q^n	$\sim Q^n$	Режимы
0	0	0	1	1	Неопределенность
0	0	1	1	1	Неопределенность
0	1	0	1	0	Установка 1
0	1	1	1	0	Установка 1
1	0	0	0	1	Установка 0
1	0	1	0	1	Установка 0
1	1	0	0	1	Хранение
1	1	1	1	0	Хранение

ПЦУ. Триггеры. D-триггер.

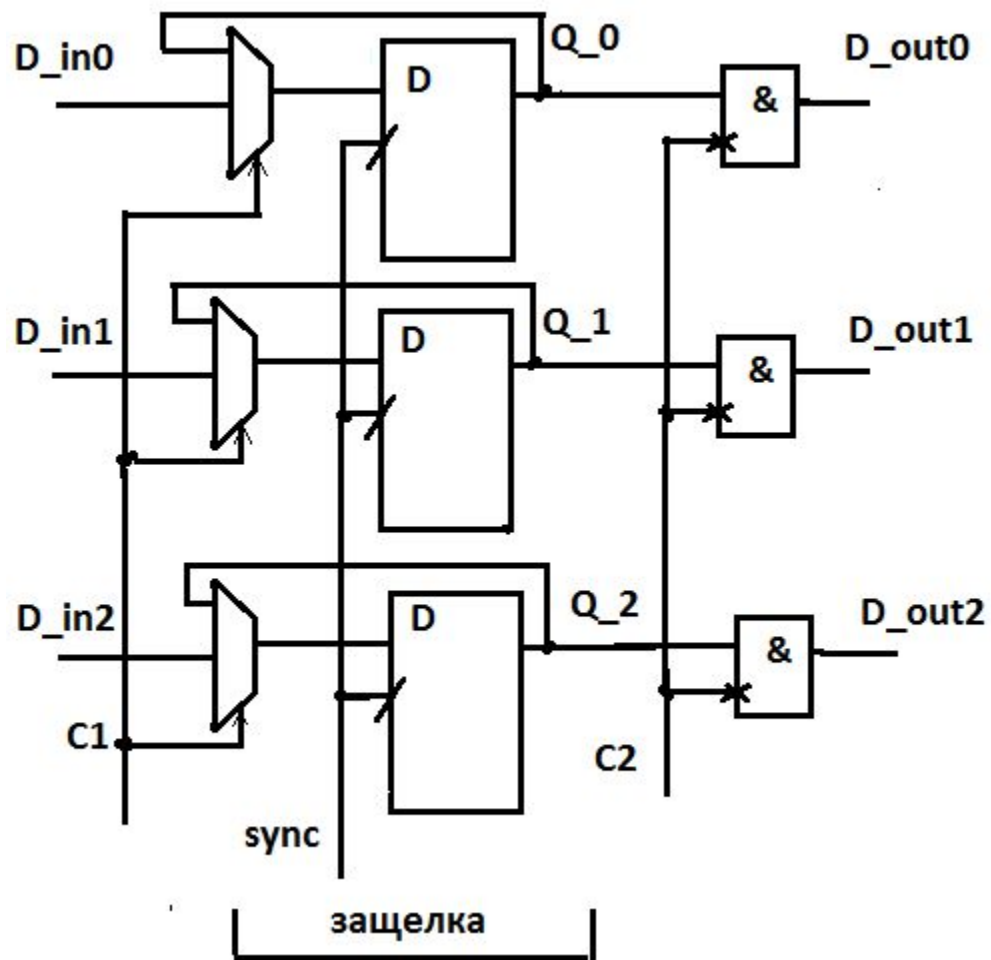
- Вход синхронизации C (clk) определяет время записи информации в триггер. Запись по фронту импульса clk!



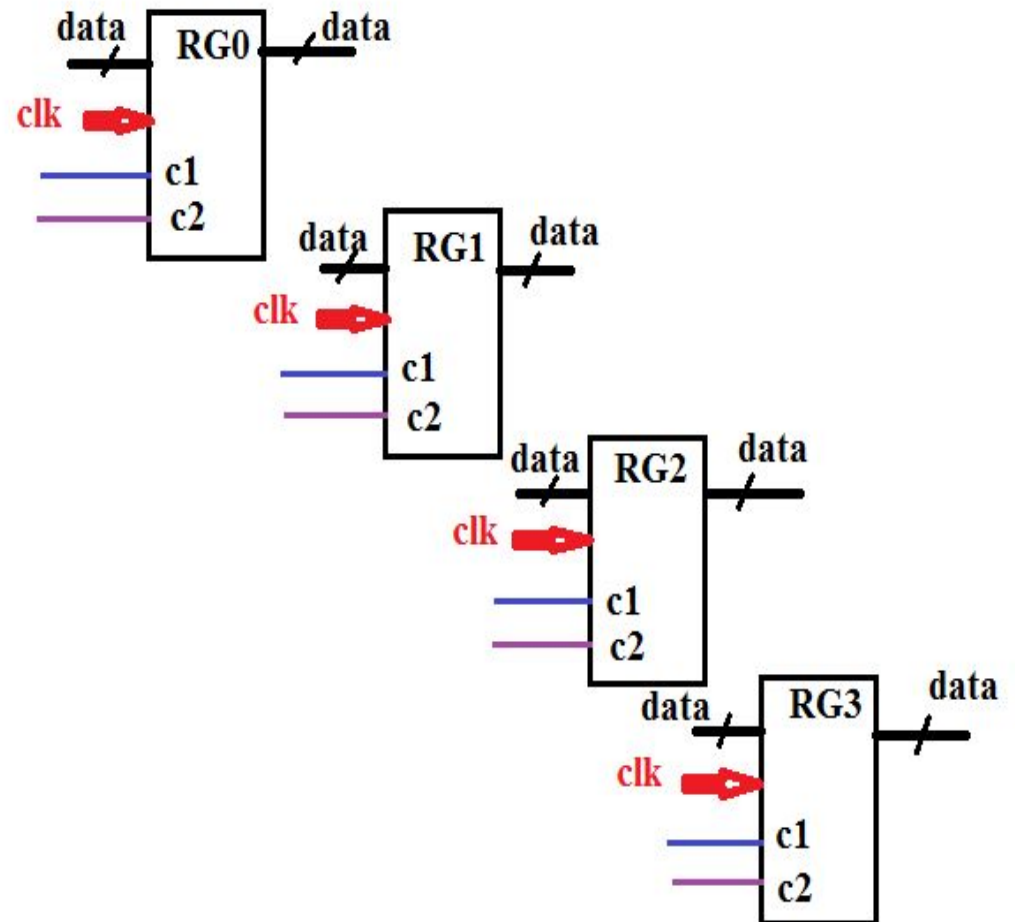
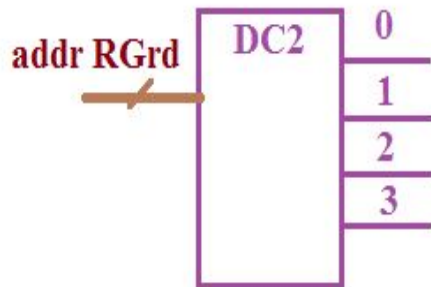
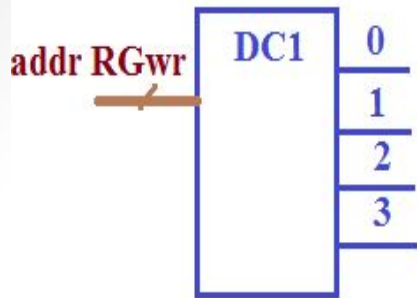
ПЦУ. Последовательный регистр



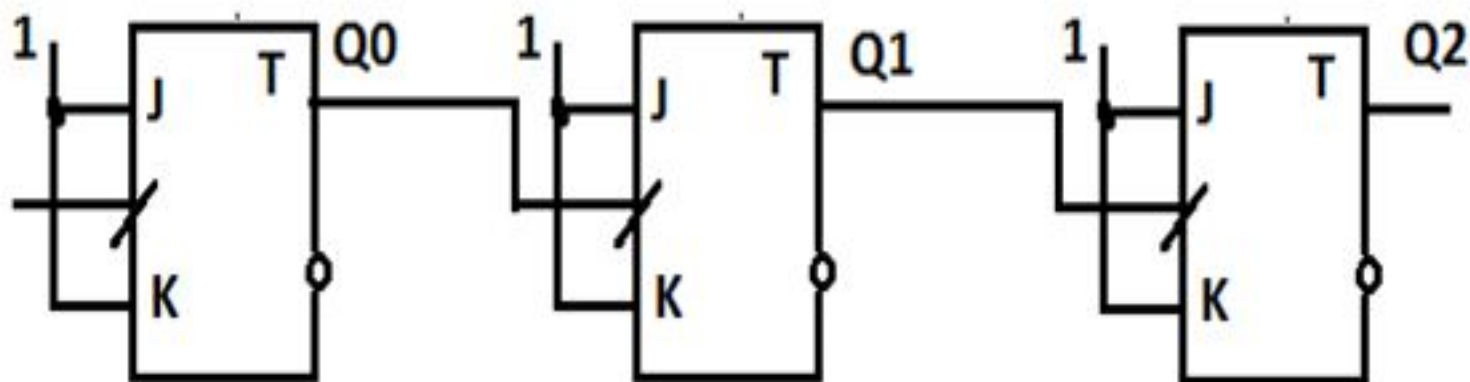
ПЦУ. Параллельный регистр.



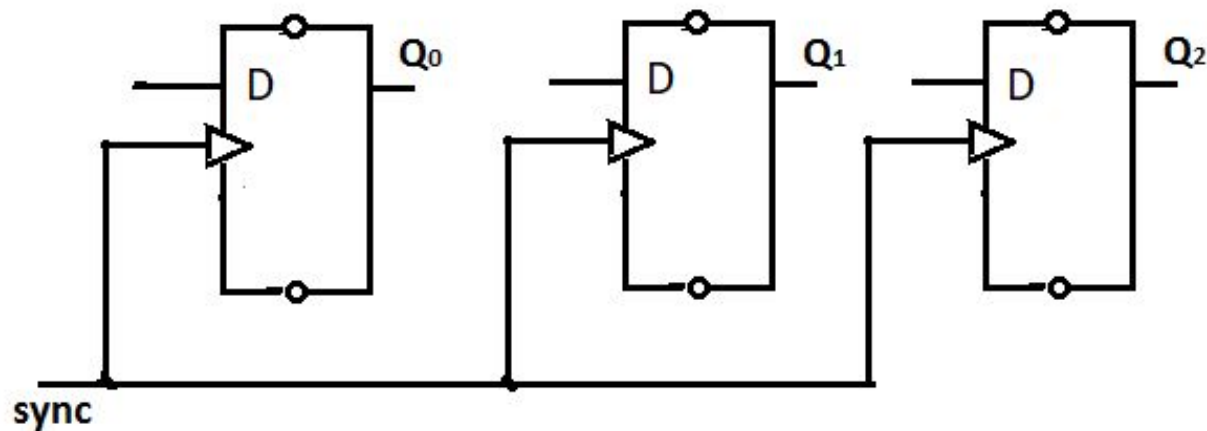
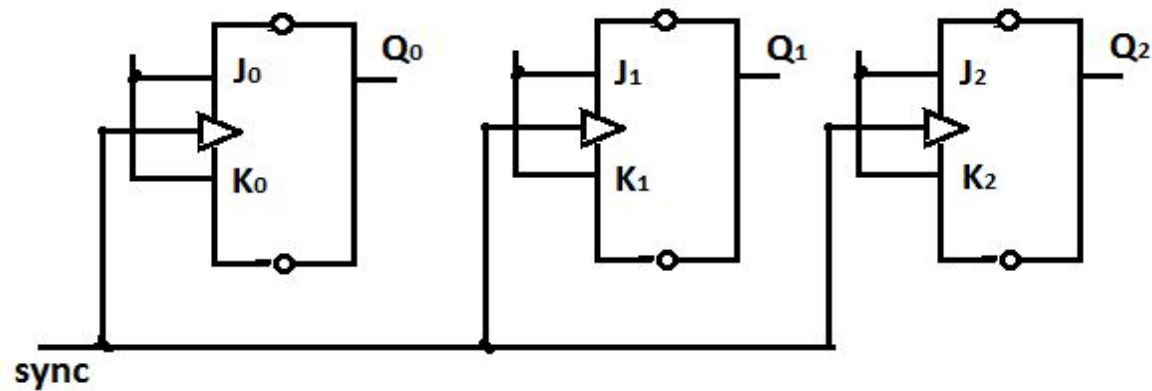
Определение регистра по адресу.



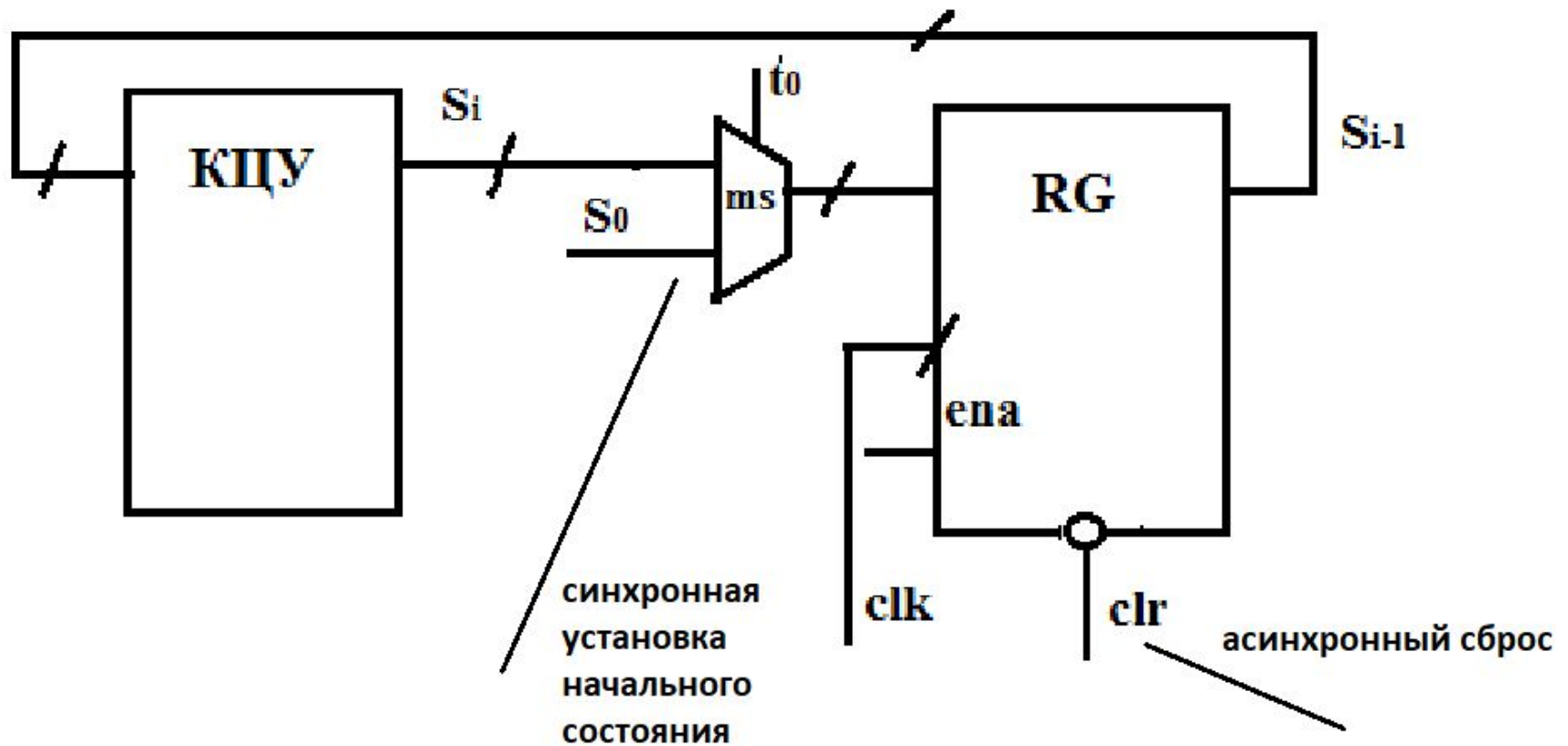
Счетчики. Асинхронные счетчики.



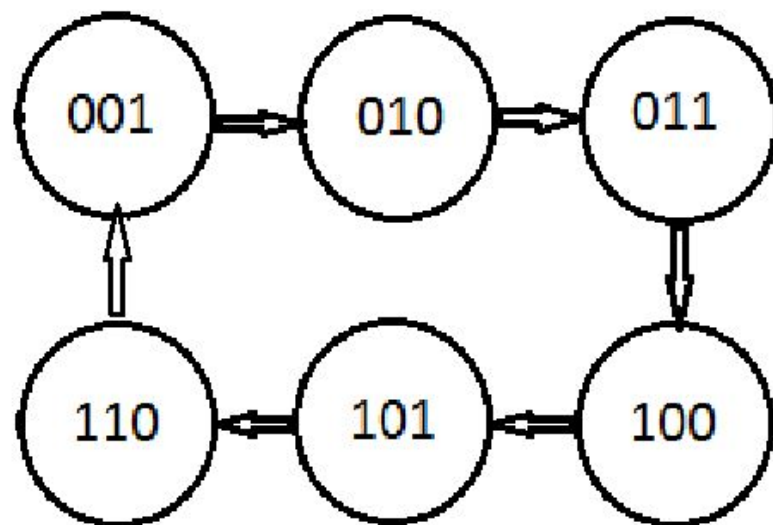
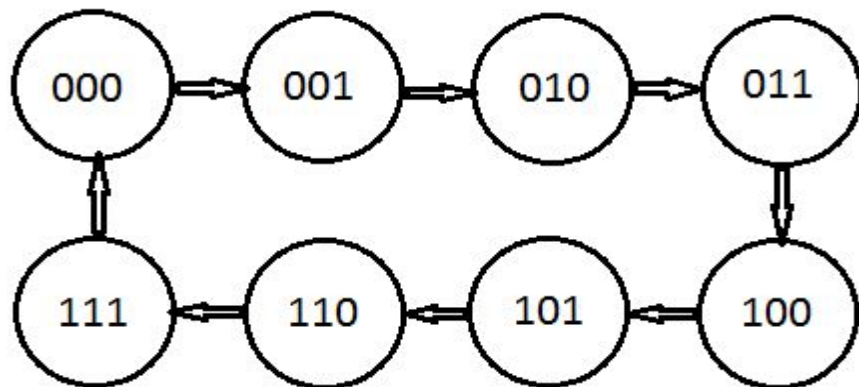
Синхронные счетчики



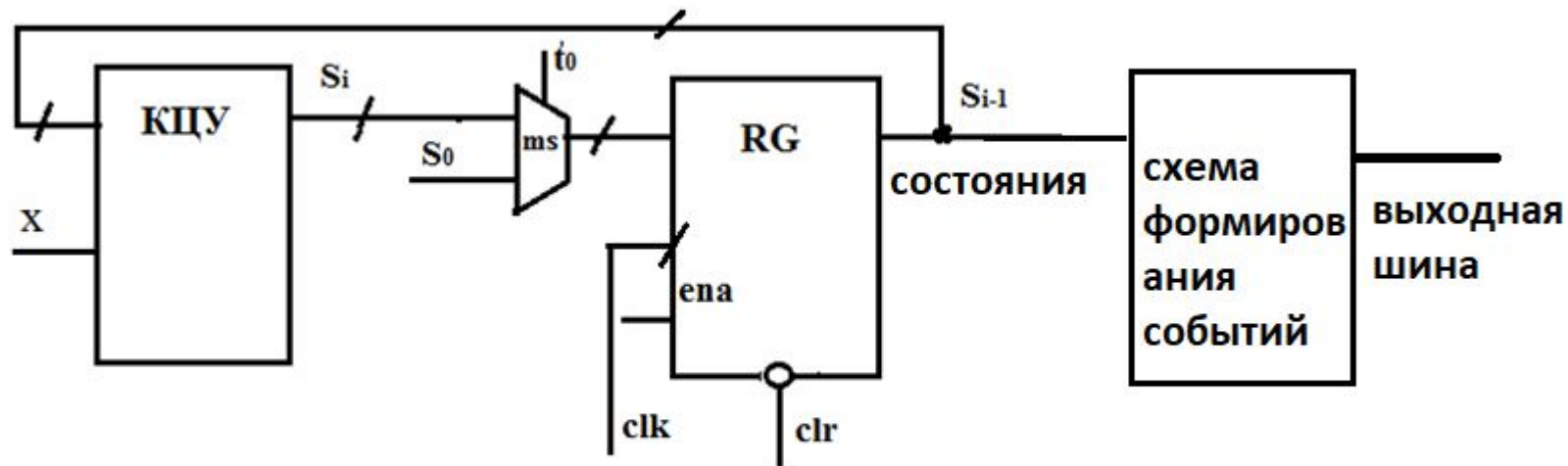
Структура синхронного счетчика.



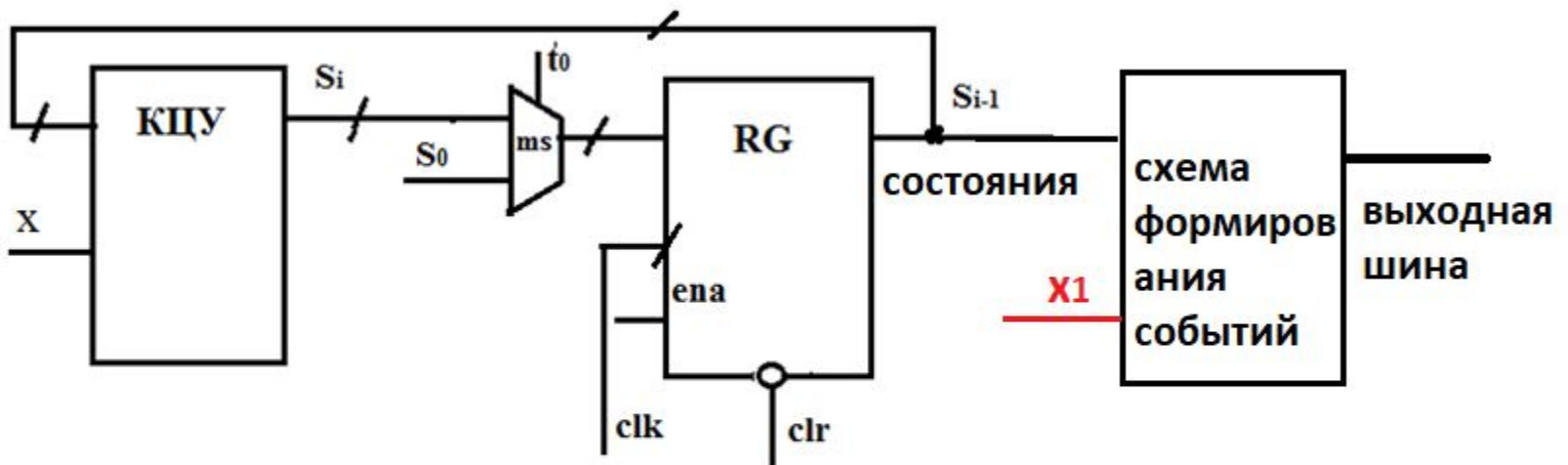
Графы переключений двоичного и недвоичного счетчиков



Конечный автомат Мура.



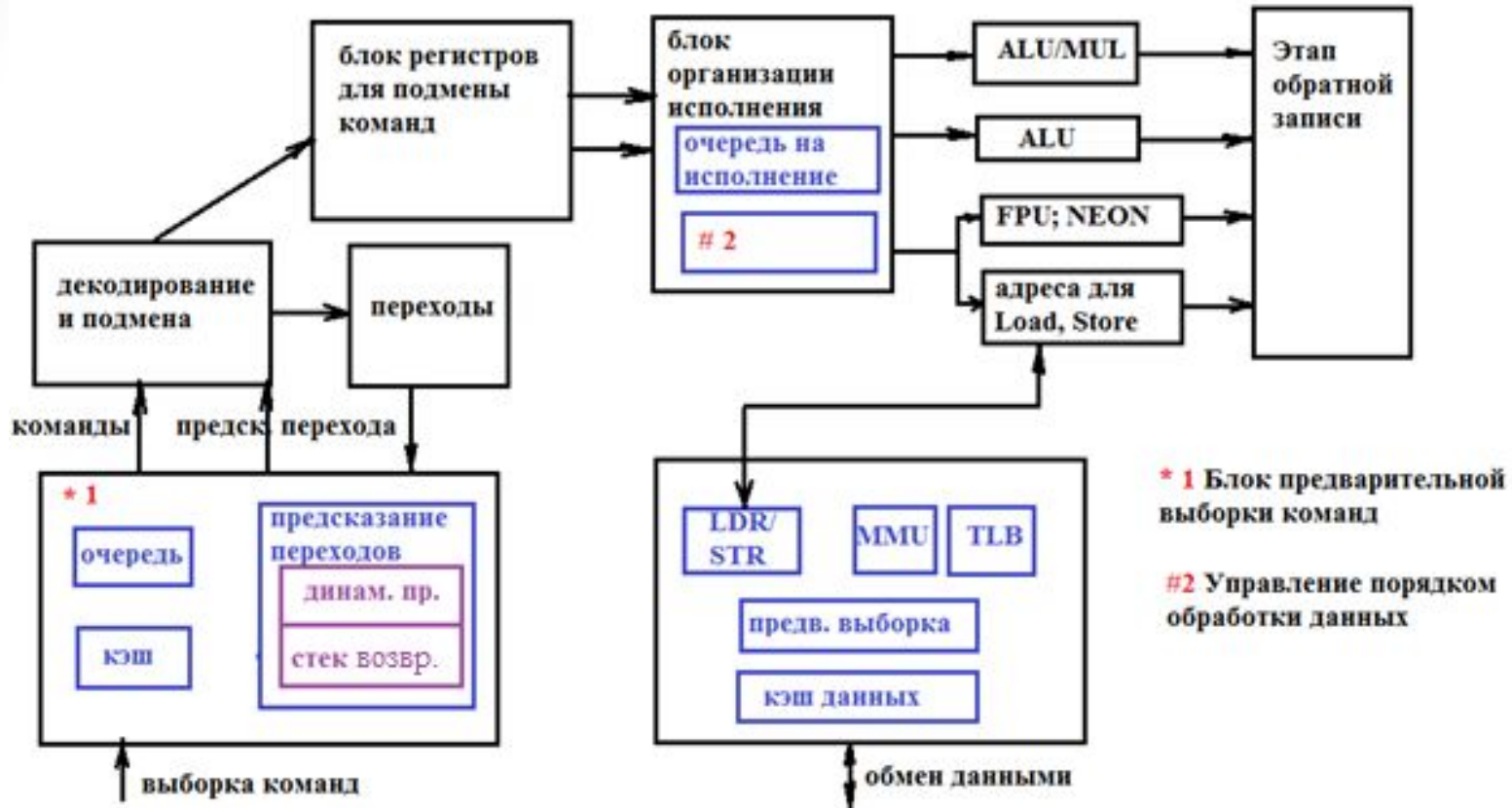
Конечный автомат Мили.



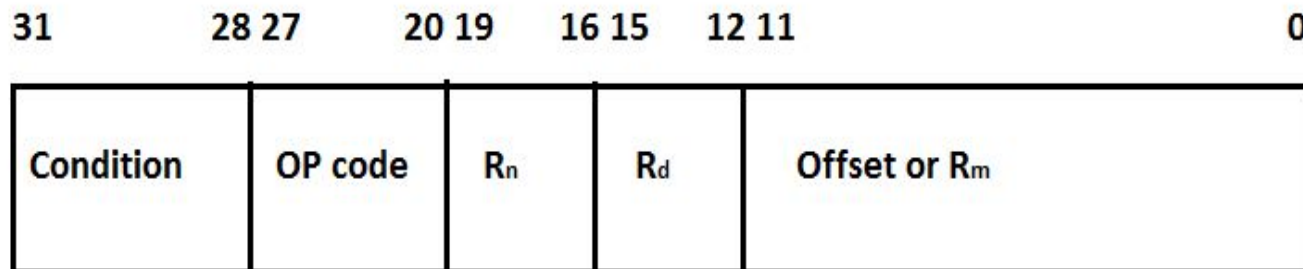
X , $X1$ - сигналы внешнего воздействия

Структура микропроцессора (CortexA9)

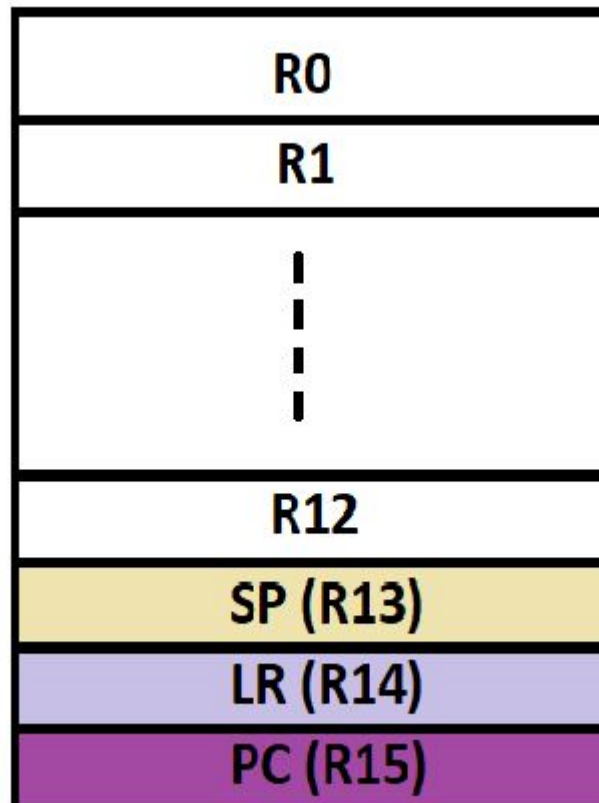
Блочная структура ядра микропроцессора



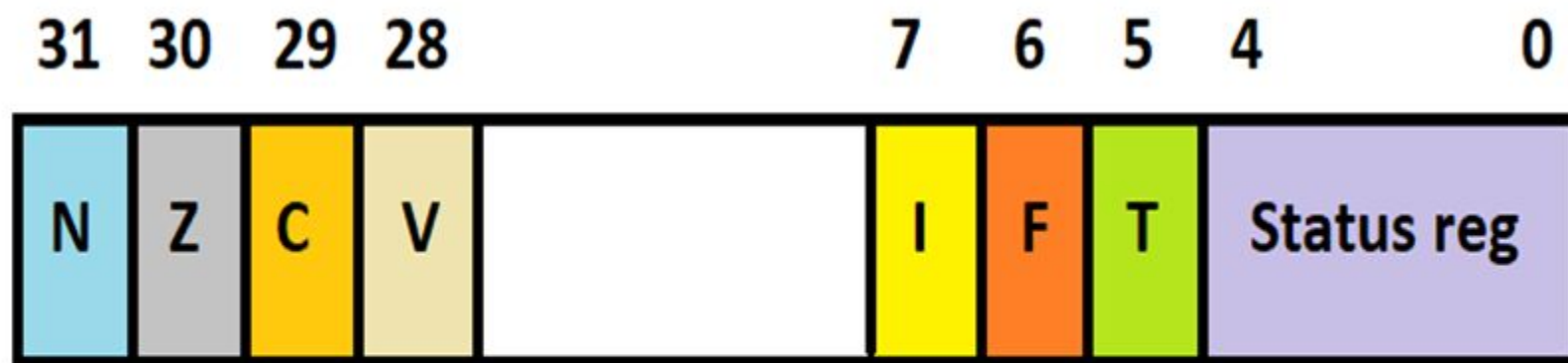
Структура формата команды ассемблера.



Блок регистров



Структура регистра текущего статуса программы



CPSR

Флаги состояний.

- N – флаг знака результата операции.
- Z – флаг нулевого результата операции.
- C – флаг переноса.
- V – флаг переполнения.



СПАСИБО ЗА ВНИМАНИЕ!

Успехов в освоении дисциплины.