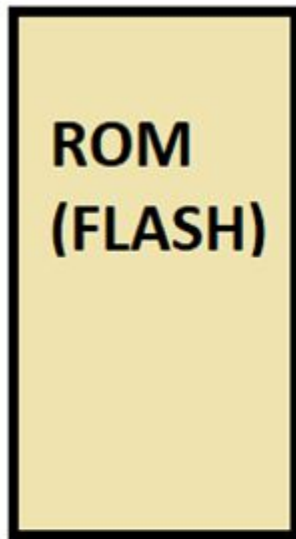


Микропроцессорные устройства

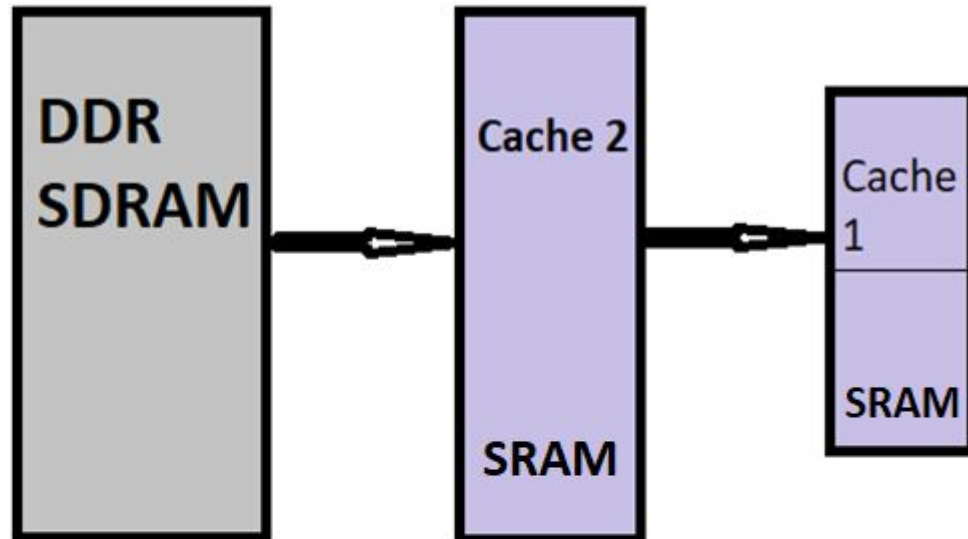
Лекция **6.**

Устройства памяти.

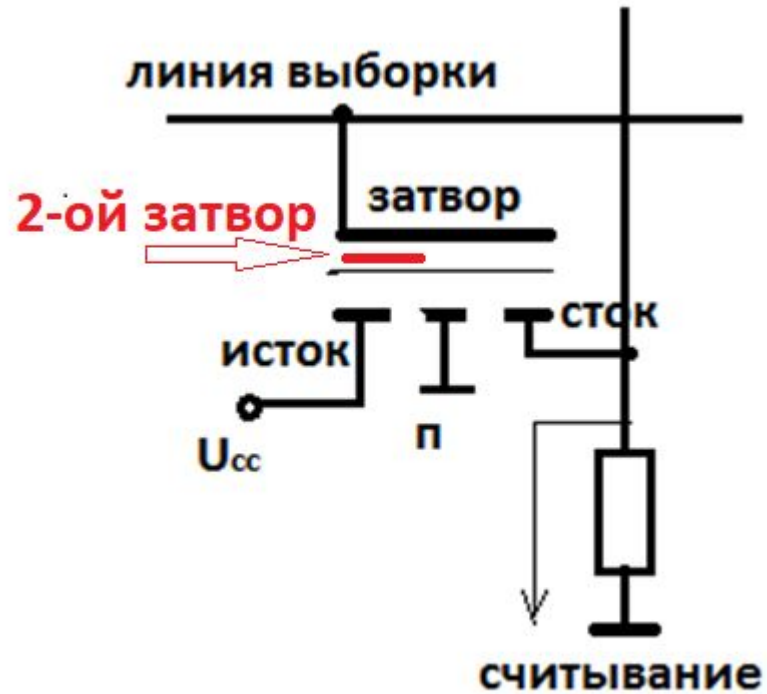
Структура внутренней памяти.



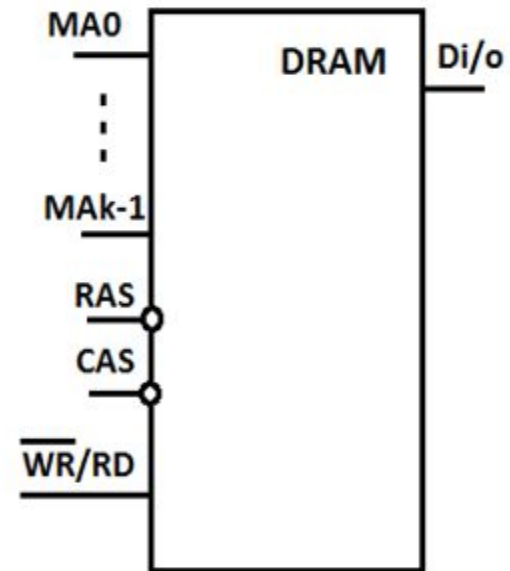
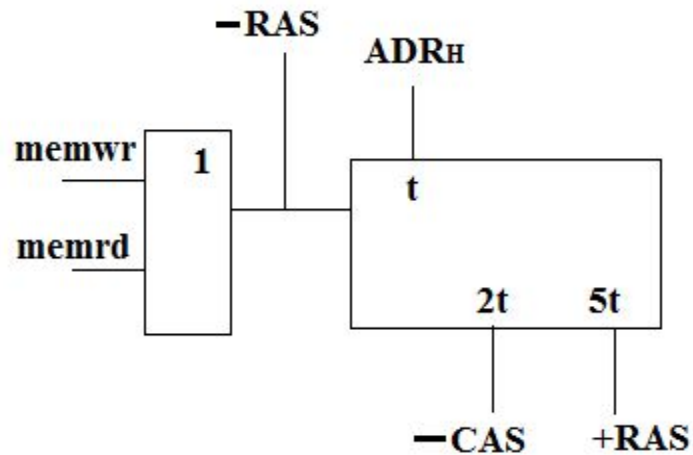
EEPROM



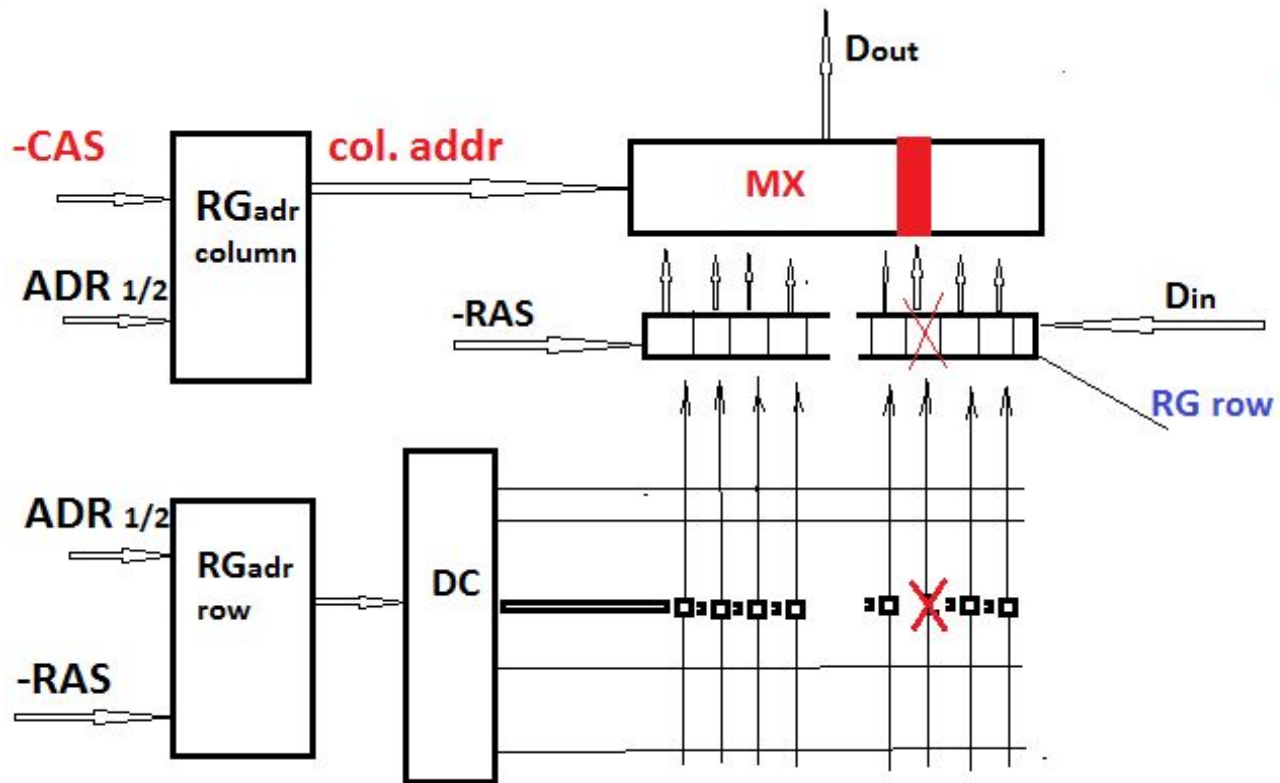
Ячейка EEPROM



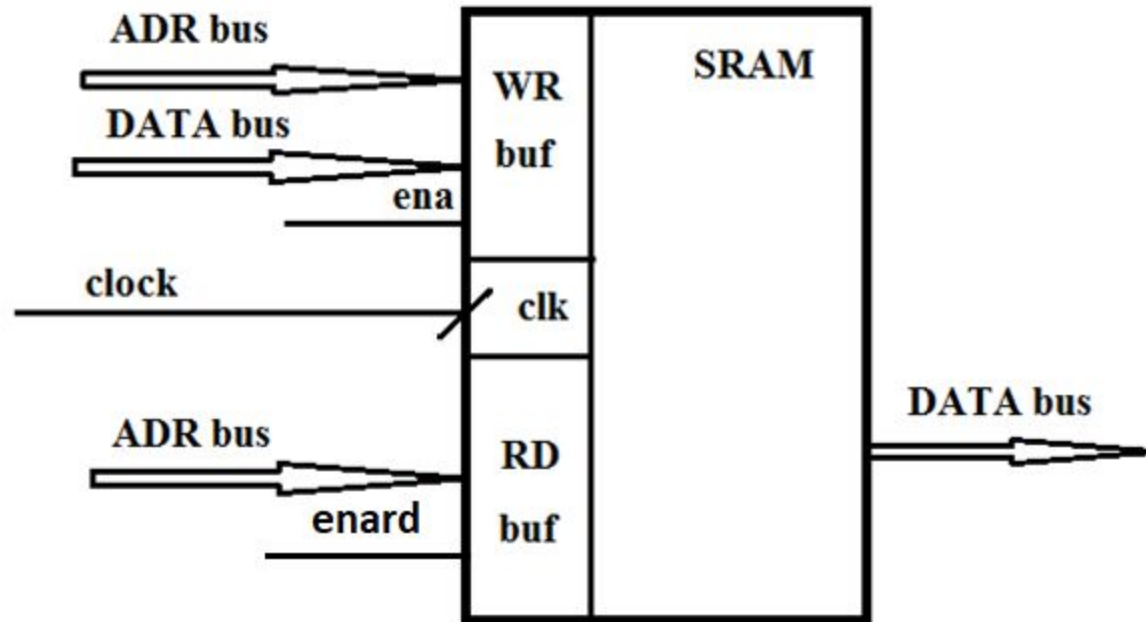
Формирование обращения к DRAM



Внутренняя структура DRAM

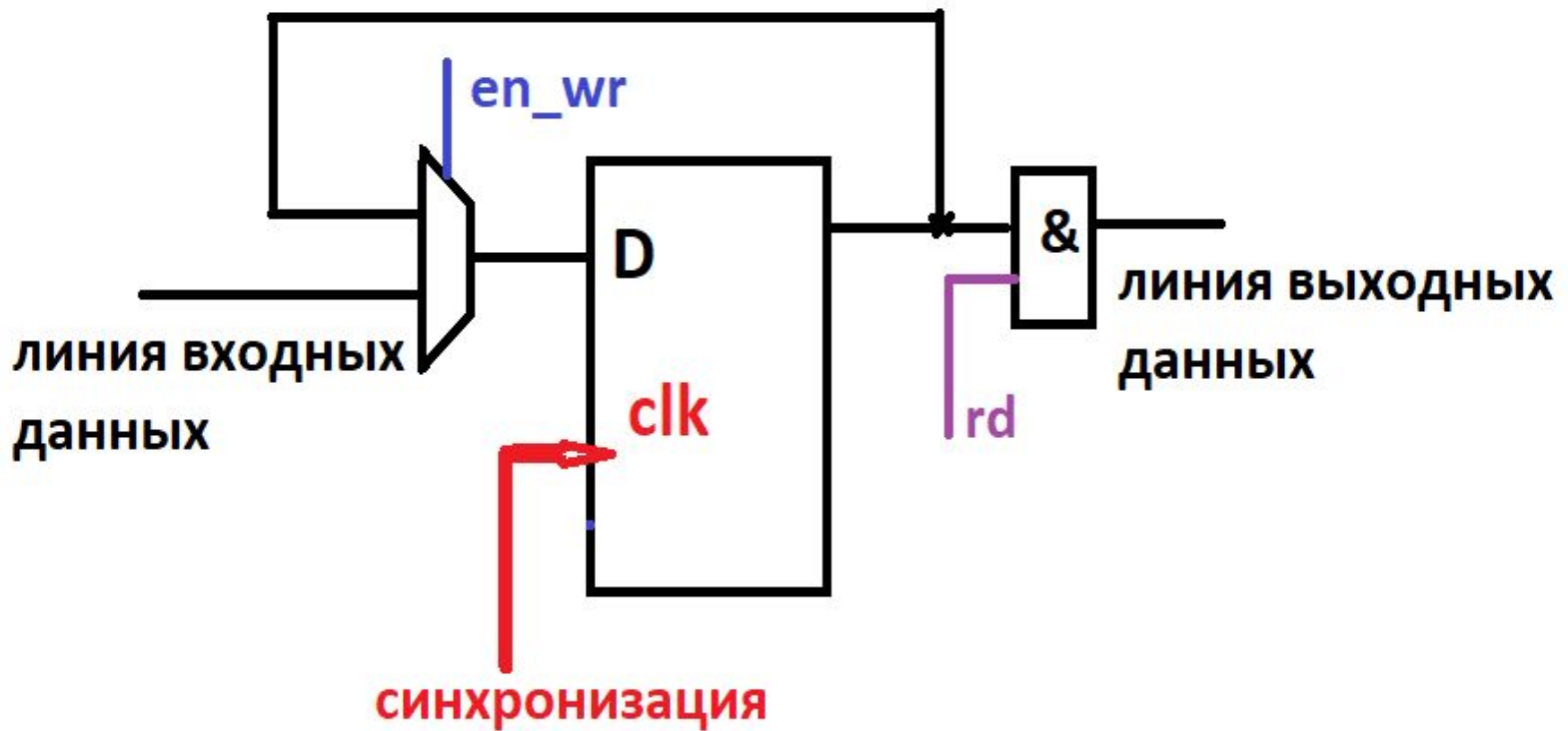


SRAM

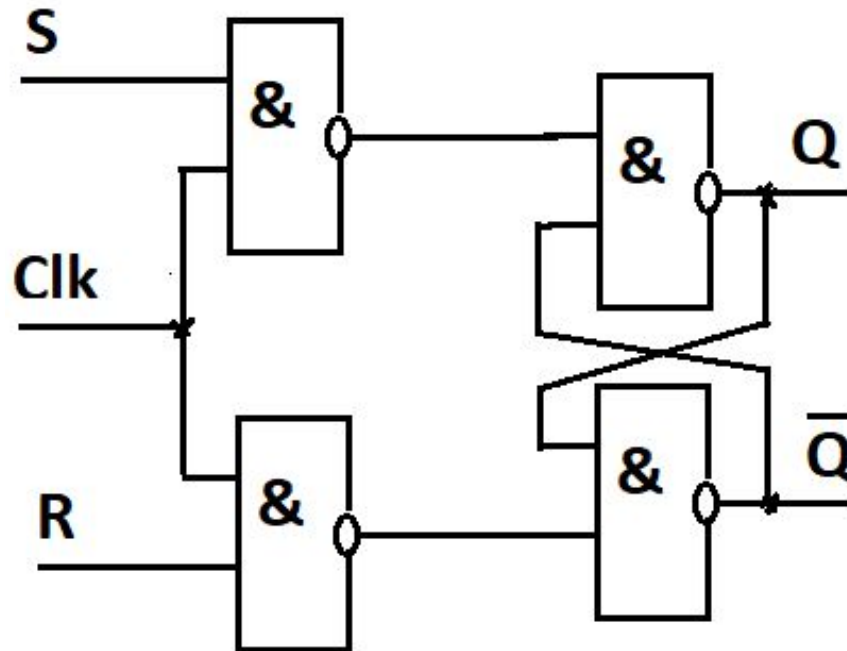


Структура ячейки SRAM

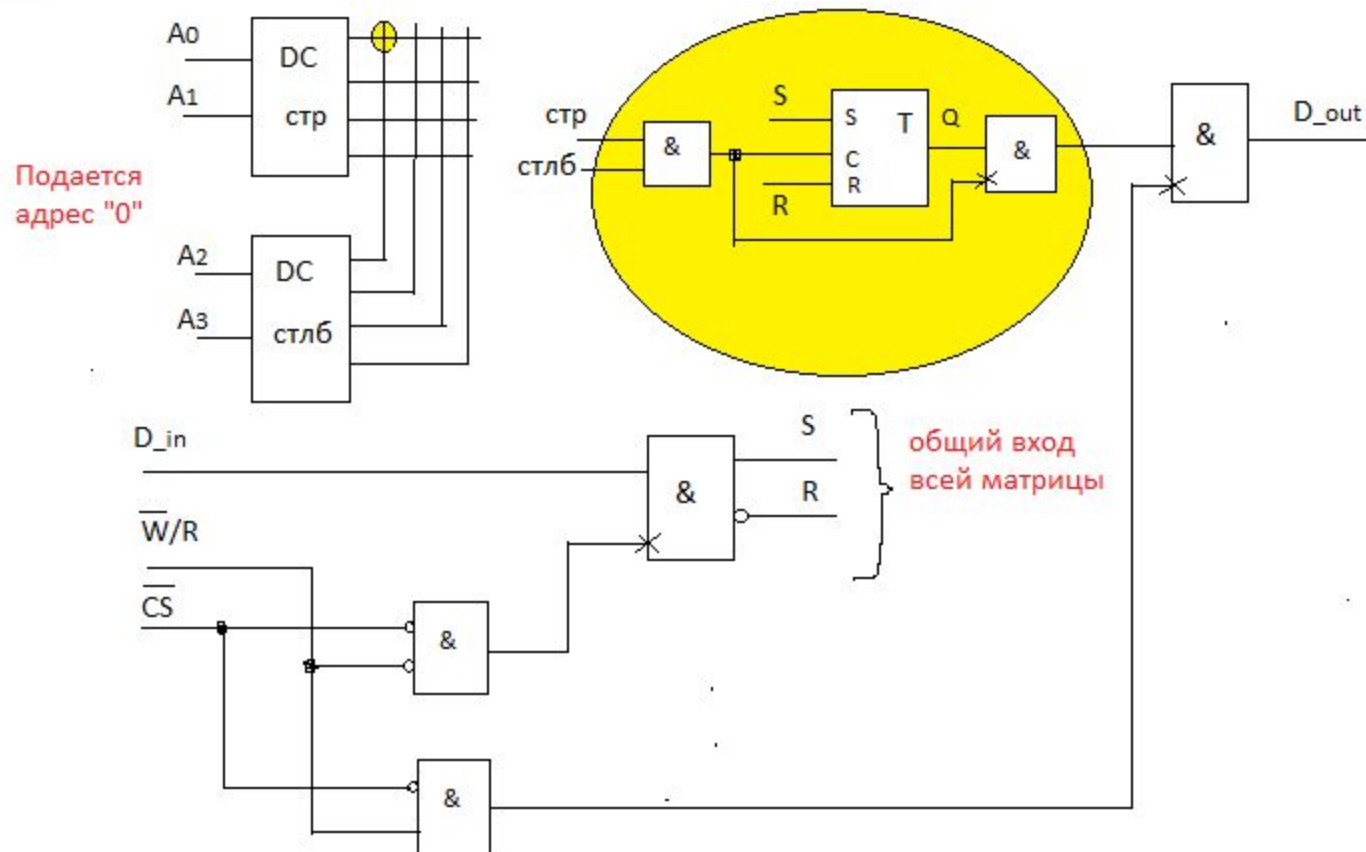
- Ячейка накопителя SRAM – триггер.



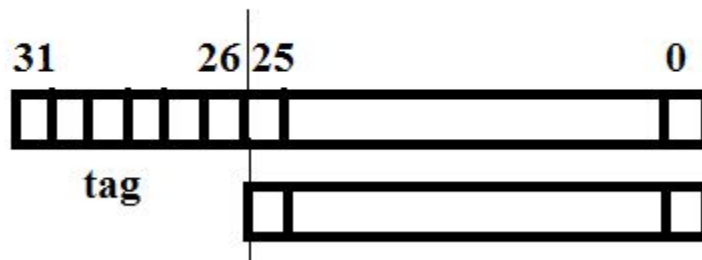
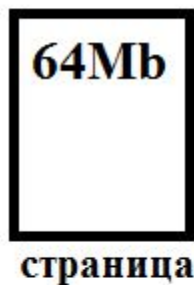
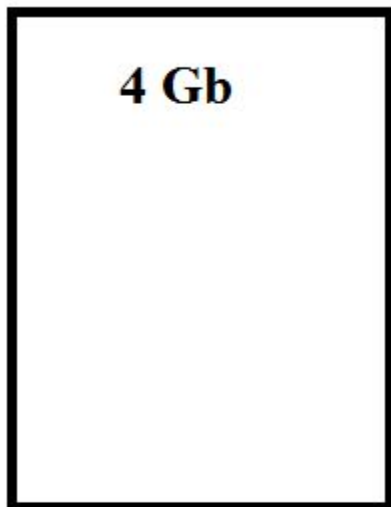
Ячейка на синхронном RS-триггере



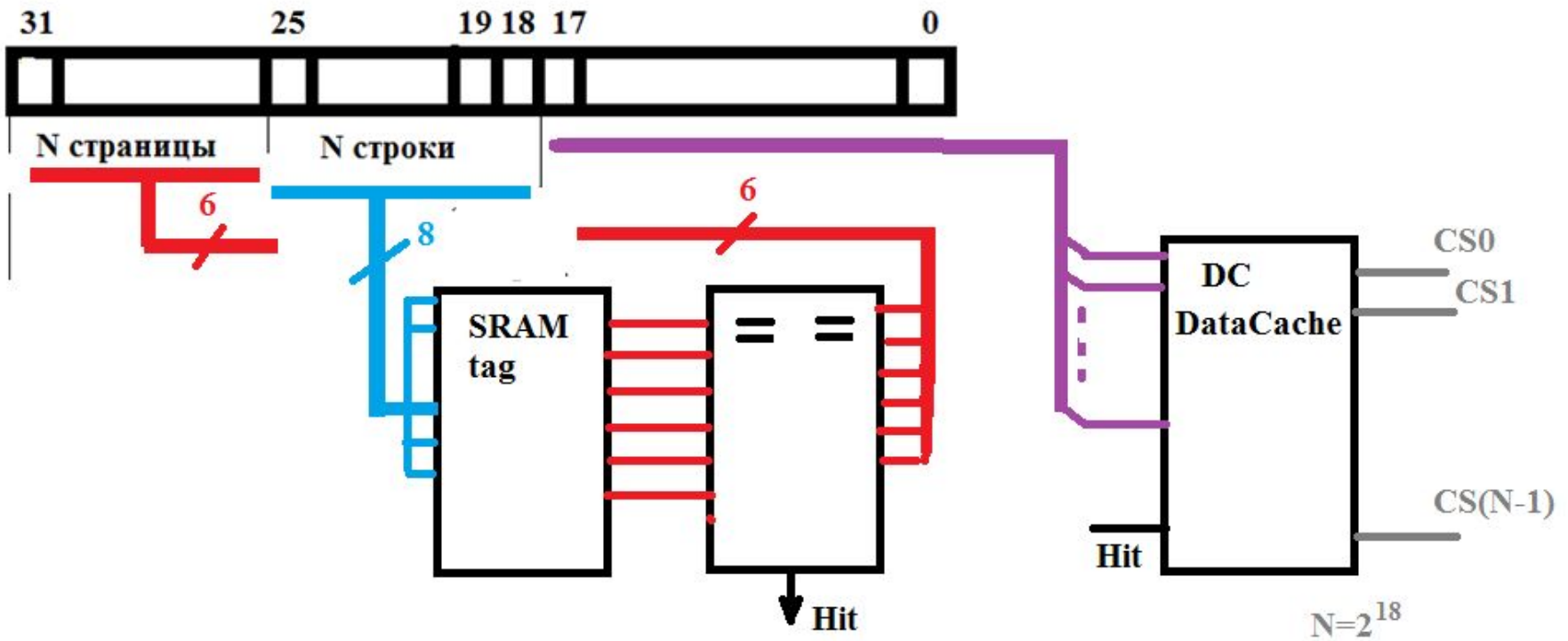
Структура накопителя SRAM



Структура тега для кэш прямого отображения



Принцип работы адресной части кэш прямого отображения



Память с последовательным доступом

