

Схемотехника ЭВМ

**Лекция №8**

**Функциональные узлы комбинационного типа.  
Дешифраторы. Шифраторы. Приоритетные  
шифраторы. Указатели старшей единицы**

Мальчуков Андрей Николаевич

# Функциональные узлы комбинационного типа

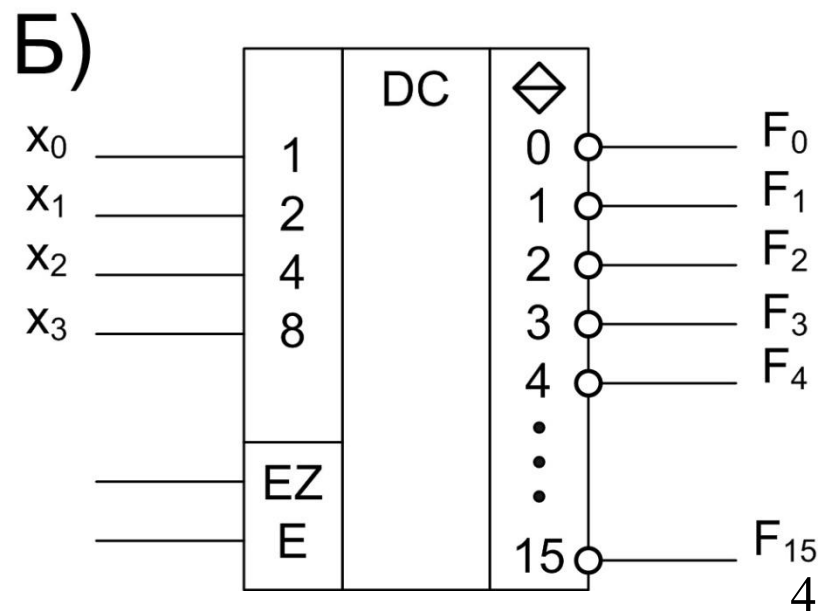
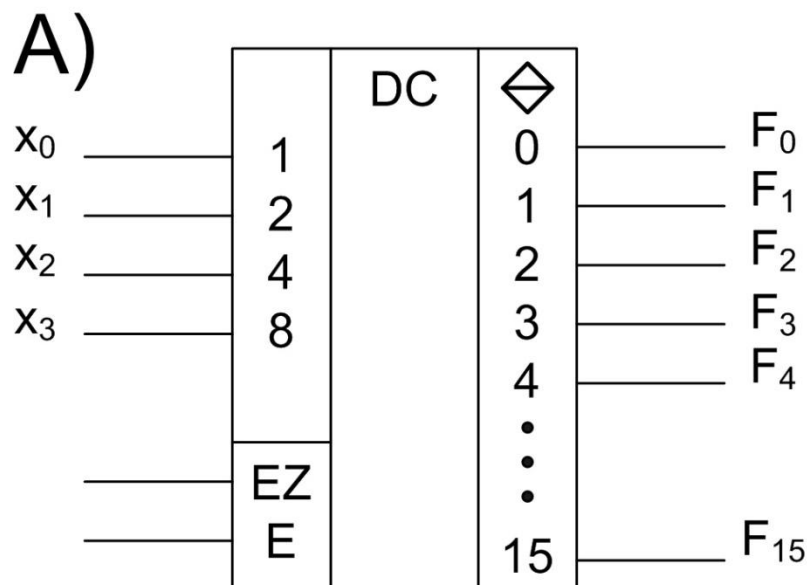
- К узлам комбинационного типа относятся мультиплексоры, демультиплексоры, дешифраторы, шифраторы, приоритетные шифраторы, сумматоры, АЛУ, компараторы (сравнители кодов), матричные умножители, схемы контроля (паритет, код Хэмминга), преобразователи кода и т.д.

# Дешифраторы

- Дешифраторы относятся к преобразователям кодов (кодирующим устройствам). Кодирующим устройством называют логический узел, преобразующий многоразрядный входной код в выходной код, построенный по иному закону.
- Двоичным дешифратором или декодером (от англ. слова decoder) чаще всего называют кодирующее устройство, преобразующее двоичный код в код «1 из N».
- Из всех  $m$  выходов дешифратора активный уровень имеется только на одном, а именно на том, номер которого равен поданному на вход двоичному числу. На всех остальных выходах дешифратора уровни напряжения неактивные.

# Дешифраторы

- Количество выходов  $N = 2^m$ , где  $m$  – количество разрядов двоичного кода на входе дешифратора.
- Дешифратор используют, когда нужно обратиться к различным цифровым устройствам, и при этом адрес представлен двоичным кодом. Входы дешифратора обозначают их двоичными весами.

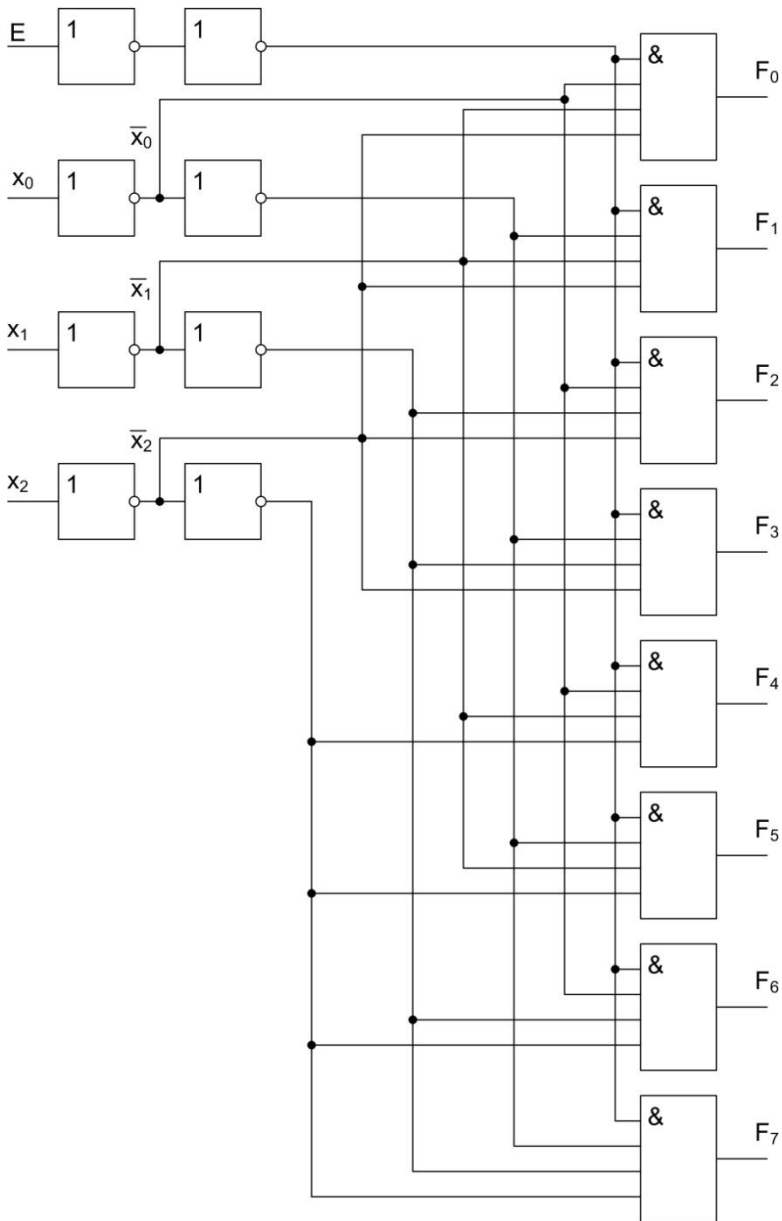


# Таблица функционирования ДС 3-8

ВХОДЫ					ВЫХОДЫ							
4	2	1	E	EZ	0	1	2	3	4	5	6	7
X	X	X	X	0	Z	Z	Z	Z	Z	Z	Z	Z
X	X	X	0	1	0	0	0	0	0	0	0	0
0	0	0	1	1	1	0	0	0	0	0	0	0
0	0	1	1	1	0	1	0	0	0	0	0	0
0	1	0	1	1	0	0	1	0	0	0	0	0
0	1	1	1	1	0	0	0	1	0	0	0	0
1	0	0	1	1	0	0	0	0	1	0	0	0
1	0	1	1	1	0	0	0	0	0	1	0	0
1	1	0	1	1	0	0	0	0	0	0	1	0
1	1	1	1	1	0	0	0	0	0	0	0	1

$K=1$

# Схема DC 3-8



$$F_0 = \bar{x}_2 \cdot \bar{x}_1 \cdot \bar{x}_0 \cdot E$$

$$F_1 = \bar{x}_2 \cdot \bar{x}_1 \cdot x_0 \cdot E$$

$$F_2 = \bar{x}_2 \cdot x_1 \cdot \bar{x}_0 \cdot E$$

$$F_3 = \bar{x}_2 \cdot x_1 \cdot x_0 \cdot E$$

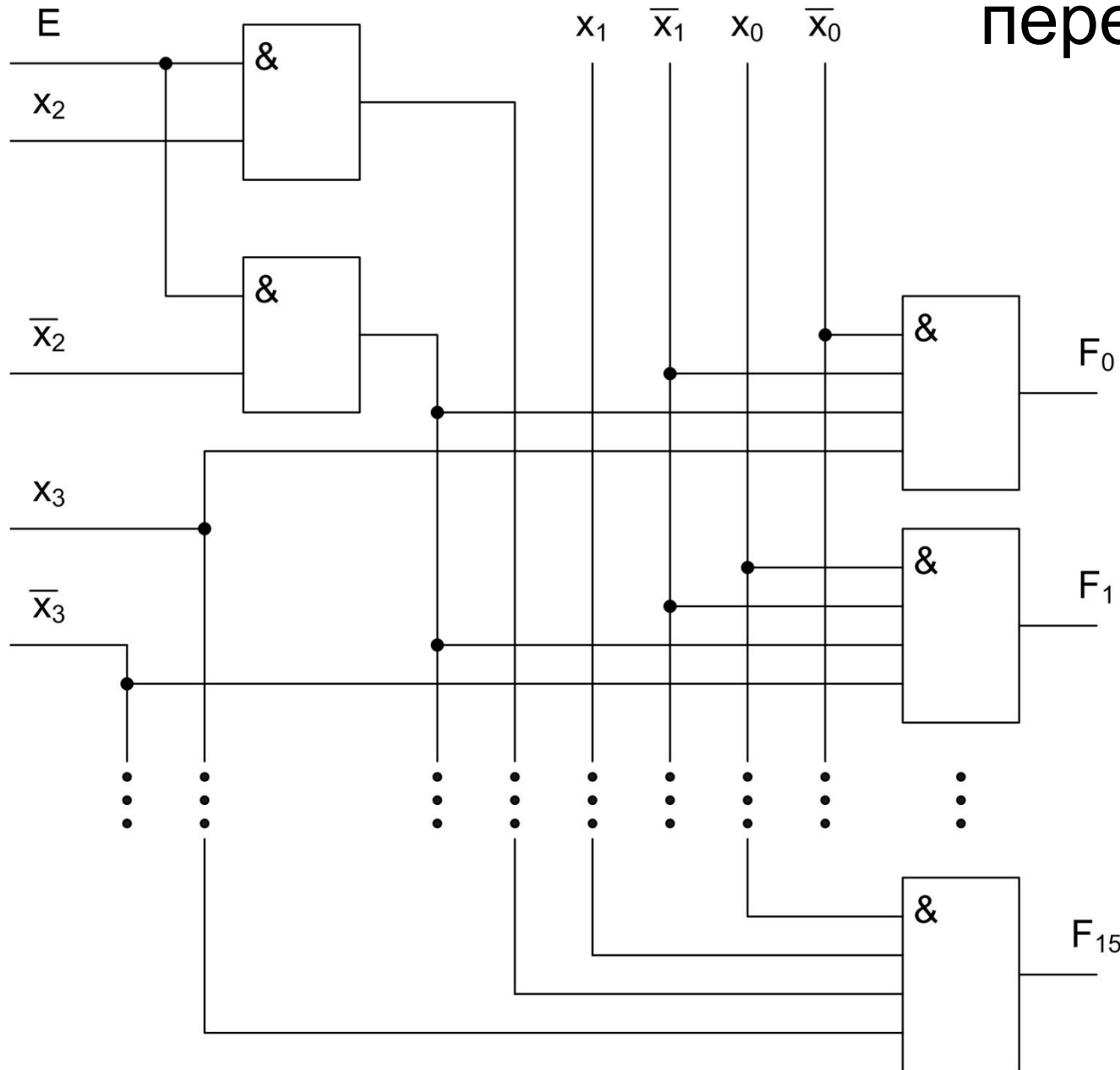
$$F_4 = x_2 \cdot \bar{x}_1 \cdot \bar{x}_0 \cdot E$$

$$F_5 = x_2 \cdot \bar{x}_1 \cdot x_0 \cdot E$$

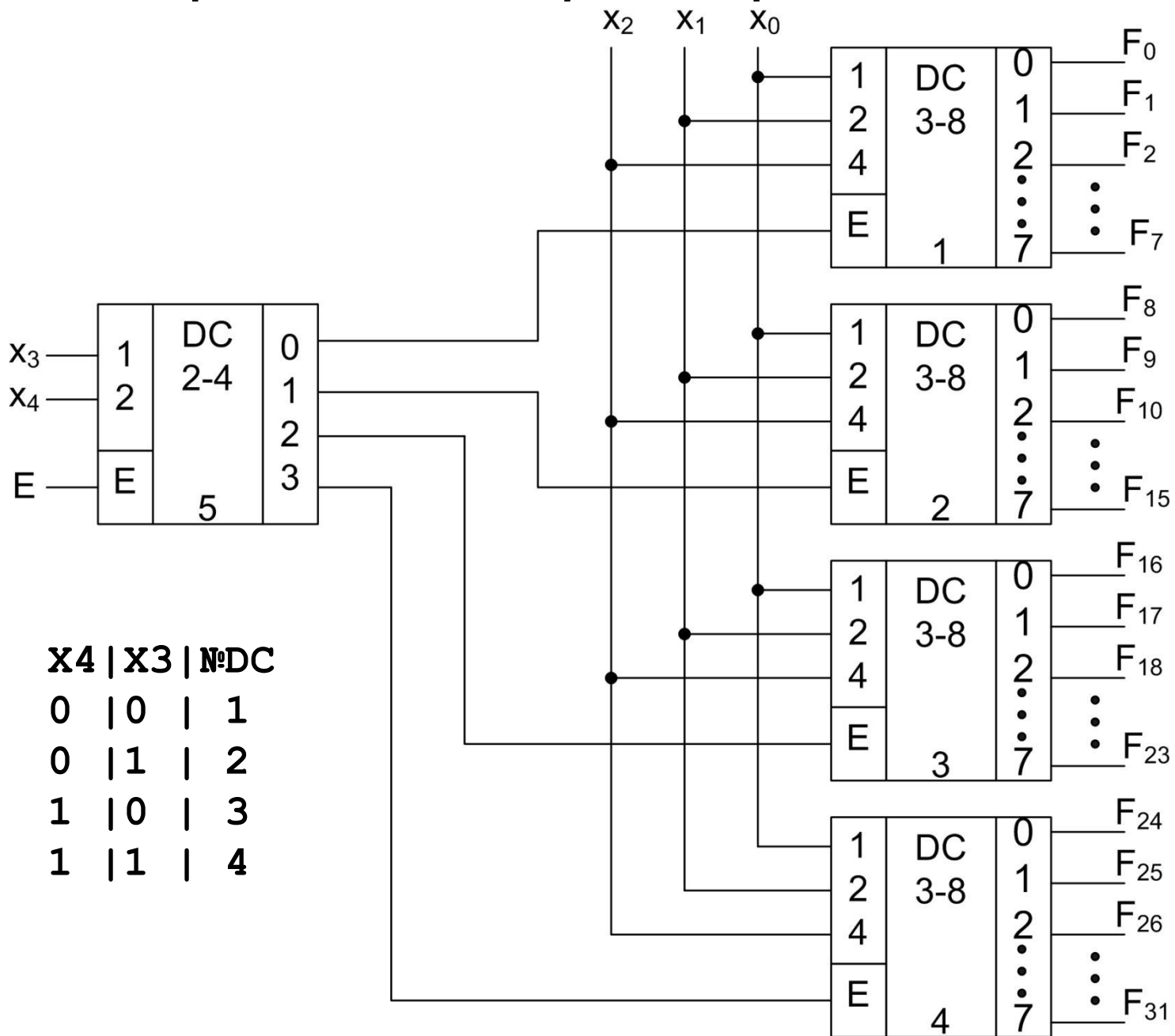
$$F_6 = x_2 \cdot x_1 \cdot \bar{x}_0 \cdot E$$

$$F_7 = x_2 \cdot x_1 \cdot x_0 \cdot E$$

# Схема DC 4-16 с разрешением по одной переменной

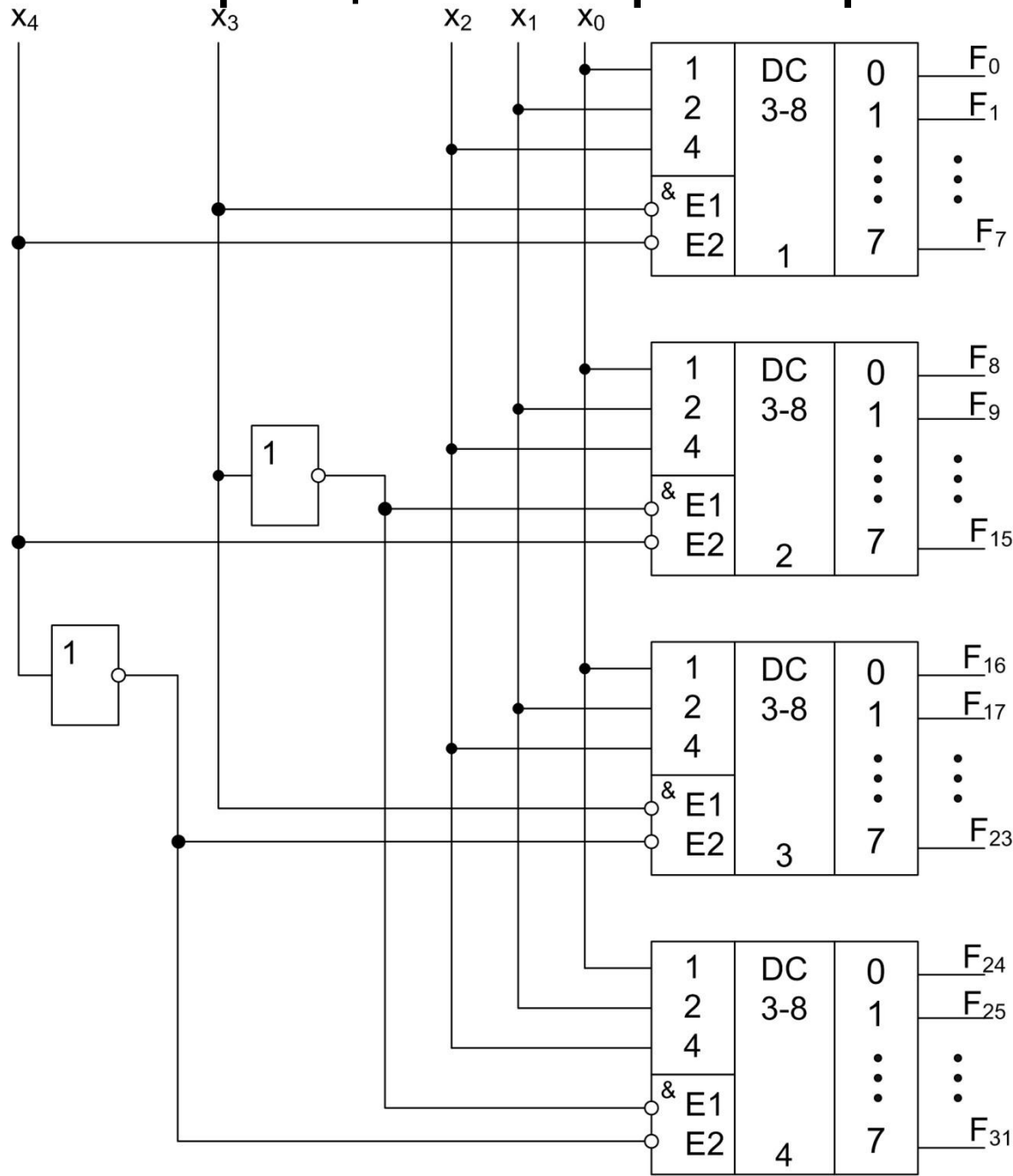


# Наращивание размерности DC: каскады





# Наращивание размерности DC



E1	E2	E
0	0	1
0	1	0
1	0	0
1	1	0

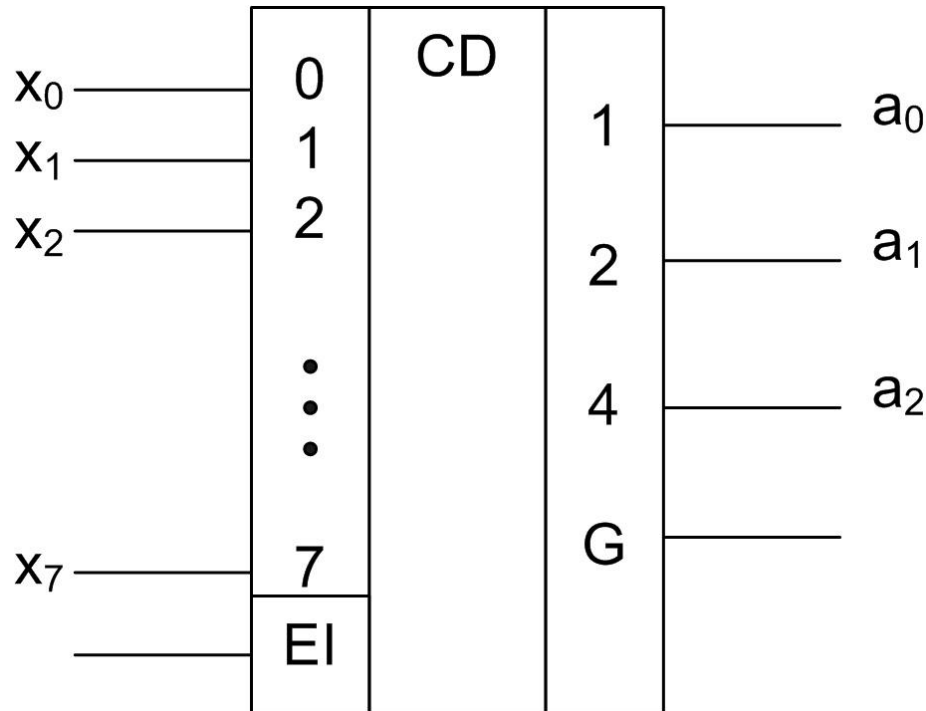
X4	X3	№DC
0	0	1
0	1	2
1	0	3
1	1	4

# Шифраторы

- Шифраторы также относятся к преобразователям кодов (кодирующим устройствам).
- Двоичным шифратором называют кодирующее устройство, преобразующее код «1 из N» в двоичный код.
- Из всех  $2^m$  входов шифратора активный уровень должен быть только на одном, номер которого равен двоичному числу на выходе CD. На всех остальных входах шифратора уровни напряжения должны быть неактивные.

# Шифраторы: УГО

- EI – сигнал разрешения работы данного шифратора;
- G – сигнал, отмечающий наличие запросов на входе данного шифратора.



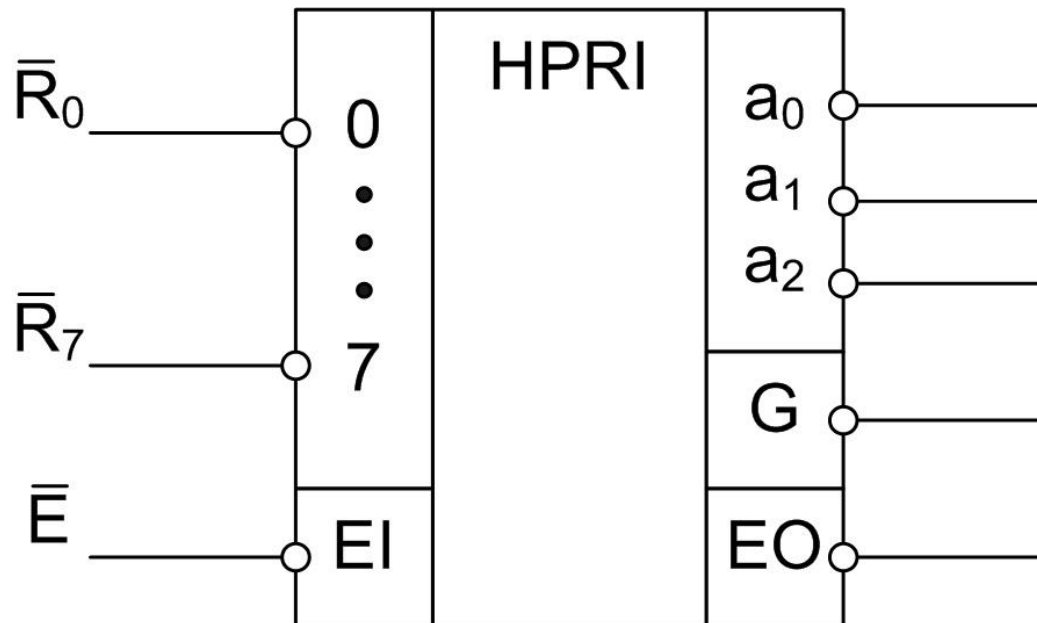
# Шифраторы: таблица функционирования

Входы									Выходы			
EI	X <sub>7</sub>	X <sub>6</sub>	X <sub>5</sub>	X <sub>4</sub>	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	G
1	1	0	0	0	0	0	0	0	1	1	1	1
1	0	1	0	0	0	0	0	0	1	1	0	1
1	0	0	1	0	0	0	0	0	1	0	1	1
1	0	0	0	1	0	0	0	0	1	0	0	1
1	0	0	0	0	1	0	0	0	0	1	1	1
1	0	0	0	0	0	1	0	0	0	1	0	1
1	0	0	0	0	0	0	1	0	0	0	1	1
1	0	0	0	0	0	0	0	1	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0	0	0
0	X	X	X	X	X	X	X	X	0	0	0	0

- При наличии на входе двух 1 – на выходе либо нули, либо дизъюнкция разных состояний в зависимости от реализации CD.

# Приоритетные шифраторы: УГО

- EI – сигнал разрешения работы данного шифратора;
- G – сигнал, отмечающий наличие запросов на входе данного шифратора;
- EO – выход для наращивания разрядности HPRI.



# Приоритетные шифраторы: таблица функционирования

Входы									Выходы				
EI	R <sub>7</sub>	R <sub>6</sub>	R <sub>5</sub>	R <sub>4</sub>	R <sub>3</sub>	R <sub>2</sub>	R <sub>1</sub>	R <sub>0</sub>	a <sub>2</sub>	a <sub>1</sub>	a <sub>0</sub>	G	EO
1	1	X	X	X	X	X	X	X	1	1	1	1	0
1	0	1	X	X	X	X	X	X	1	1	0	1	0
1	0	0	1	X	X	X	X	X	1	0	1	1	0
1	0	0	0	1	X	X	X	X	1	0	0	1	0
1	0	0	0	0	1	X	X	X	0	1	1	1	0
1	0	0	0	0	0	1	X	X	0	1	0	1	0
1	0	0	0	0	0	0	1	X	0	0	1	1	0
1	0	0	0	0	0	0	0	1	0	0	0	1	0
1	0	0	0	0	0	0	0	0	0	0	0	0	1
0	X	X	X	X	X	X	X	X	0	0	0	0	0

# Приоритетные шифраторы: формулы

$$a_2 = (R_7 \vee \bar{R}_7 \cdot R_6 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot R_5 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot \bar{R}_5 \cdot R_4) \cdot EI$$

$$a_1 = (R_7 \vee \bar{R}_7 \cdot R_6 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot R_5 \cdot R_4 \cdot R_3 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot \bar{R}_5 \cdot \bar{R}_4 \cdot \bar{R}_3 \cdot R_2) \cdot EI$$

$$a_0 = (R_7 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot R_5 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot \bar{R}_5 \cdot \bar{R}_4 \cdot R_3 \vee \bar{R}_7 \cdot \bar{R}_6 \cdot \bar{R}_5 \cdot \bar{R}_4 \cdot \bar{R}_3 \cdot \bar{R}_2 \cdot R_1) \cdot EI$$

$$E0 = \bar{R}_7 \cdot \bar{R}_6 \cdot \bar{R}_5 \cdot \bar{R}_4 \cdot \bar{R}_3 \cdot \bar{R}_2 \cdot \bar{R}_1 \cdot \bar{R}_0 \cdot EI$$

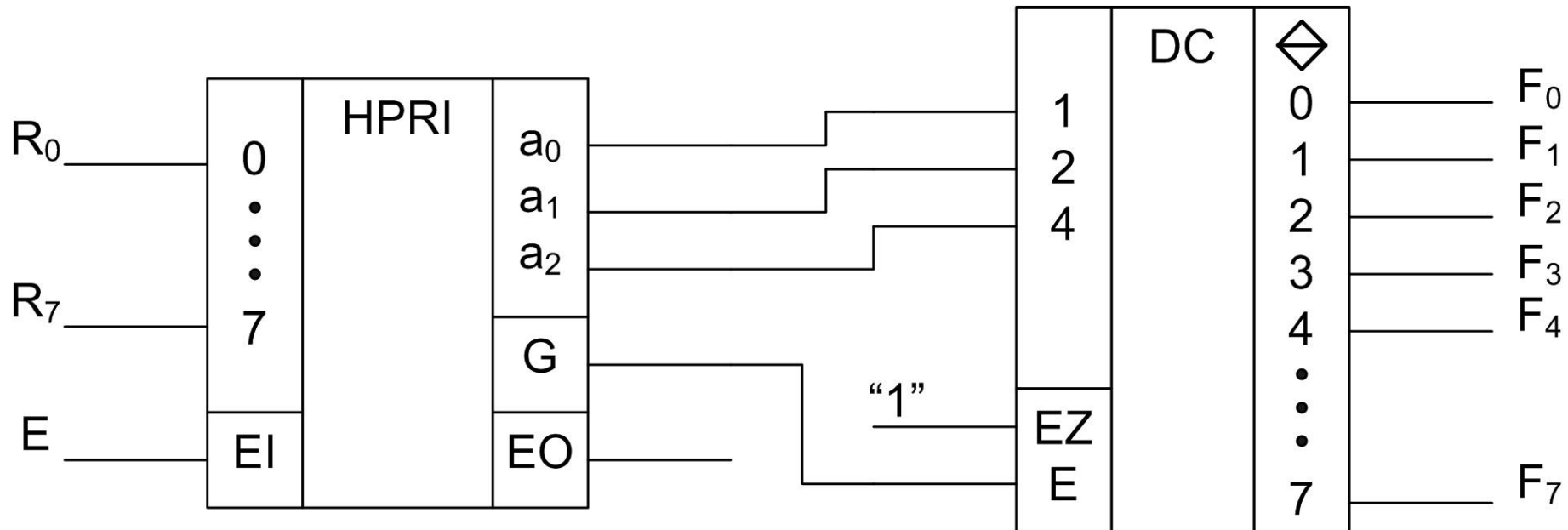
$$G = (R_7 \vee R_6 \vee R_5 \vee R_4 \vee R_3 \vee R_2 \vee R_1 \vee R_0) \cdot EI$$

# Указатели старшей единицы

- Указатели старшей единицы решают ту же задачу, что и приоритетные шифраторы, но вырабатывают результат в виде кода «1 из N».
- Число входов в этом случае равно числу выходов схемы.
- Указатели старшей единицы могут быть реализованы подключением двоичного дешифратора к выходу шифратора приоритета.



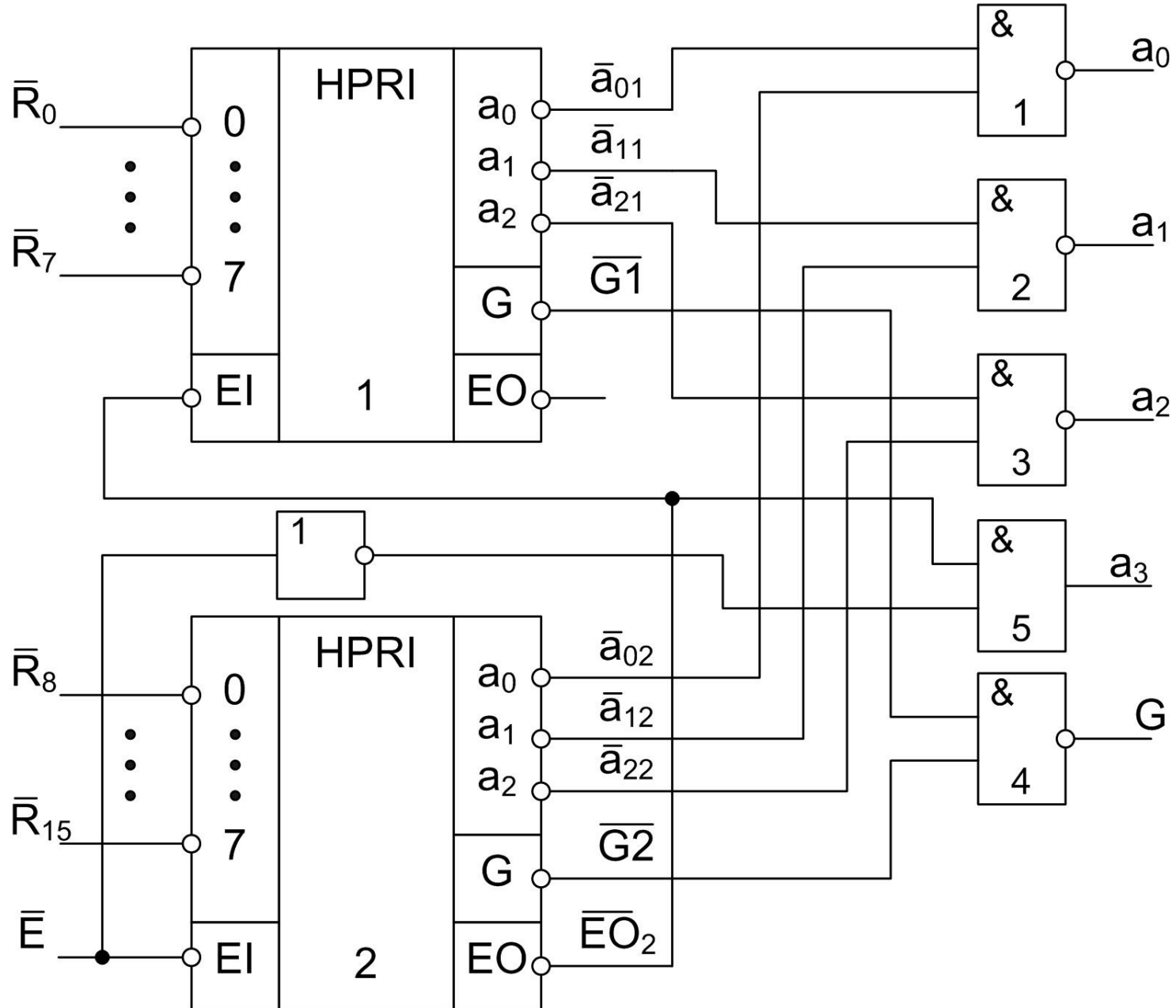
# Указатели старшей единицы: схема



# УСЕ: таблица функционирования

Входы									Выходы							
EI	X <sub>7</sub>	X <sub>6</sub>	X <sub>5</sub>	X <sub>4</sub>	X <sub>3</sub>	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	F <sub>7</sub>	F <sub>6</sub>	F <sub>5</sub>	F <sub>4</sub>	F <sub>3</sub>	F <sub>2</sub>	F <sub>1</sub>	F <sub>0</sub>
1	1	X	X	X	X	X	X	X	1	0	0	0	0	0	0	0
1	0	1	X	X	X	X	X	X	0	1	0	0	0	0	0	0
1	0	0	1	X	X	X	X	X	0	0	1	0	0	0	0	0
1	0	0	0	1	X	X	X	X	0	0	0	1	0	0	0	0
1	0	0	0	0	1	X	X	X	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	X	X	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	1	X	0	0	0	0	0	0	1	0
1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	X	X	X	X	X	X	X	X	0	0	0	0	0	0	0	0

# HPRI: наращивание разрядности



Схемотехника ЭВМ

**Лекция №8**

**Функциональные узлы комбинационного типа.  
Дешифраторы. Шифраторы. Приоритетные  
шифраторы. Указатели старшей единицы**

Мальчуков Андрей Николаевич