



**Военная кафедра
при Национальном исследовательском университете
«Высшая школа экономики»**



ЛЕКЦИЯ
по учебной дисциплине
«Военно-специальная подготовка»
профессора военной кафедры при НИУ ВШЭ
полковника запаса Маслénкина Е.В.



ТЕМА 5: «МВК «Эльбрус». Архитектура микропроцессоров, процессорных модулей, аппаратное обеспечение вычислительных комплексов»

Лекция 2: «Архитектура и функционирование вычислительного комплекса «Эльбрус-90микро»

Учебные вопросы лекции:

- 1. Структура и технические характеристики ВК «Эльбрус-90микро». Система на кристалле МЦСТ-R500S.**
- 2. Процессорный модуль МВС/С.**
- 3. Вычислительные системы на базе микросхем МЦСТ-R1000.**



1. Актерский Ю.Е. Сети ЭВМ и телекоммуникации: Учебное пособие. – СПб.: ПВИРЭ КВ, 2005. – 223 с.
2. Вейцман К. Распределенные системы мини – и микро-ЭВМ; Пер. с англ. М.: Финансы и статистика, 1982.
3. Головкин Б.А. Параллельные вычислительные системы. М.Наука, 1980.
4. Каган Б.М. Электронные машины и системы: Учебное пособие. – 2-е изд., перераб. И доп. М.: Энергоатомиздат, 1985.
5. **Ким А. К., Перекатов В. И., Ермаков С. Г. Микропроцессоры и вычислительные комплексы семейства «Эльбрус». — СПб.: Питер, 2013. — 272с.: ил.**
6. А. М. Ларионов, С.А. Майоров, Г. И. Новиков. Вычислительные комплексы системы и сети. – Ленинград: ЭНЕРГОАТОМИЗДАТ. Ленинградское отделение, 1987. 179 с.
7. Прангишвили И.В., Подлазов В.С., Стецюра Г.Г. Локальные микропроцессорные вычислительные сети.. М.: Наука, 1984.
8. Сипсер Р. Архитектура связи в распределенных системах: Пер. с англ. М.: Мир, 1981. Т. 1, 2.
9. Якубайтис Э.А. Информационно-вычислительные сети. И.: Финансы и статистика, 1984.



**Структура и технические характеристики ВК
«Эльбрус-90микро». Система на кристалле МЦСТ-R500S**



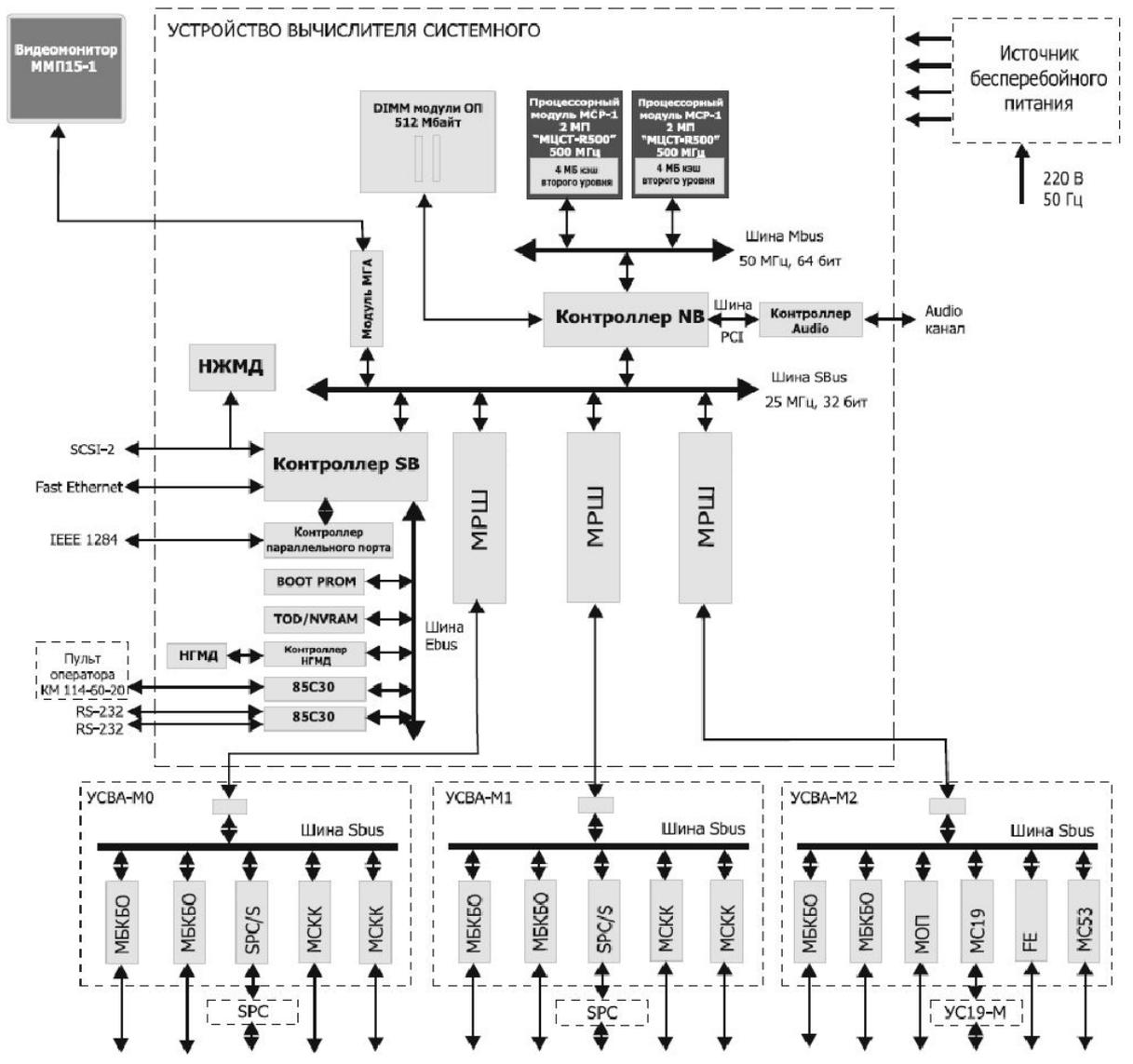
Технические характеристики ВК «Эльбрус-90микро»

5

Параметр	Значение
Тип процессора	МЦСТ-R500
Количество процессоров	2...4
Тактовая частота процессора, МГц	500
Производительность одного процессора, MIPS/ MFLOPS	440/205
Оперативная память, Мбайт	512
Внутрипроцессорная кэш-память, Кбайт	48 (32 для данных, 16 для команд)
Внешняя кэш-память, Мбайт	4
Встроенная в УВС-М внешняя память, Гбайт, не менее	36
Напряжение питающей сети, В	220 ± 22
Частота питающей сети, Гц	50 ± 1
Потребляемая мощность, Вт, не более	800
Система охлаждения	Встроенная воздушного типа
Каналы ввода/вывода	Fast Ethernet, SCSI, ЕСЭВМ, RS- 232/RS-423, Centronics, БК-3М, сАПД 5Ц19, 5Ц53
Средняя наработка на отказ, ч	9000
Срок службы, лет	12



Структурная схема ВК «Эльбрус-90микро»





Параметры встроенных каналов ввода-вывода устройства УВС-М



Канал ввода/вывода	Количество	Скорость	Возможное удаление от УВС-М, м
FastEthernet	1	100 Мбит/с	Десятки до разветвителя
SCSI-2	1	10 Мбайт/с	До 3
IEEE 1284	1	2 Мбайт/с	До 3
RS-232	2	9600 бит/с	До 50



Учебный вопрос №1

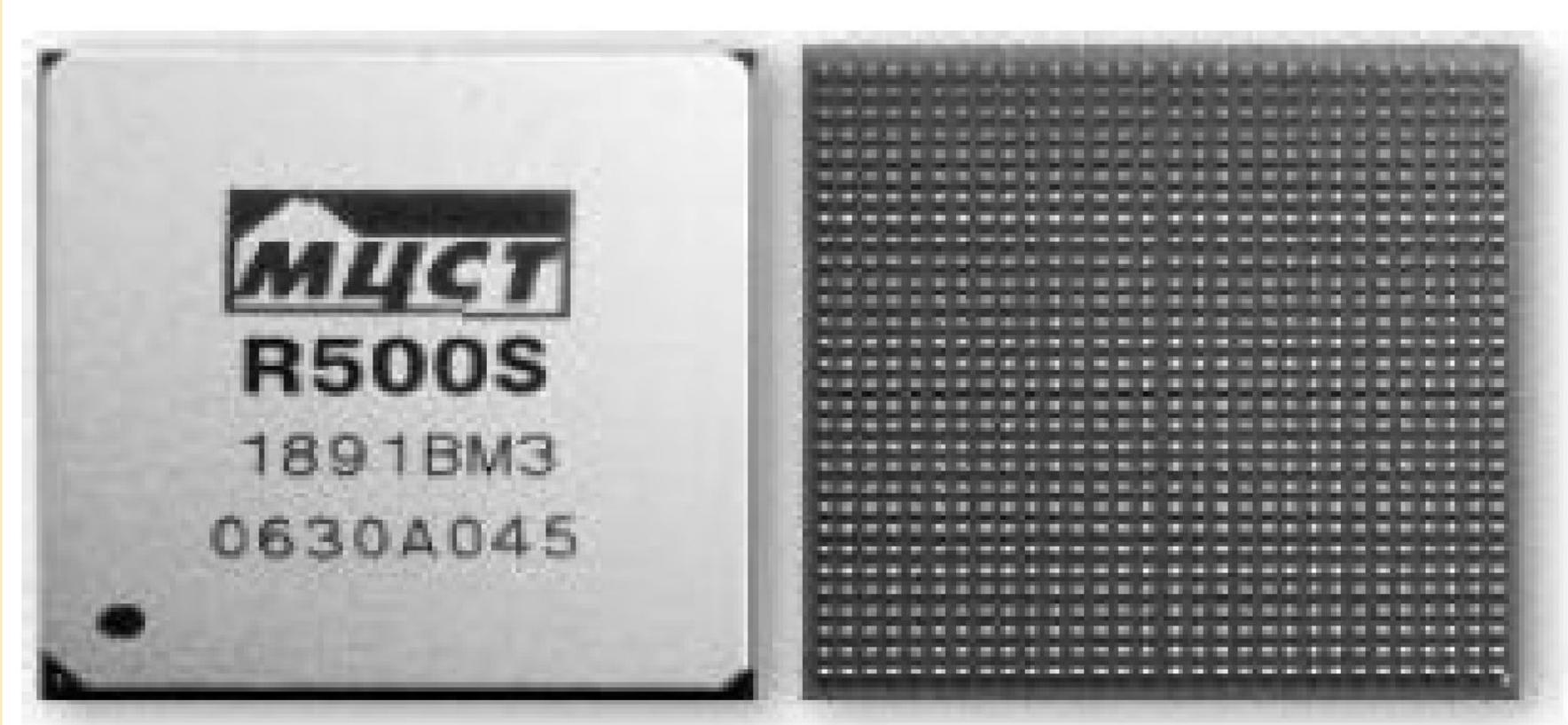


Система на кристалле МЦСТ-R500S





Внешний вид системы на кристалле МЦСТ-R500S





Технические характеристики системы на кристалле МЦСТ-R500S

10

Параметр	Значение
Тип процессора	МЦСТ-R500
Количество ядер	2
Тактовая частота, МГц	500
Производительность, MIPS/MFLOPS	1000/380
Внутренняя кэш-память первого уровня (для одного ядра), Кбайт	48 (32 для данных, 16 для команд)
Кэш-память второго уровня, Кбайт	512
Объем оперативной памяти, Гбайт	До 2
Пропускная способность канала оперативной памяти, Гбайт/с	2,664
Канал удаленного доступа	RDMA
Количество каналов	2
Пропускная способность канала в одном направлении, Мбайт/с	667
Пропускная способность: – шины PCI, Мбайт/с; – канала Ethernet, Мбит/с; – шины SCSI-2, Мбайт/с; – канала RS-232, Кбит/с; – шины EBus, Мбайт/с	264 100 10 115 10
Потребляемая мощность, Вт	5
Количество транзисторов, млн шт.	45
Напряжение питания, В: – для внутренних схем; – для периферийных схем	1,05 2,5/3,3
Тип корпуса	HFVBGA
Количество выводов	900
Технология	КМОП, 0,13 мкм; 8 слоев металла
Площадь кристалла, мм	9×9

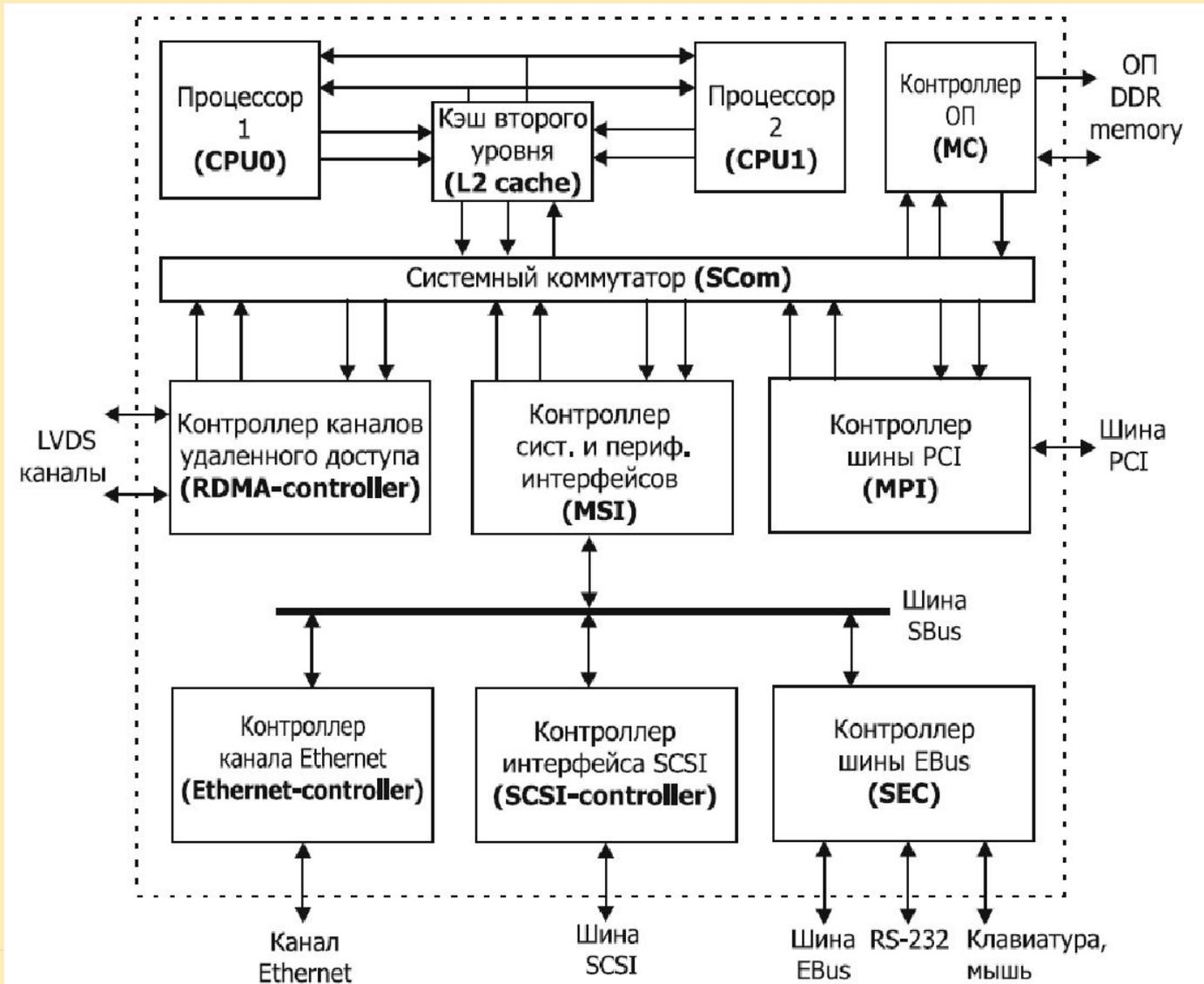


- Реализация двухъядерной процессорной части.
- Создание системы на кристалле, включающей общую для обоих процессоров кэш-память второго уровня, контроллер оперативной памяти и набор периферийных контроллеров для доступа к внутренним узлам компьютера, внешним каналам и линиям связи.
- Замена магистральной шины, объединяющей основные узлы микросхемы, быстродействующим системным коммутатором.
- Введение каналов прямого доступа к памяти аналогичных систем, позволяющего строить многомашинные конфигурации.





Структурная схема системы на кристалле МЦСТ-R500S





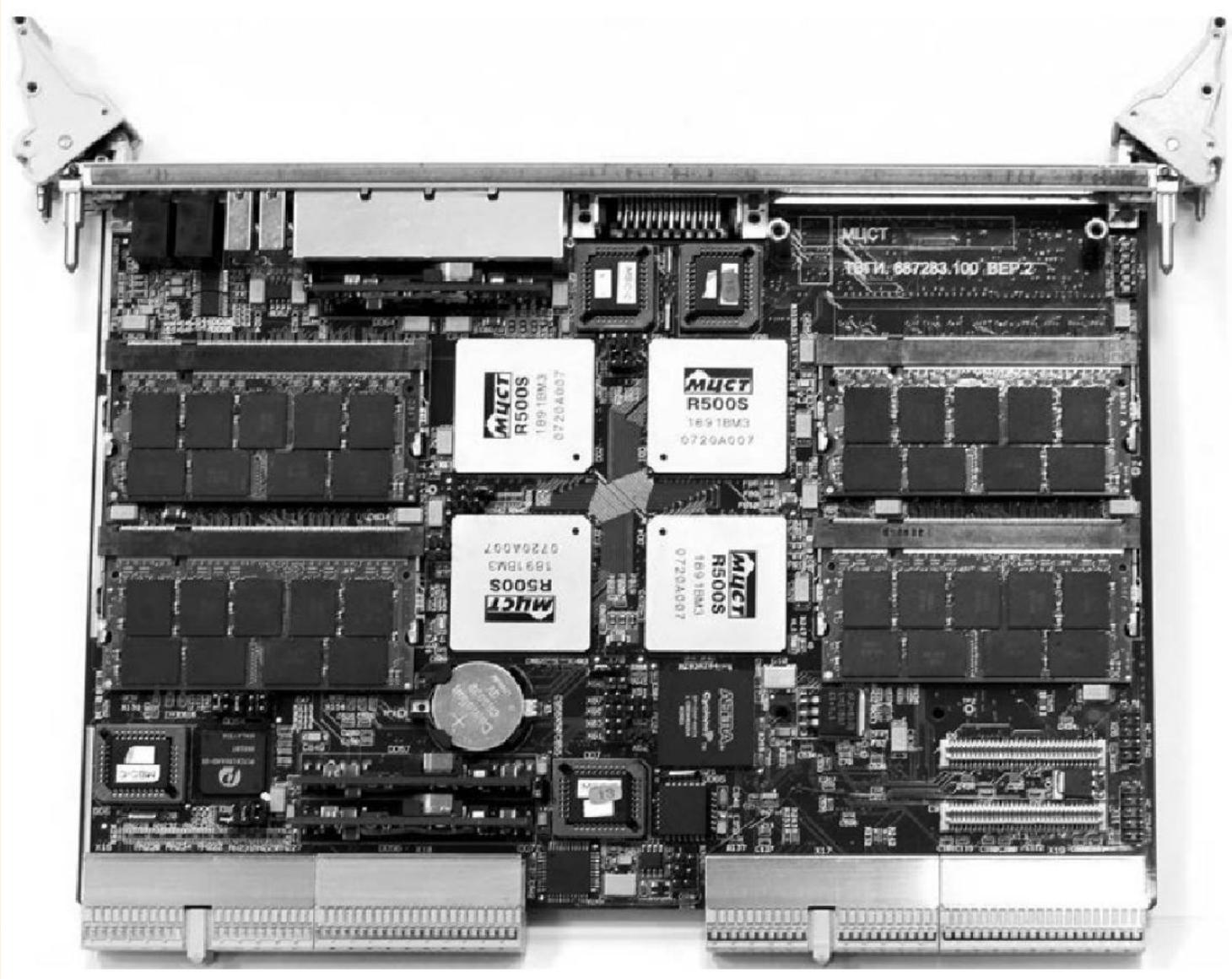
Учебный вопрос № 2

13

Процессорный модуль МВС/С

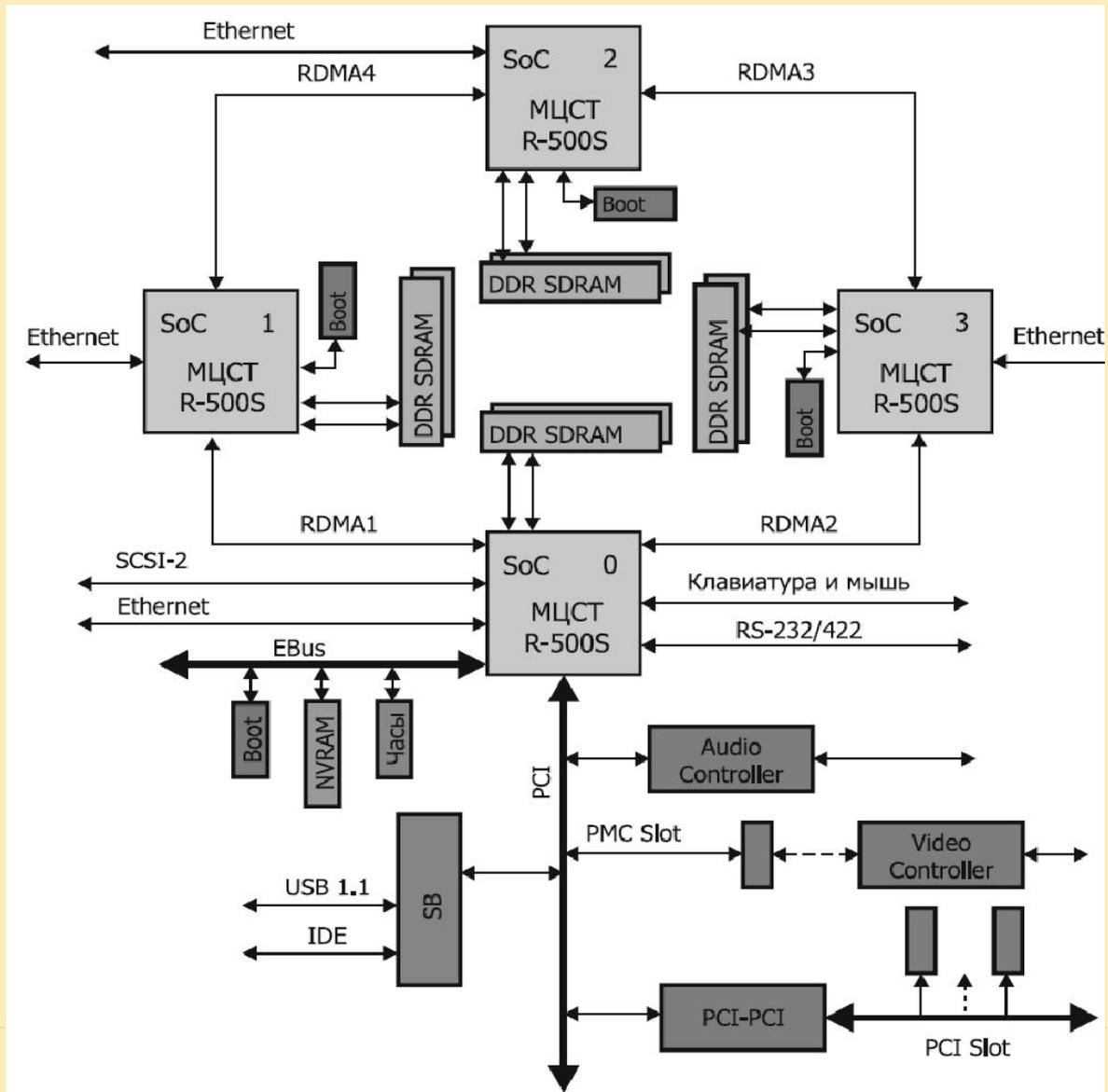


Внешний вид процессорного модуля МВС/С





Структурная схема процессорного модуля МВС/С





Технические характеристики процессорного модуля MBC/C

16

Параметр	Значение
Количество машин	4
Количество процессоров	В модуле — 8; в машине — 2
Производительность	Модуля — 4400 MIPS/1600 MFLOPS; машины — 1190 MIPS/400 MFLOPS
Память	Объем: модуля — до 8 Гбайт; машины — до 2 Гбайт Пропускная способность канала обмена 4 · 2,664 Гбайт/с
Флеш-память	512 Кбайт (OpenBootPROM, стандарт IEEE 1275-1994)
Часы и NVRAM	8 Кбайт NVRAM с автономным питанием (от батареек)
Периферийная шина PCI	Количество слотов 8; пропускная способность шины 264 Мбайт/с
SCSI-2	Пропускная способность шины 10 Мбайт/с
Ethernet 100	Количество каналов 4; пропускная способность канала 100 Мбит/с
RS-232	Количество каналов 2; пропускная способность канала 115 Кбит/с
Мышь и клавиатура	Пропускная способность канала 5 Мбайт/с
USB 1.1	Пропускная способность канала 12 Мбит/с
IDE	Пропускная способность канала 33/66 Мбайт/с
Аудиоконтроллер	Контроллер PCICS4281, кодек CS4297A
Видеоконтроллер (PMC-модуль)	SVGA, truecolour, 1600×1200, 32 бита на пиксел, 2D-ускоритель

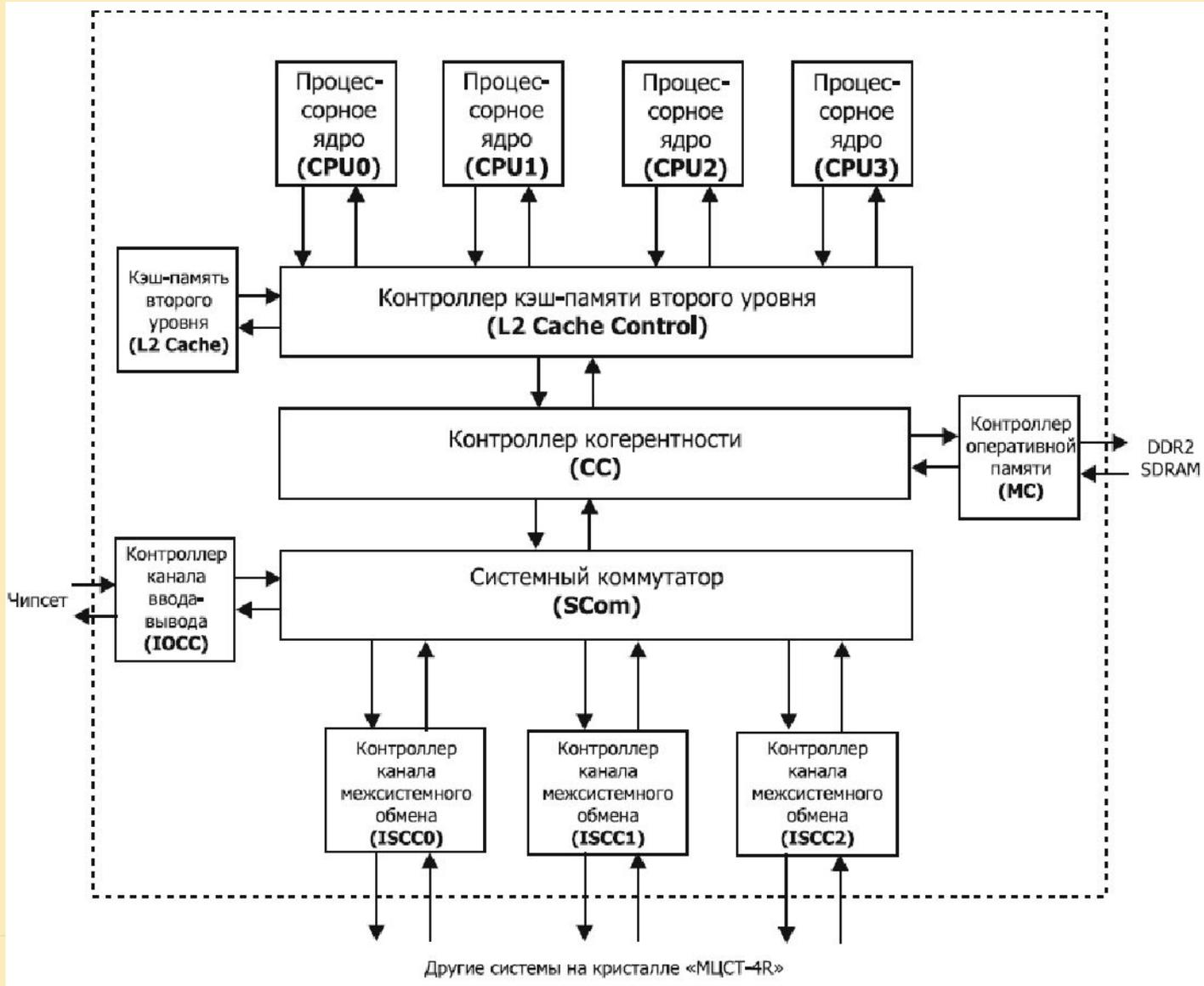


**Вычислительные системы на базе микросхем
МЦСТ-R1000**





Структурная схема системы на кристалле МЦСТ-R1000





Технические характеристики системы на кристалле МЦСТ-R1000

19

Параметр	Значение
Процессорное ядро	SPARCv9 + VIS2
Тактовая частота, ГГц	1
Количество процессорных ядер	4
Производительность одного ядра: – Dhrystone, GIPS; – 32 разряда, GFLOPS; – 64 разряда, GFLOPS	2 4 2
Кэш команд первого уровня (одно ядро), Кбайт	16 (I)
Кэш данных первого уровня (одно ядро), Кбайт	32 (D)
Кэш второго уровня (общий), Мбайт	2
Пропускная способность канала ОЗУ, Гбайт/с	4
Тип ОЗУ	DDR2-800
Пропускная способность канала ввода-вывода, Гбайт/с	2
Пропускная способность канала межпроцессорного обмена (3 канала в микросхеме), Гбайт/с	4
Потребляемая мощность, Вт, не более	20
Количество транзисторов, млн шт.	180
Напряжение питания, В	1,0/1,8/2,5
Тип корпуса/количество выводов	HFQVGA/1156
Технология	90 нм, 10 слоев металла
Площадь кристалла, мм ²	128



Учебный вопрос № 3

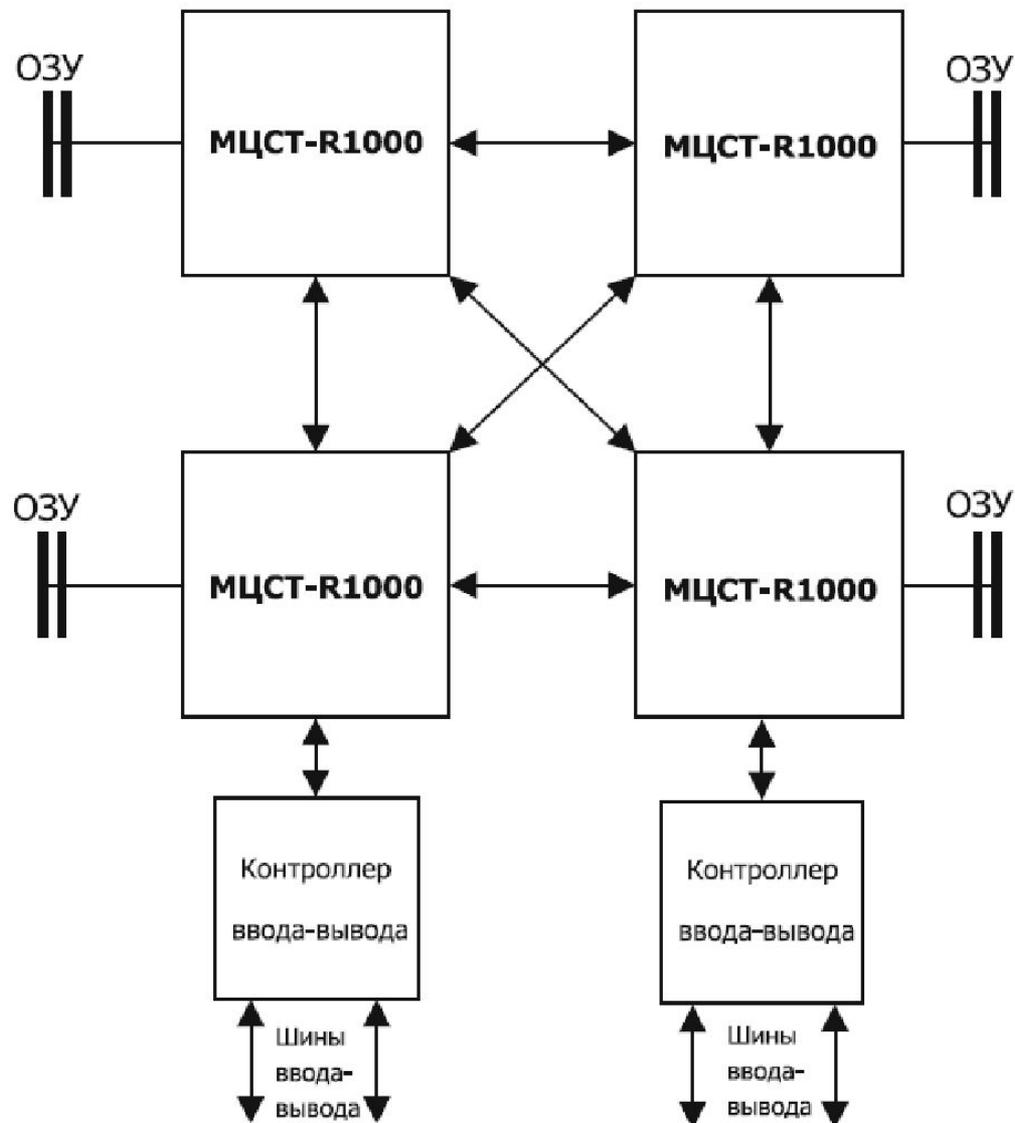
20

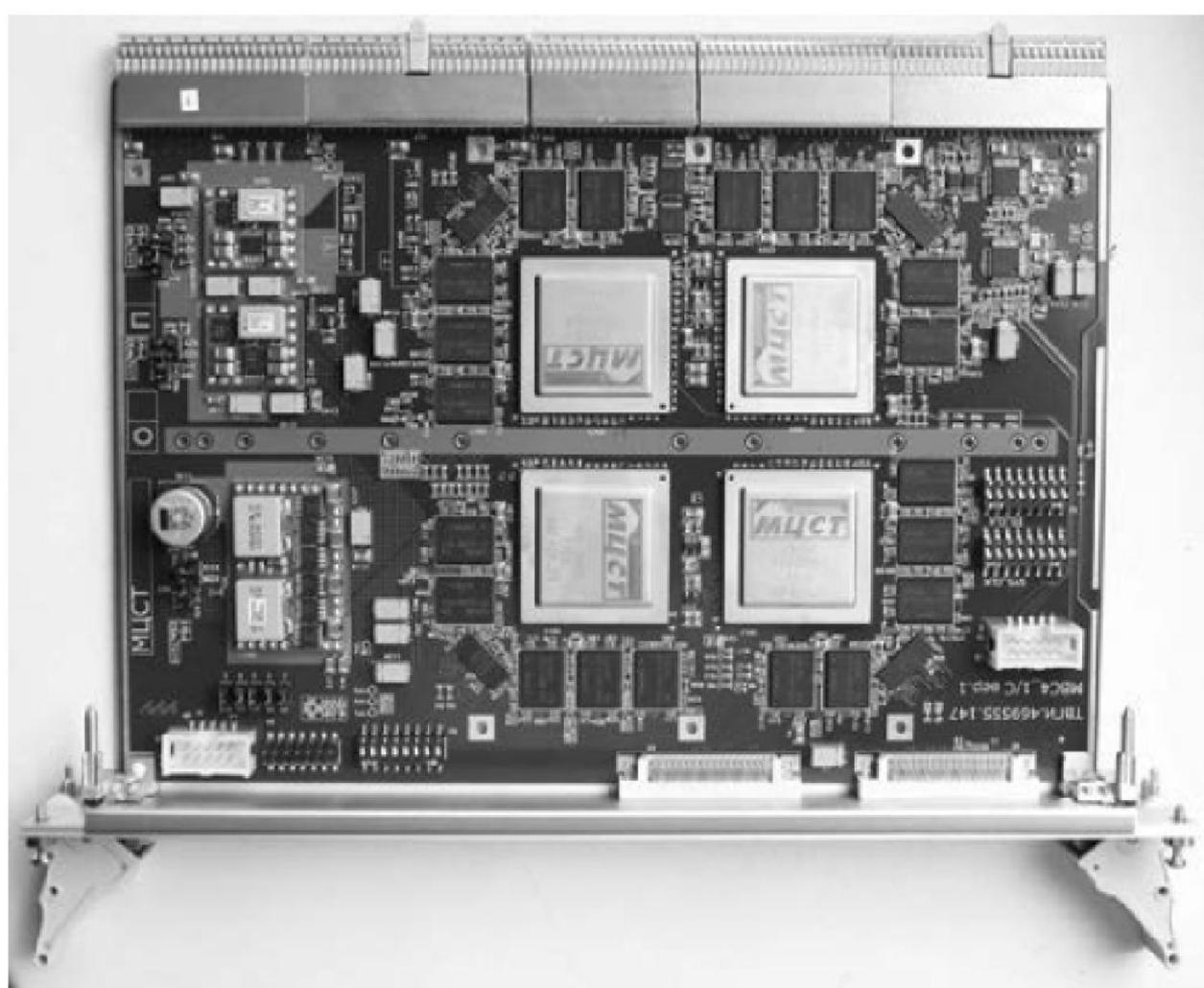
**Вычислительные системы на базе микросхем
МЦСТ-R1000**



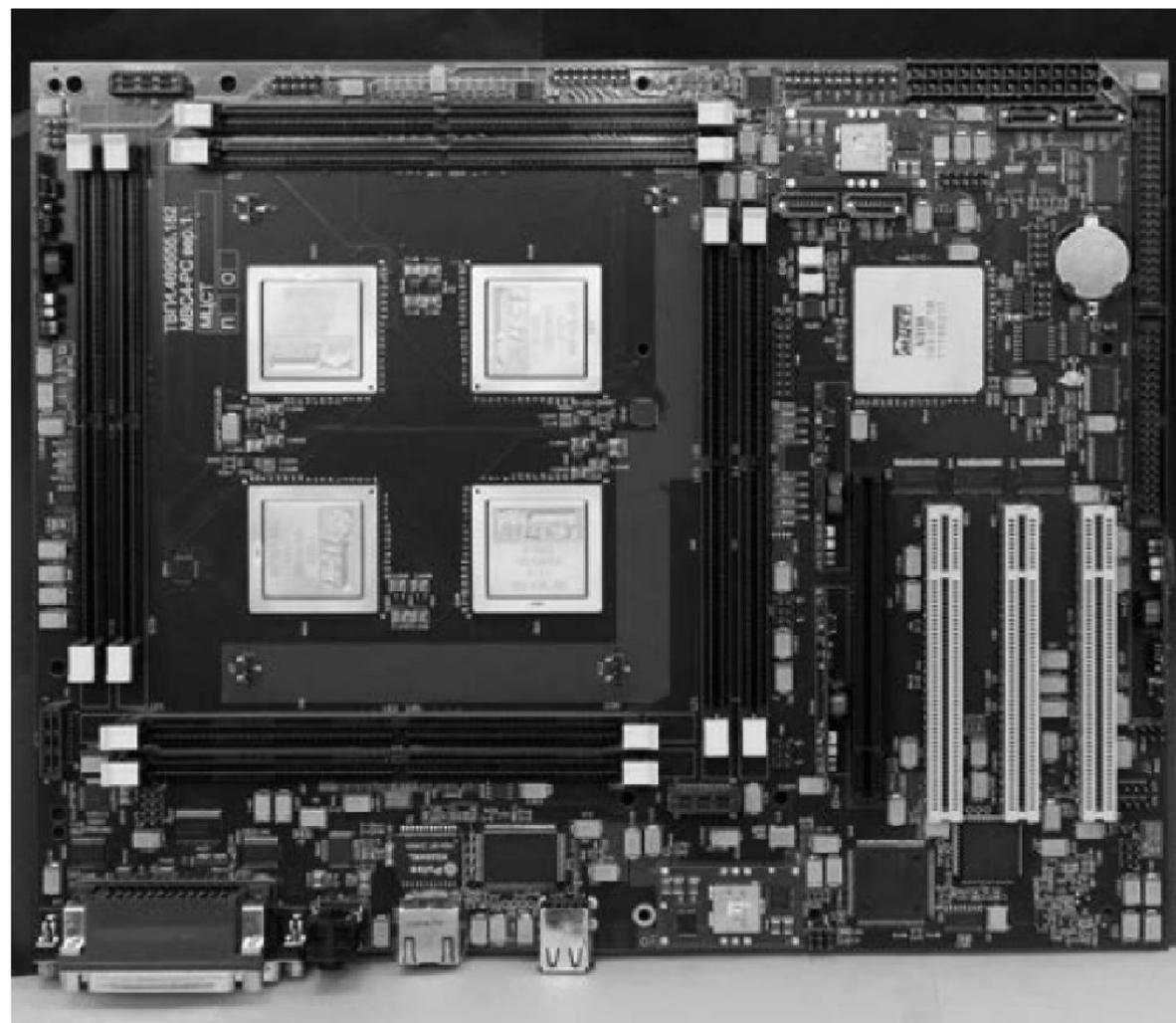


Вычислительная система на базе микросхем МЦСТ-R1000





a





Технические характеристики модуля МВС4/С

24

Параметр	Значение
Количество микросхем МЦСТ-R1000/процессорных ядер, шт.	4/16
Производительность модуля, MIPS	24 992,4
Архитектура процессоров	SPARCv9
Объем оперативной памяти, Гбайт	4
Объем постоянной памяти, Кбайт	512
Объем флеш-памяти, Гбайт	1
Канал ввода-вывода ИОС Пропускная способность в одном направлении, Мбайт/с	Дуплексный 1000
Пропускная способность шины PCI, Мбайт/с	264
Пропускная способность канала IEEE1284, Мбайт/с	5
Внешние каналы ввода/вывода	RS-232, USB 2.0, Ethernet 1000/100/10, SATA
Конструктив	«Евромеханика-6U» с системной шиной CompactPCI на двух системных платах



Технические характеристики модуля МВС4-РС

25

Параметр	Значение
Количество микросхем МЦСТ-R1000/процессорных ядер, шт.	4/16
Производительность модуля, MIPS	25 004,3
Архитектура процессоров	SPARCv9
Объем оперативной памяти, Гбайт	16
Объем постоянной памяти, Кбайт	512
Объем флеш-памяти, Гбайт	1
Канал ввода-вывода ИОС	Дуплексный
Пропускная способность в одном направлении, Мбайт/с	1000
Пропускная способность шины PCI, Мбайт/с	264
Пропускная способность шины PCIExpress, Мбайт/с	500
Пропускная способность канала IEEE 1284, Мбайт/с	5
Внешние каналы ввода/вывода	RS-232, USB 2.0, Ethernet 1000/100/10, SATA
Конструктив	ATXPC на одной плате



1. При разработке микросхемы МЦСТ-R500S была поставлена цель создания высокопроизводительных одноплатных ЭВМ для носимых и встроенных применений, предполагающая также построение многомашинных конфигураций.

2. На базе системы на кристалле МЦСТ-R500S создан процессорный модуль МВС/С, который является восьмипроцессорной одноплатной универсальной вычислительной системой с оперативной памятью до 8 Гбайт и набором периферийных контроллеров. Процессорный модуль состоит из 4 машин, каждая из которых имеет собственную оперативную память и работает под управлением собственной копии операционной системы.

3. Система на кристалле МЦСТ-R1000 предназначена для использования в многопроцессорных системах с распределенной когерентной общей оперативной памятью, рассчитанных на высокие показатели производительности. Основные решения состоят в реализации четырехядерной процессорной части с архитектурой SPARC.v9 и переходе на тактовую частоту 1 ГГц. Важной новацией является введение трех быстрых каналов межсистемного обмена, позволяющих строить четырехпроцессорные вычислительные системы простым соединением каналов. В архитектуру системы также внесены ряд оптимизаций, способствующих увеличению производительности.



4. Четырехпроцессорная вычислительная система на базе микросхем МЦСТ-R1000 может быть образована простым соединением каналов межсистемного обмена. При этом к каждому процессору может быть подключена секция оперативной памяти, которая составляет часть когерентной распределенной общей оперативной памяти всей вычислительной системы.



**Военная кафедра
при Национальном исследовательском университете
«Высшая школа экономики»**



Благодарю за внимание