



Старший
преподаватель
Сиверская Татьяна
Ивановна

Кафедра Энергетика

Предмет ЭЛЕКТРОНИКА

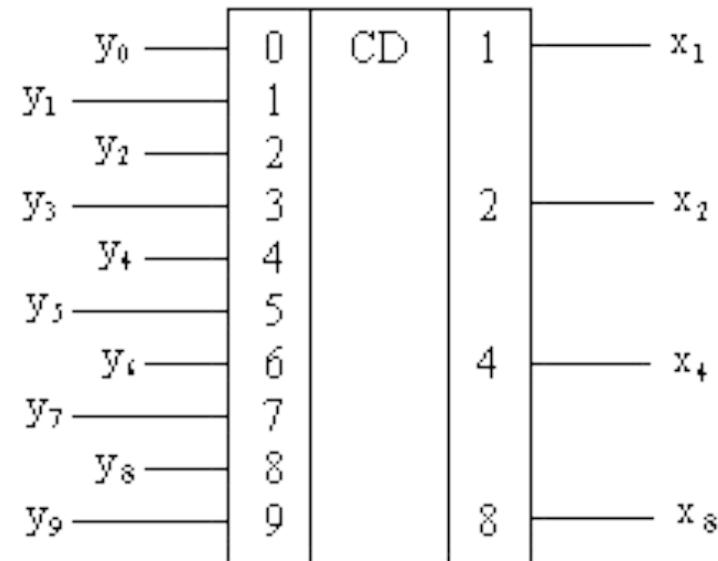
Тема лекции

**Комбинационные логические
устройства. Шифраторы,
дешифраторы, мультиплексоры,
демультиплексоры, компараторы,
сумматоры, кодовые
преобразователи.**

Шифраторы

Шифратором называется комбинационное логическое устройство, преобразующее входной унитарный код в выходной позиционный.

Шифрование – это процесс преобразования любого символа клавиатуры или числа, поданного на вход в кодированный выход в двоичном или двоично-десятичном коде.



Десятично-двоичный шифратор и десятично-двоичный приоритетный шифратор используется там, где есть ввод клавиатуры. Это калькуляторы, клавиатуры компьютеров, электронные пишущие машинки и телетайпы.

Рассмотрим пример шифратора, преобразующий сигналы от кнопок с цифрами 0, 1, ..., 9 в двоичные коды этих цифр. Чтобы входной код был унитарным кнопки следует нажимать только по одной. Пусть входной код будет иметь высокий активный уровень. Разрядность входного кода n и число входных комбинаций N_1 составляют:

$$N_1 = n = 10.$$

В качестве выходного кода примем двоичный код, он является 4-разрядным (т.е. $k = 4$), поэтому число его выходных комбинаций будет равно:

$$N_2 = 2^k = 2^4 = 16.$$

ДЕШИФРАТОРЫ

Дешифратором (декодером) называется цифровое устройство комбинационного типа, осуществляющее преобразование n -разрядного двоичного кода в m -разрядный унитарный код.

Унитарный код (код «1 из m ») может быть прямым (одна «1» в некотором разряде m -разрядного двоичного кода и $m-1$ нулей) или обратным (один «0» и $m-1$ единиц).

Примеры записи унитарного кода для $m=8$:

прямого – 0001 0000, 0100 0000, ...

обратного – 1101 1111, 0111 1111, ...

Схема дешифратора имеет n входов, на которые поступают соответствующие разряды двоичного кода $x_n, x_{n-1}, \dots, x_2, x_1$ и m выходов, на которых формируются разряды унитарного кода y_{m-1}, \dots, y_1, y_0 . При этом дешифратор реализует m функций вида:

$$y_j = f_j(x_n, x_{n-1}, \dots, x_2, x_1) = \begin{cases} 1, \text{ если } \sum_{i=1}^n x_i \cdot 2^{i-1} = j \\ 0, \text{ если } \sum_{i=1}^n x_i \cdot 2^{i-1} \neq j \end{cases} \quad (1)$$

Функции (1) соответствуют преобразованию двоичного кода в прямой унитарный код и могут быть записаны в виде:

$$\begin{aligned}
 y_0 &= \overline{x_n} \overline{x_{n-1}} \dots \overline{x_2} \overline{x_1}, \\
 y_1 &= \overline{x_n} \overline{x_{n-1}} \dots \overline{x_2} x_1, \\
 y_2 &= \overline{x_n} \overline{x_{n-1}} \dots x_2 \overline{x_1}, \\
 &\dots \\
 y_{m-1} &= \overline{x_n} \overline{x_{n-1}} \dots x_2 x_1, \\
 y_m &= x_n x_{n-1} \dots x_2 x_1.
 \end{aligned}
 \tag{2}$$

Такой системе уравнений соответствует таблица истинности

x_n	x_{n-1}	...	x_3	x_2	x_1	y_0	y_1	y_2	y_{m-1}	y_m	
0	0	...	0	0	0	1	0	0	...	0	0
0	0	...	0	0	1	0	1	0	...	0	0
0	0	...	0	1	0	0	0	1	...	0	0
.....											
1	1	...	1	1	0	0	0	0	...	1	0
1	1	...	1	1	1	0	0	0	...	0	1

Изложенное выше соответствует полному дешифратору, т.е. дешифратору, для которого $m=2^n$. На практике часто встречаются неполные дешифраторы, для которых $m < 2^n$, следовательно, реализующие лишь некоторые из функций (2).

Из (2) и таблицы истинности следует, что каждой комбинации входных сигналов соответствует активное значение «1» (при преобразовании в прямой унитарный код) только одного определенного выходного сигнала, и неактивные значения «0» остальных $m-1$ выходных сигналов. Причем номер избранного выхода равен двоичному коду, поданному на входы. Например, если на дешифратор подана входная комбинация, соответствующая первой строке таблицы истинности, т. е. двоичный код нуля, то избранным будет выход с номером 0 (y_0); если входная комбинация имеет вид, соответствующий второй строке таблицы истинности, т.е. двоичный код единицы - избранным будет выход с номером 1 (y_1) и т.д.

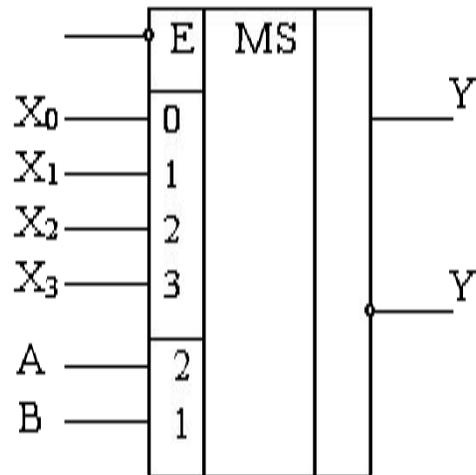
Дешифраторы входят в состав практически всех серий цифровых ИС и отличаются:

- числом выходов (полные и неполные дешифраторы);
- видом преобразования - в прямой (прямые выходы) или обратный (инверсные выходы) унитарный код;
- наличием или отсутствием стробирующего (управляющего) входа. Сигнал на этом входе разрешает или запрещает выполнение микросхемой операции дешифрирования;
- быстродействием, которое характеризуется средним временем задержки распространения сигнала от входа до выхода $t_{зд.р.ср}$;
- энергопотреблением; т.е. мощностью, потребляемой от источника питания.

Мультиплексор.

Мультиплексор – коммутатор сигналов с нескольких входов на один выход. С помощью мультиплексора осуществляется временное разделение информации поступающей по разным каналам.

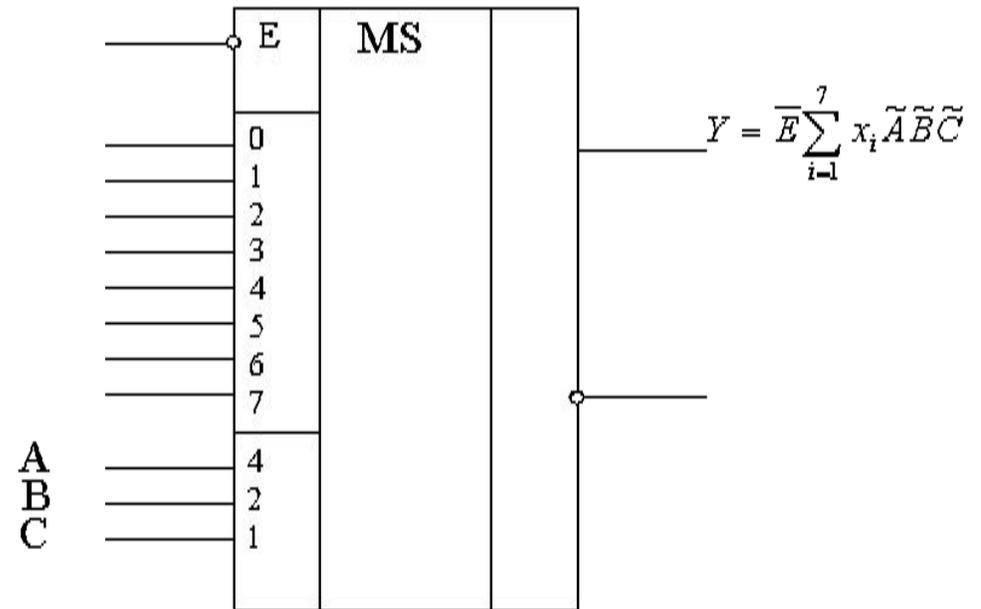
Мультиплексоры, выполненные на основе аналоговых двунаправленных ключей (по технологии КМОП), могут использоваться и как демультиплексоры. При построении многоканальных коммутаторов выходы таких микросхем (например, К564КП1) можно объединять (реализуется "монтажное ИЛИ").



К155КП7

$$Y = \bar{E}(x_0 \bar{A}\bar{B} + x_1 \bar{A}B + x_2 A\bar{B} + x_3 AB)$$

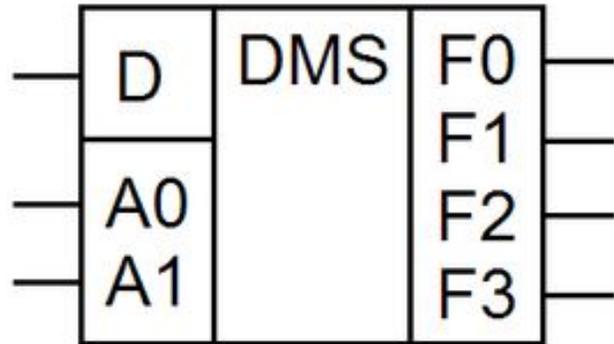
$$Y = E \sum_{i=1}^3 x_i \tilde{A}\tilde{B}$$



К155КП1

Демультимплексор

Демультимплексор — это логическое устройство, предназначенное для переключения сигнала с одного информационного входа на один из информационных выходов. Таким образом, демультимплексор в функциональном отношении противоположен [мультиплексору](#). На схемах демультимплексоры обозначают через **DMX** или **DMS**.



В случае ТТЛ логики для коммутации каналов применяются логические элементы "И". В КМОП-микросхемах широко применяются ключи на полевых транзисторах. Поэтому в них отсутствует понятие демультимплексора. Информационные входы и выход можно поменять местами, в результате чего мультиплексор может служить в качестве демультимплексора.

Если между числом выходов и числом адресных входов действует соотношение $n=2^m$ для двоичных демультимплексоров или $n=3^m$ для троичных демультимплексоров, то такой демультимплексор называют полным. Если $n < 2^m$ для двоичных демультимплексоров или $n < 3^m$ для троичных демультимплексоров, то демультимплексор называют неполным. Функции демультимплексоров сходны с функциями [дешифраторов](#).

Цифровые компараторы

Цифровым компаратором (англ. *Comparator*) называется устройство, предназначенное для сравнения двух двоичных чисел.

Компараторы определяют равенство чисел, а в случае неравенства — которое из чисел больше. При этом на выходах компаратора вырабатываются сигналы, показывающие результат сравнения кодов. Компараторы относятся к арифметическим устройствам.

Одноразрядный компаратор.

Простейшим компаратором является одноразрядный компаратор, который имеет два входа А и В, на которые подаются сравниваемые одноразрядные числа а и б, и три выхода результата сравнения $A > B$, $A = B$ и $A < B$ на которых формируются сигналы $y(a=b)$, $y(a > b)$ и $y(a < b)$.

