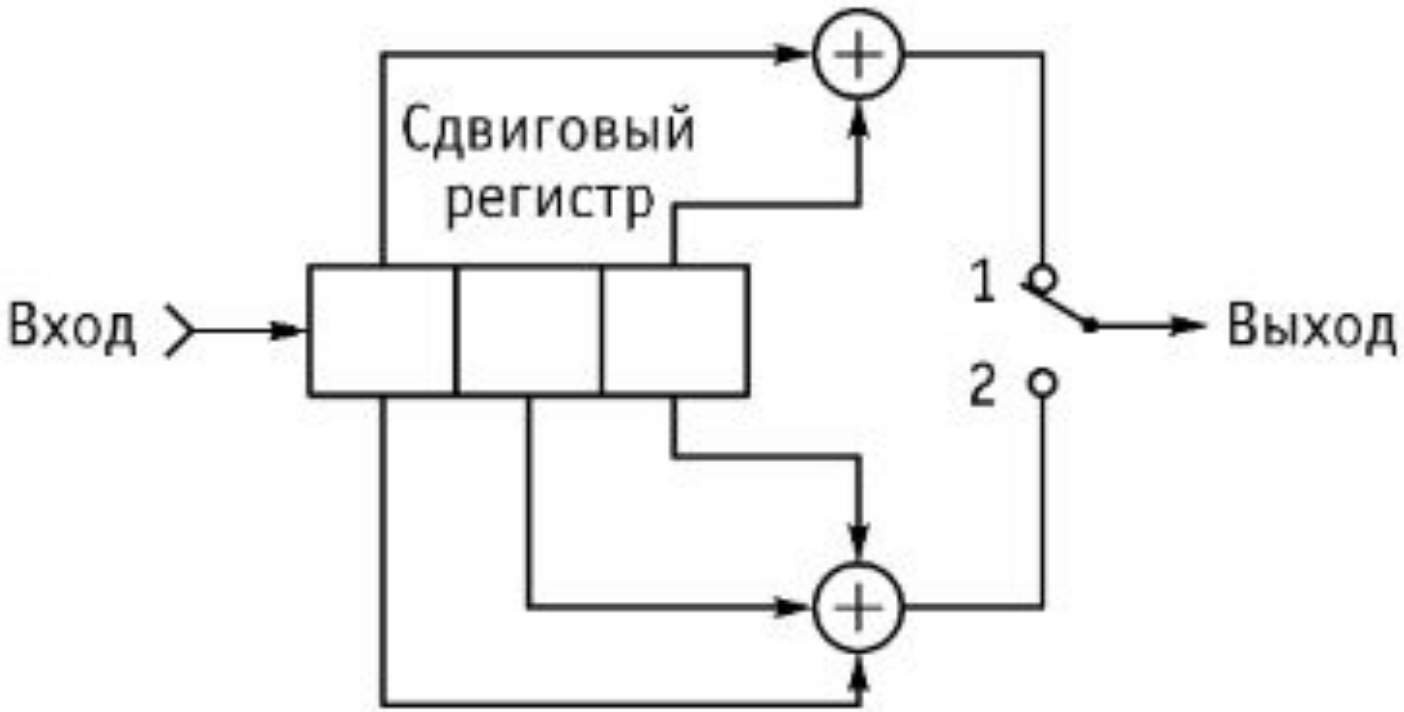
Сверточные коды

Другой класс корректирующих кодов, используемых в современном цифровом телевидении, – это сверточные коды, основанные на преобразовании входной бесконечной последовательности двоичных символов в выходную бесконечную последовательность двоичных символов, в которой на каждый символ входной последовательности приходится более одного символа.

Увеличение количества передаваемых двоичных символов при использовании сверточных кодов характеризуется относительной скоростью кода, иногда называемой просто скоростью кода,

$$R = \frac{Q_{вх}}{Q_{вых}} = \frac{k}{n}$$

Где $Q_{вх}$ и $Q_{вых}$ — скорости передачи двоичных символов на входе и выходе кодера соответственно, k — число бит входной последовательности, преобразуемых в n бит выходной последовательности.



Сверточный кодер

Кодер содержит трехразрядный сдвиговый регистр, на вход которого поступает входная последовательность двоичных символов.

На каждый такт биты в ячейках регистра сдвигаются на шаг вправо, причем очередной бит входной последовательности записывается в первую слева ячейку, а бит из крайней справа ячейки выбрасывается.

Выходы разрядов регистра подключены к входам двух сумматоров по модулю *2*.

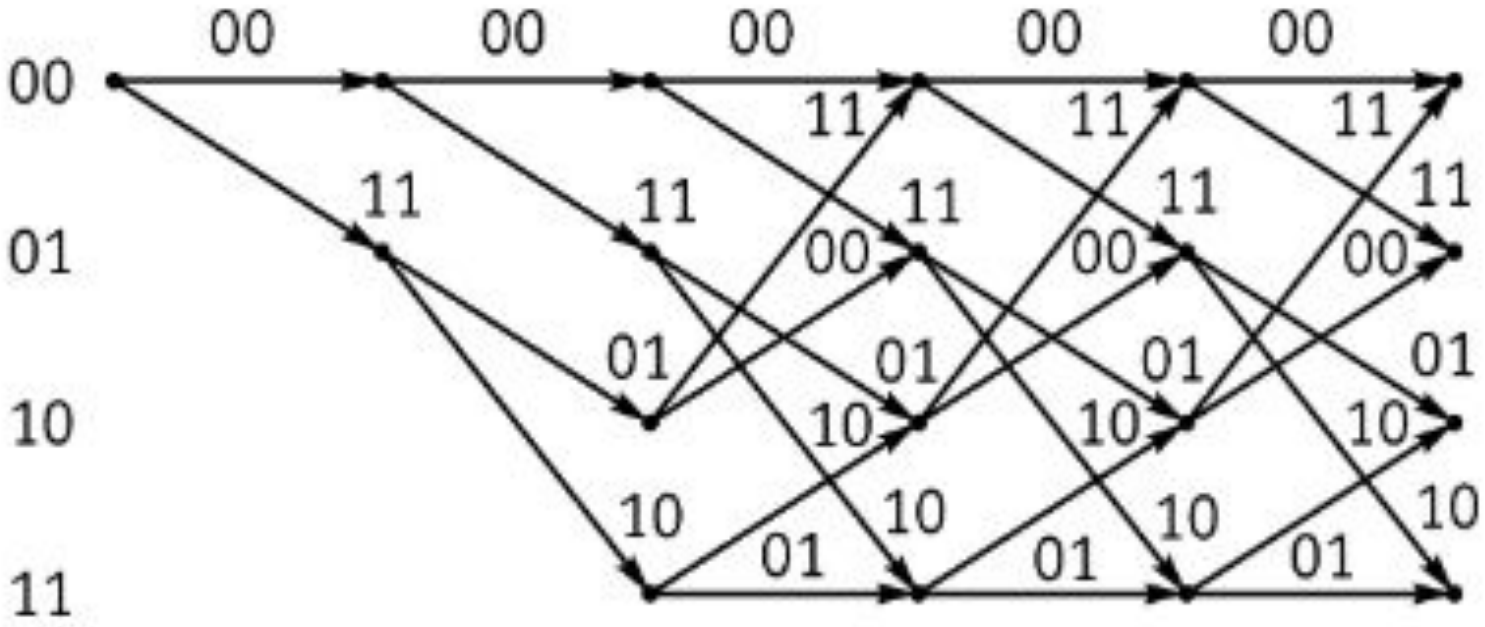
Выходная последовательность двоичных символов формируется с помощью коммутатора, который на каждый такт входной последовательности сначала передает на выход бит с верхнего сумматора (точка 1), а потом – бит с нижнего сумматора (точка 2).

Таким образом, на каждый бит входной последовательности формируются два бита выходной последовательности, то есть отно сительная скорость этого кода $R=1/2$.

Важный параметр сверточных кодов – кодовое ограничение, обозначаемое K.

Этот параметр показывает, сколько групп по k бит содержится в сдвиговом регистре и, следовательно, одновременно участвует в формировании бит выходной последовательности.

В рассматриваемом примере $k = 1$, $K = 3$.



Решетчатая диаграмма сверточного кода

Работа сверточного кодера поясняется решетчатой диаграммой.

Каждый двоичный символ входной последовательности преобразуется в пару двоичных символов выходной последовательности, определяемую двоичным символом входной последовательности и текущим состоянием кодирующего устройства.

Таких состояний может быть четыре: 00, 01, 10 и 11.

Каждому состоянию соответствует горизонтальный ряд узлов на диаграмме.

Из каждого узла, соответствующего текущему состоянию, выходят две ветви.

Верхняя (на решетчатой диаграмме) ветвь соответствует двоичному символу «0» входной последовательности, а нижняя ветвь – двоичному символу «1».

Пара цифр у каждой ветви показывает пару двоичных символов выходной последовательности, формируемых при данном переходе кодирующего устройства из одного состояния в другое.

Полученная структура переходов кодирующего устройства образует решетку, поэтому такие коды часто называются решетчатыми.

Если входная последовательность состоит из одних нулей, то и выходная последовательность также содержит только нули. Пусть входная последовательность содержит один единичный бит, а остальные – равные нулю:

…0 0 1 0 0 0 ….

С помощью структурной схемы кодера и решетчатой диаграммы построим выходную последовательность:

… 00 00 11 01 11 00 11 ….

Эта последовательность содержит 5 единиц, поэтому расстояние Хемминга между ней и последовательностью из одних нулей равно 5.

Изучение свойств рассматриваемого сверточного кода показывает, что расстояние Хемминга между выходными последовательностями, получающимися из различных входных последовательностей и не содержащими ошибок, оказывается не менее 5.

Расстояние между выходными последовательностями возрастает с уменьшением R и с увеличением K.

Исправление пакетных ошибок

Внешнее кодирование и перемежение

В системе внешнего кодирования для защиты всех 188 байт транспортного пакета (включая байт синхронизации) используется код Рида-Соломона.

В процессе кодирования к этим 188байтам добавляется 16проверочных байт.

При декодировании на приемной стороне это позволяет исправлять до восьми ошибочных байт в пределах каждого кодового слова длиной 204байта.

$\overline{\text{SYNC1}}$ или SYNCn 1 байт	Информационные данные 187 байт

$\overline{\text{SYNC1}}$ или SYNCn 1 байт	Информационные данные 187 байт	Проверочные данные 16 байт

Формирование пакетов данных с защитой от ошибок с помощью внешнего кода Рида-Соломона RS (204, 188)

Внешнее перемежение осуществляется путем изменения порядка следования байт в пакетах, защищенных от ошибок.

В соответствии со схемой, (слайд 18), перемежение выполняется путем последовательного циклического подключения источника и получателя данных к двенадцати ветвям, причем за одно подключение в ветвь направляется и из ветви снимается 1 байт данных.

В одиннадцати ветвях включены регистры сдвига, содержащие разное количество ячеек (каждая ячейка хранит байт данных) и создающие увеличивающуюся от ветви к ветви задержку.

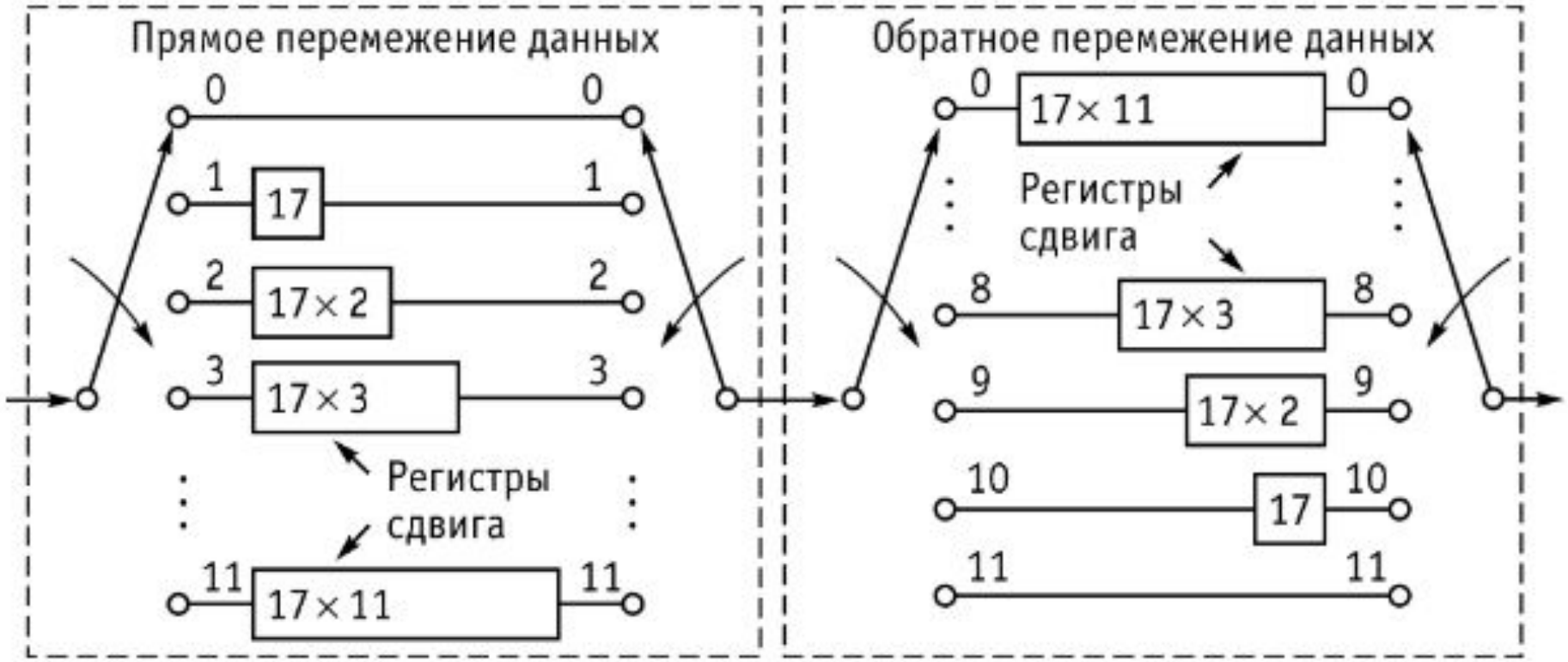
Входной и выходной ключи синхронизированы.

Предложенная схема не нарушает периодичность и порядок следования байт синхронизации.

Первый же синхробайт направляется в ветвь с номером 0, которая не вносит задержки.

После семнадцати циклов коммутации ключей через устройство пройдет 204 байта (12*17 = 204, что совпадает с длиной кодового слова, в которое превращается пакет данных после кодирования Рида-Соломона).

Следовательно, следующий байт синхронизации опять пройдет через ветвь с нулевой задержкой.



Структурная схема устройства внешнего перемежения данных

Перемежение является временным перемешиванием байт данных, в приемнике исходный порядок следования байт данных восстанавливается.

Полезным в перемежении является то, что длинные пакетные ошибки, обусловленные шумами и помехами в канале связи и искажающие последовательно идущие байты данных, в результате обратного перемежения в приемнике разбиваются на небольшие фрагменты и распределяются по разным кодовым словам кода Рида-Соломона.

В каждое кодовое слово попадает лишь малая часть пакетной ошибки, с которой легко справляется система обнаружения и исправления ошибок при сравнительно небольшом объеме проверочных данных.

Внутреннее кодирование

Внутреннее кодирование в системе вещания DVB-T основано на сверточном коде.

Оно принципиально отличается от внешнего, которое является представителем блоковых кодов.

При блоковом кодировании поток информационных символов делится на блоки фиксированной длины, к которым в процессе кодирования добавляется некоторое количество проверочных символов, причем каждый блок кодируется независимо от других.

При сверточном кодировании поток данных также разбивается на блоки, но гораздо меньшей длины, их называют кадрами информационных символов.

Обычно кадр включает в себя лишь несколько бит.

К каждому информационному кадру также добавляются проверочные символы, в результате чего образуются кадры кодового слова, но кодирование каждого кадра производится с учетом предыдущих информационных кадров.

Для этого в кодере всегда хранится некоторое количество кадров информационных символов, доступных для кодирования очередного кадра кодового слова (количество информационных символов, используемых в процессе сверточного кодирования, часто называют длиной кодового ограничения).

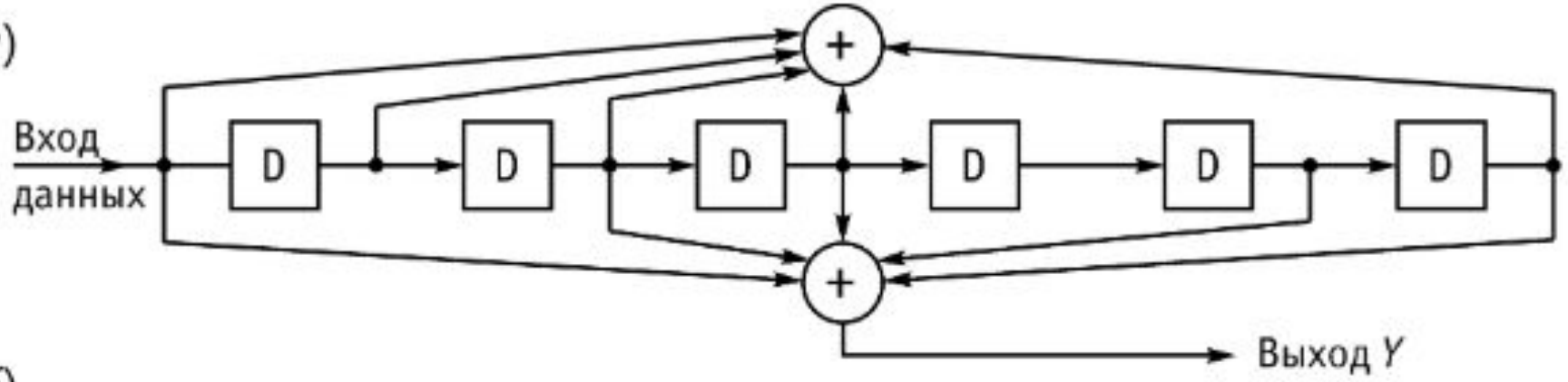
Формирование кадра кодового слова сопровождается вводом следующего кадра информационных символов.

Таким образом, процесс кодирования связывает между собой последовательные кадры.

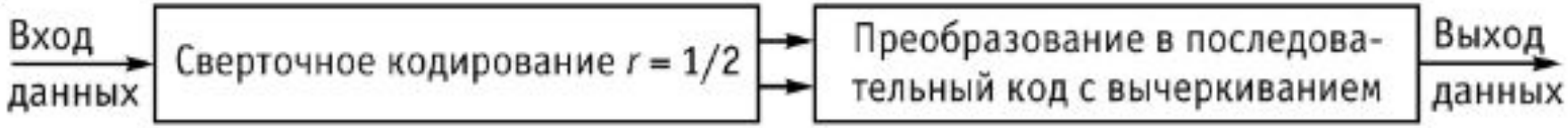
Скорость внутреннего кода, или отношение числа символов в информационном кадре к общему числу символов, передаваемых в одном кодовом кадре, может изменяться в соответствии с условиями передачи данных в канале связи и требованиями к скорости передачи данных.

Чем выше скорость кода, тем меньше его избыточность и тем меньше его способность исправлять ошибки в канале связи.

а)



б)



в)

r	Структура вычеркивания	Передаваемая последовательность
1/2	X: 1 Y: 1	X_1 Y_1
2/3	X: 10 Y: 11	X_1 Y_1 Y_2
3/4	X: 101 Y: 110	X_1 Y_1 Y_2 X_3
5/6	X: 10101 Y: 11010	X_1 Y_1 Y_2 X_3 Y_4 X_5
7/8	X: 1000101 Y: 1111010	X_1 Y_1 Y_2 X_3 Y_4 X_5 Y_6 X_7

Схема внутреннего кодирования:

а) структурная схема устройства сверточного кодирования со скоростью $R=1/2$;

б) кодирование с вычеркиванием;

в) таблица кодирования

В системе DVB-T внутреннее кодирование с изменяемой скоростью строится с использованием базового кодирования со скоростью 1/2.

Основу базового кодера представляют собой два цифровых фильтра с конечной импульсной характеристикой, выходные сигналы которых X и Y формируются путем сложения по модулю двух сигналов, снятых с разных точек линии задержки в виде регистра сдвига из шести триггеров (слайд 24).

Входные данные последовательно вводятся в регистр сдвига, а из выходных сигналов фильтров после преобразования в последовательную форму создается цифровой поток, в котором биты следуют друг за другом в два раза чаще, чем на входе (скорость такого кода равна 1/2, так как на каждый входной бит приходится два выходных).