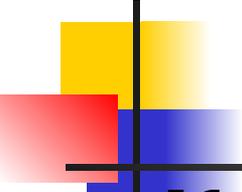


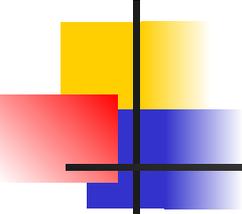
# АРХИТЕКТУРА КОМПЬЮТЕРНЫХ СИСТЕМ



# Память

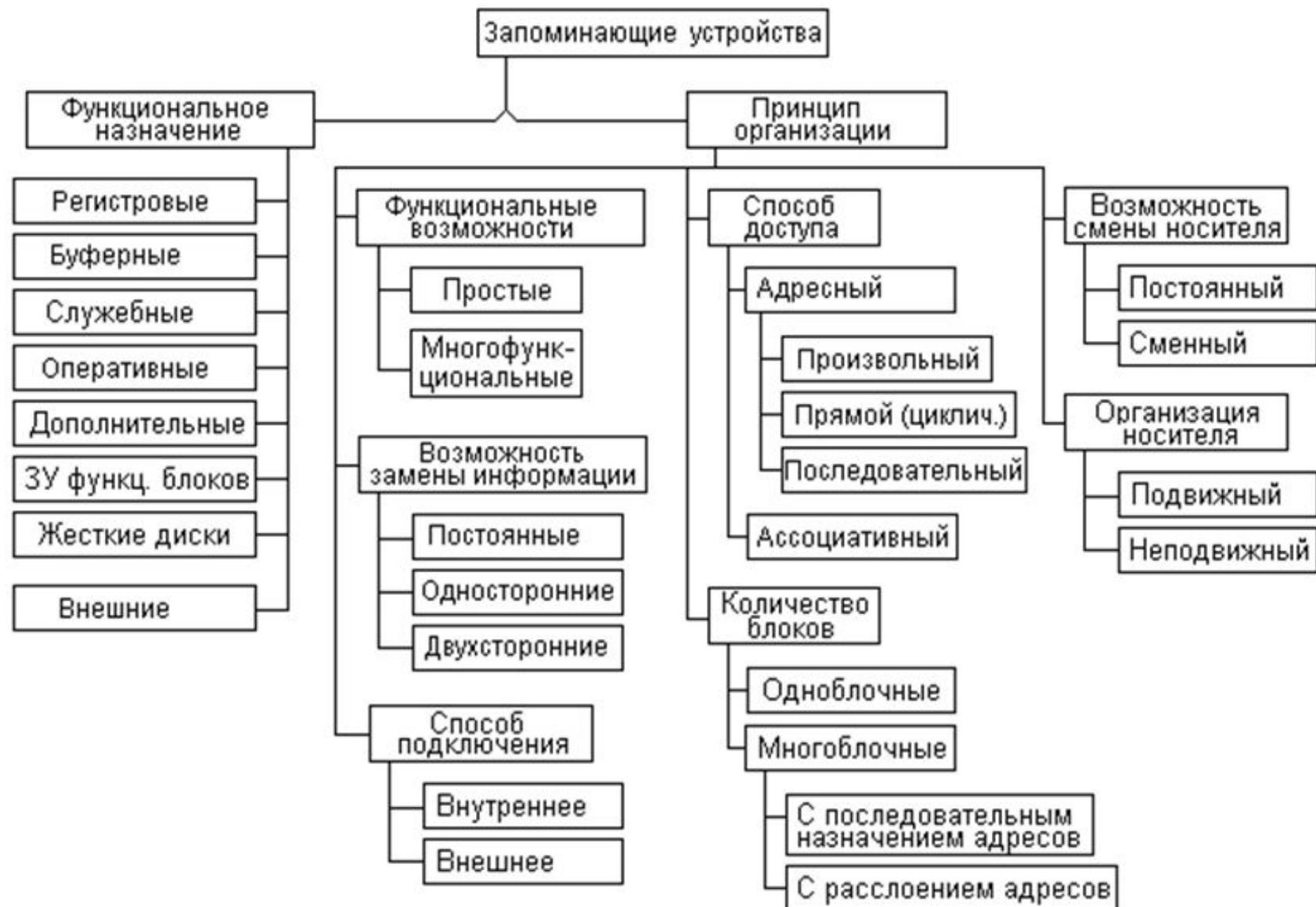
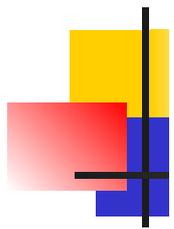
- 
- **Компьютерная пámять** (*устройство хранения информации, запоминающее устройство*) — часть вычислительной машины, физическое устройство или среда для хранения данных, используемых в вычислениях, в течение определённого времени.

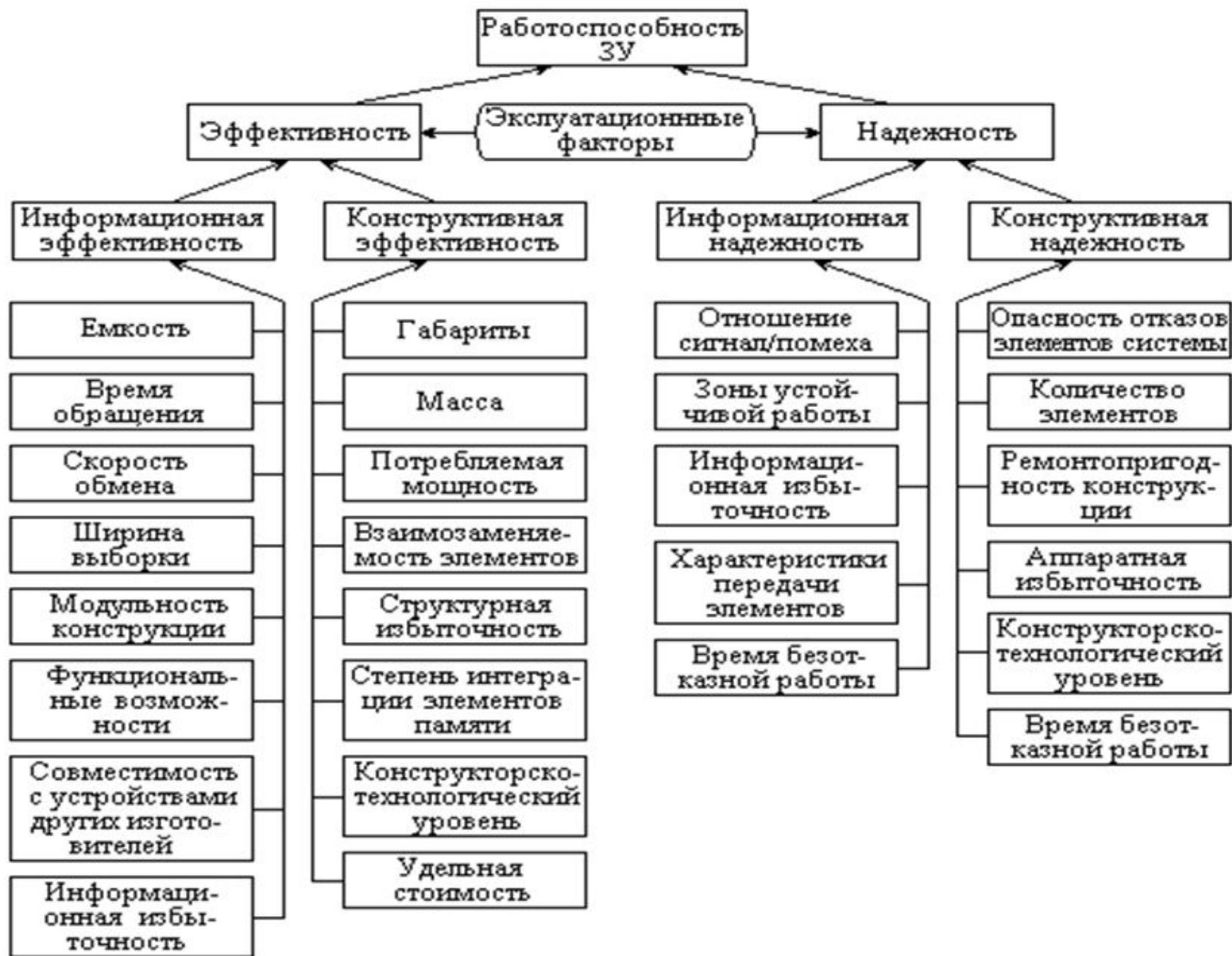
# Классификация памяти



---

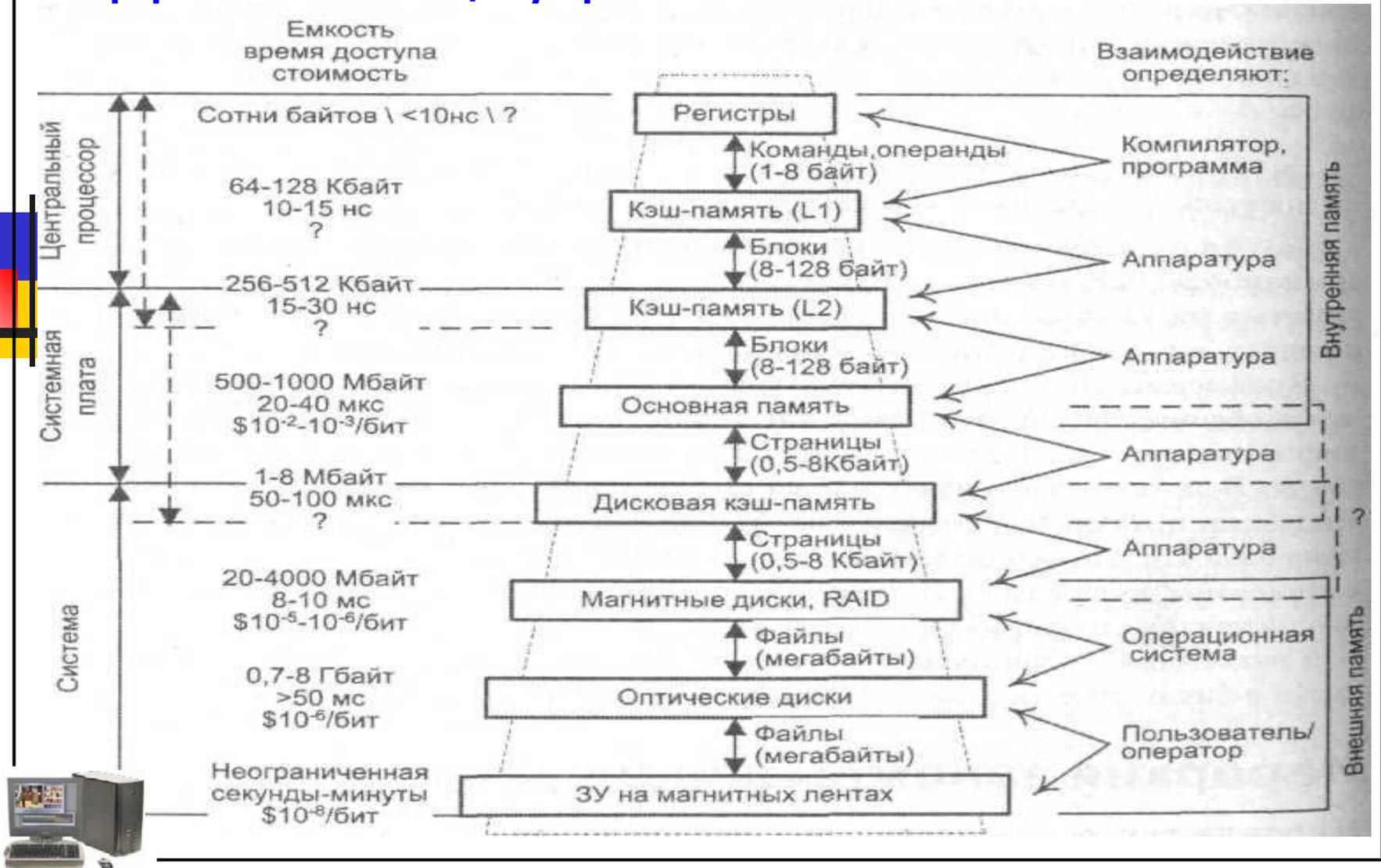
- По доступным операциям с данными
- По энергозависимости
- По порядку выборки
- По назначению
- По организации программно доступного адресного пространства
- По удалённости и доступности для центрального процессора
- По факту доступности для центрального процессора
- По организации хранения данных и алгоритму доступа к ним

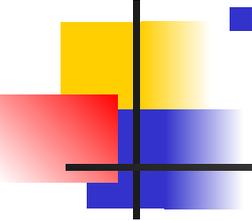




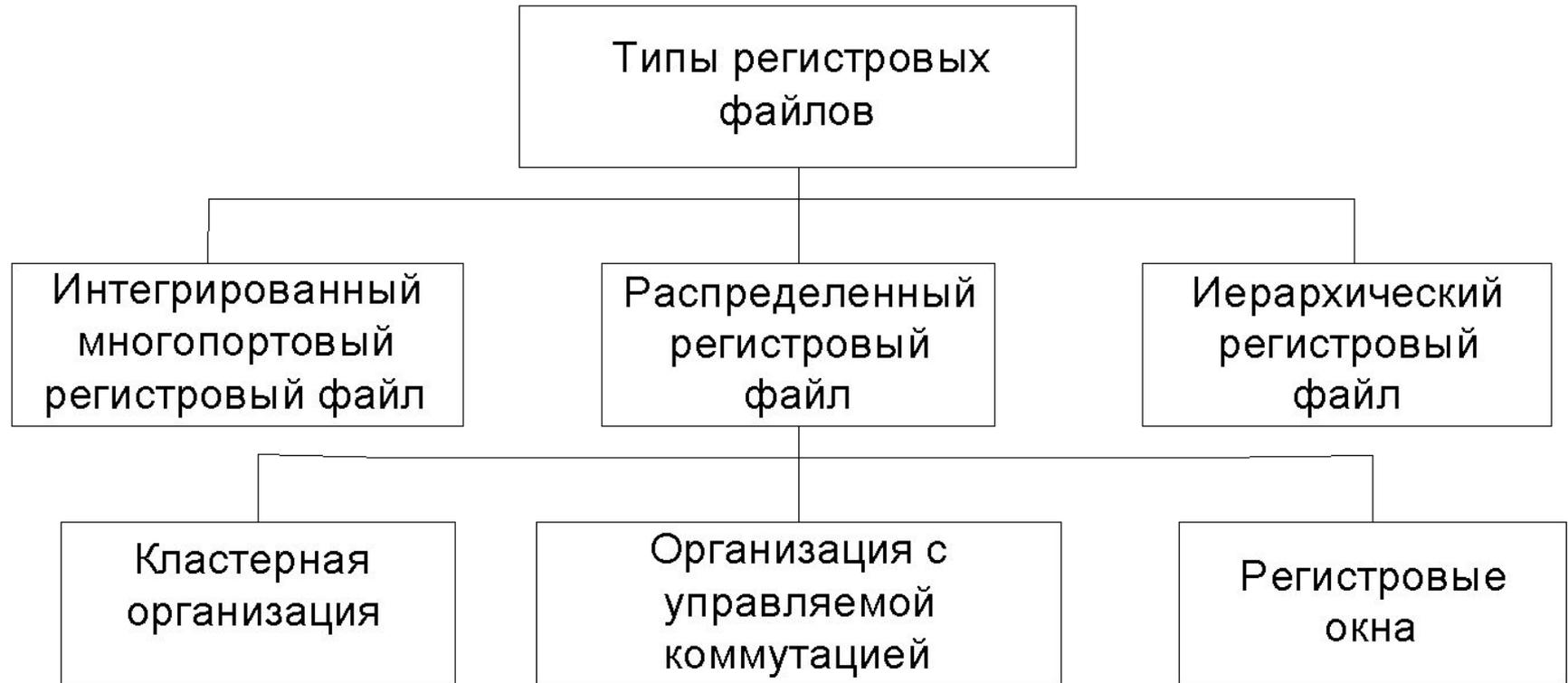
# Иерархия запоминающих устройств

## Иерархия запоминающих устройств

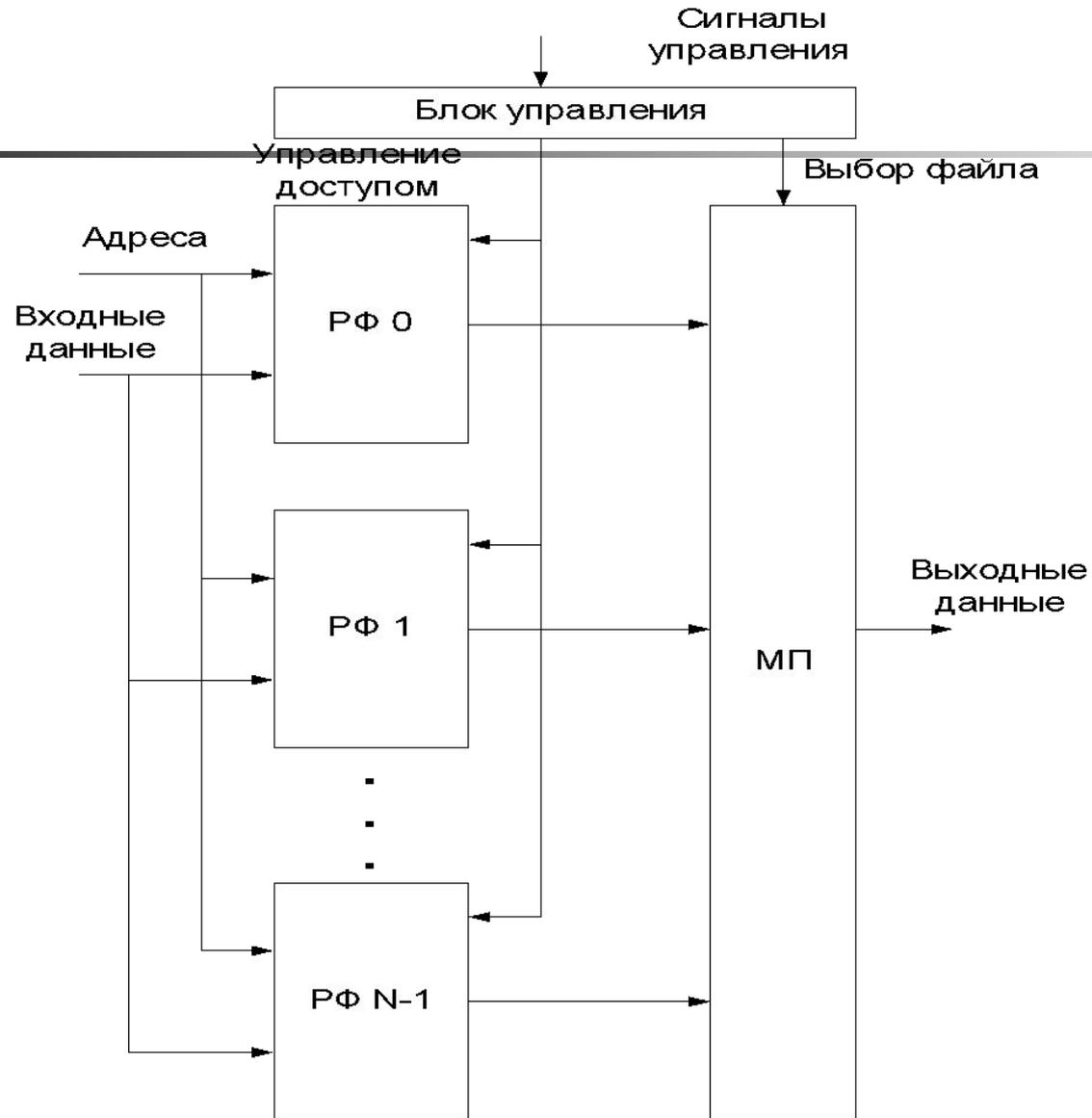


- 
- **Регистр процессора** — сверхбыстрая оперативная память (СОЗУ) внутри процессора, предназначенная прежде всего для хранения промежуточных результатов вычисления — РОН (регистр общего назначения) или содержащая данные, необходимые для работы процессора — смещения базовых таблиц, уровни доступа и т. д. (специальные регистры)

# Регистровый файл процессора



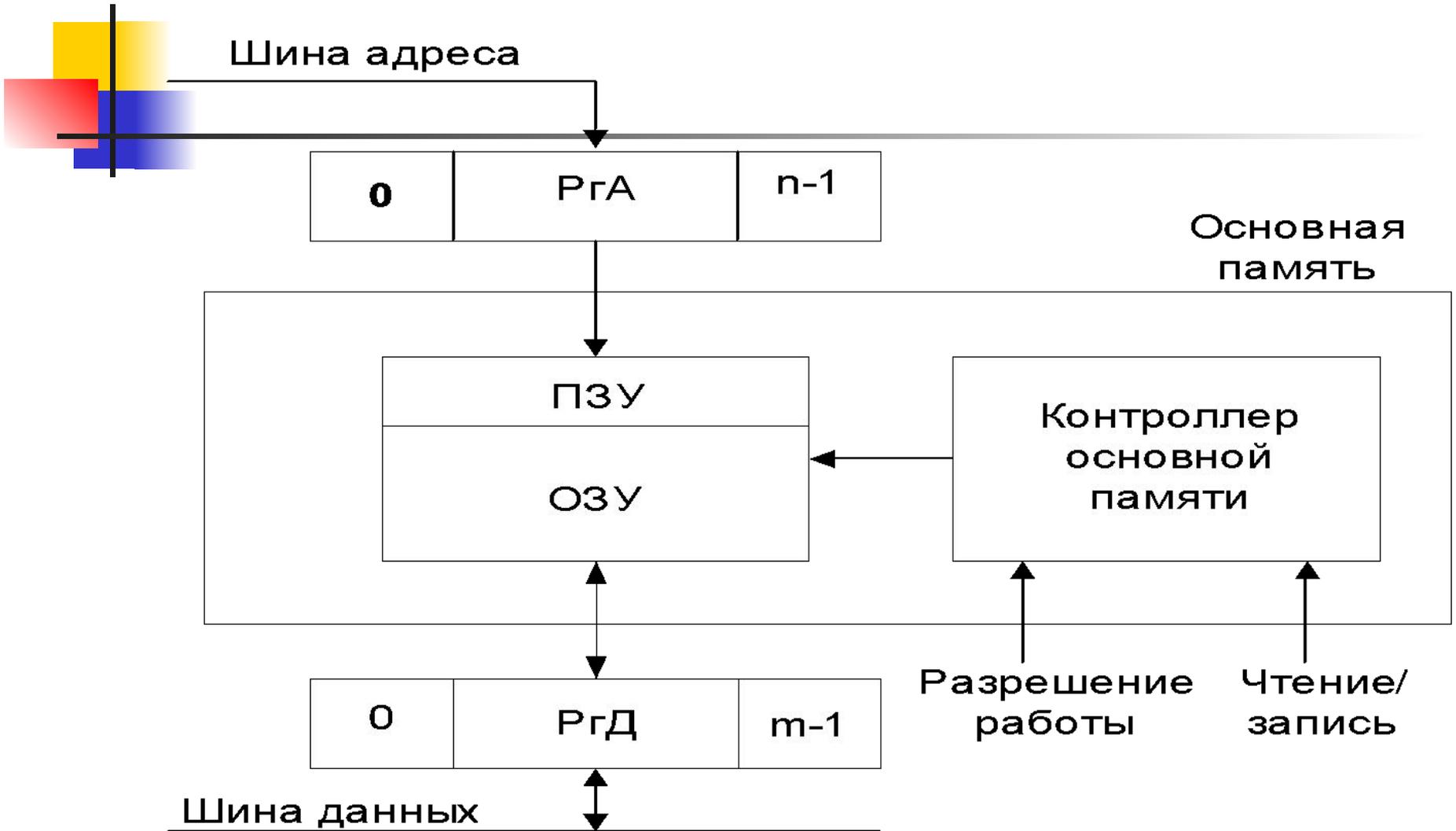
# Распределенный регистровый файл с оконной организацией



# Основная память

- **Ячейка пámяти** — минимальный адресуемый элемент запоминающего устройства ЭВМ. Ячейки памяти могут иметь разную ёмкость (число разрядов, длину). Современные запоминающие устройства обычно имеют размер ячейки памяти равным одной из степеней двойки: 8 бит, 16 бит, 32 бита, 64 бита. В ранних ЭВМ использовались и более экзотические размерности, например 39(БЭСМ-1) или 48(БЭСМ-6).

# Структура основной памяти





**Рис. 3. Один из классических вариантов взаимодействия с подсистемой памяти**

# Основная память

## ▣ Статические запоминающие устройства

Статическая память позволяет достичь наибольшего быстродействия, обеспечивая время доступа в единицы и даже десятые доли наносекунд, что и обуславливает ее использование, главным образом, в высших ступенях памяти – кэш-памяти всех уровней.

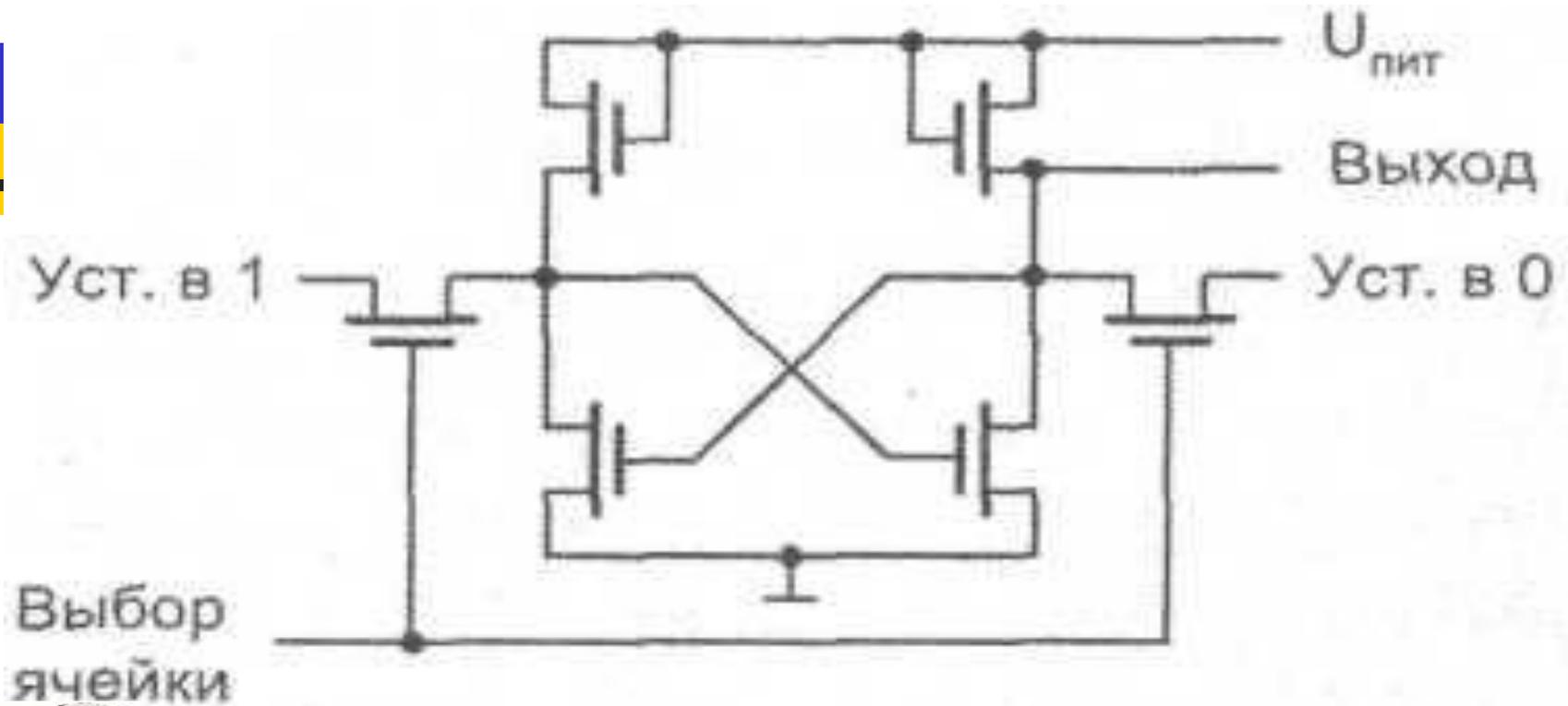
Главными недостатками статической памяти являются ее относительно высокие стоимость и энергопотребление.



# Основная память

## □ Оперативные запоминающие устройства

### Запоминающий элемент статического ОЗУ



# Основная память

## □ Динамические запоминающие устройства

Недостатки, связанные с необходимостью регенерации информации в таких ЗУ и относительно невысоким их

быстродействием, компенсируются другими показателями: малыми размерами элементов памяти и, следовательно, большим объемом микросхем этих ЗУ, а также низкой их стоимостью.



# Основная память

## □ Оперативные запоминающие устройства

### Запоминающий элемент динамического ОЗУ

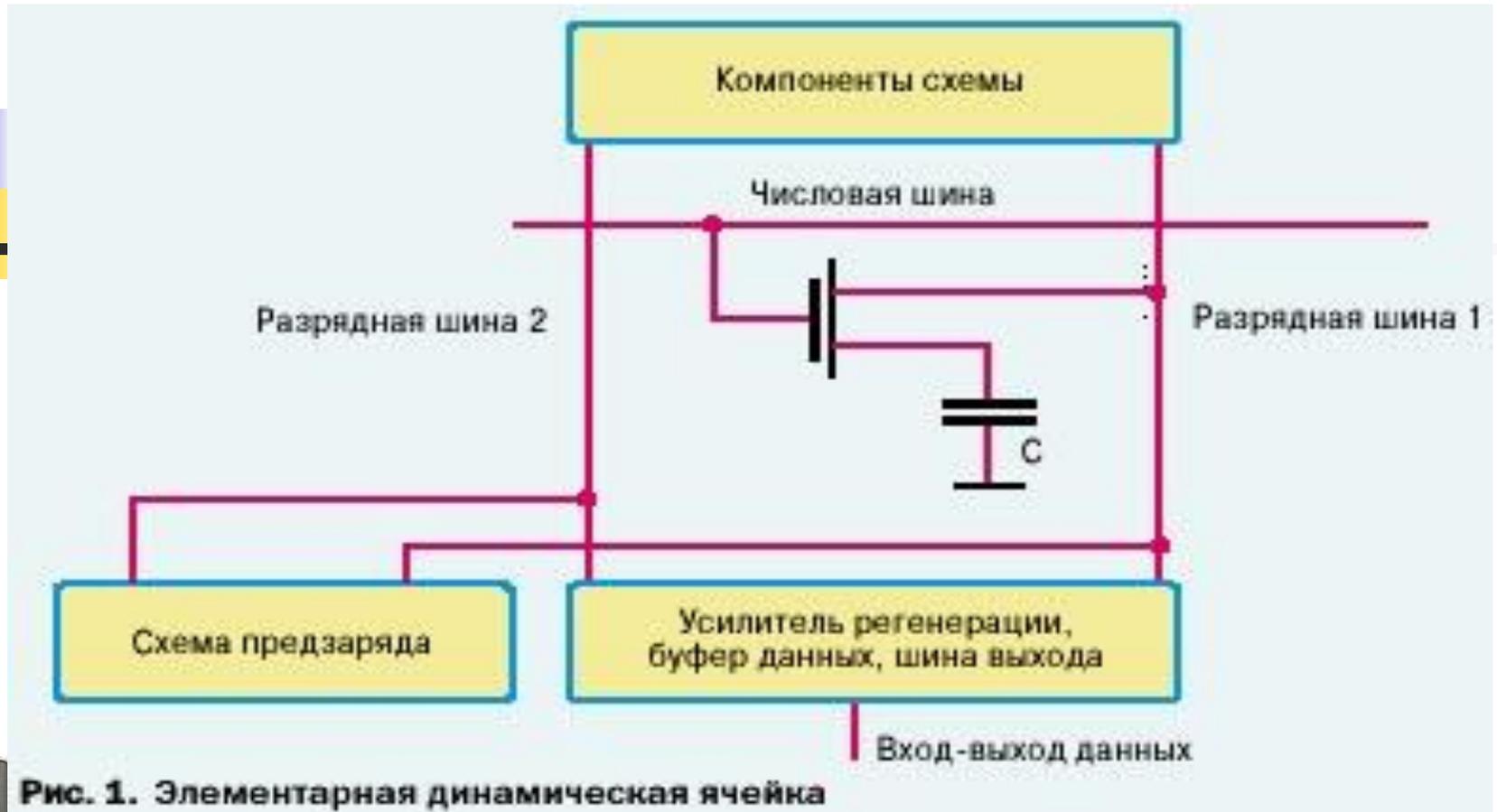


Рис. 1. Элементарная динамическая ячейка



# Адресация памяти

## Адресация может быть:

- *абсолютная* — указывается прямой адрес ячейки памяти.
- *сегментная* — указывается адрес относительно начала сегмента, в случае, если сегменты отсутствуют или совпадают, эквивалентна абсолютной.
- *относительная* — указывается смещение относительно какого-либо значения.
- *косвенная* — указывается адрес ячейки, содержащей адрес необходимой ячейки.
- *индексная* — указывается адрес начала массива, размер элемента и порядковый номер элемента в массиве.
- *непосредственная* — указывает на определённое число (Например: `mov A,#50H` - записать число 50H в аккумулятор).
- *регистровая* — указывает на определённый регистр РОН (регистры общего назначения).

# Регенерация информации в динамических ЗУ

В различных типах динамической памяти применяются три основных метода регенерации:

- одним сигналом RAS (ROR — RAS Only Refresh);
- сигналом CAS, предваряющим сигнал RAS (CBR — CAS Before RAS);
- автоматическая регенерация (SR — Self Refresh).

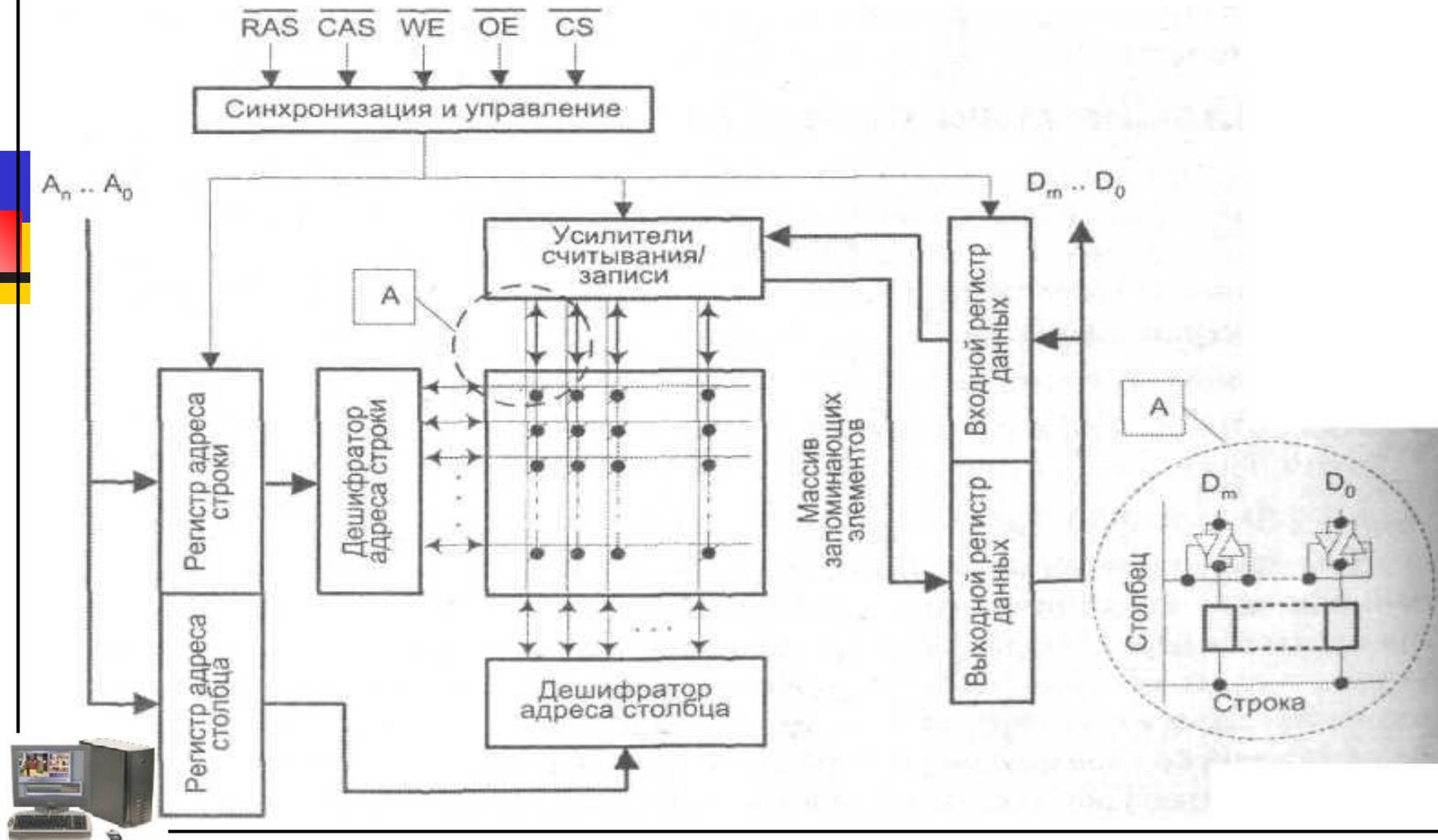
# Логическая организация микросхемы памяти



# Основная память

## □ Организация микросхем памяти

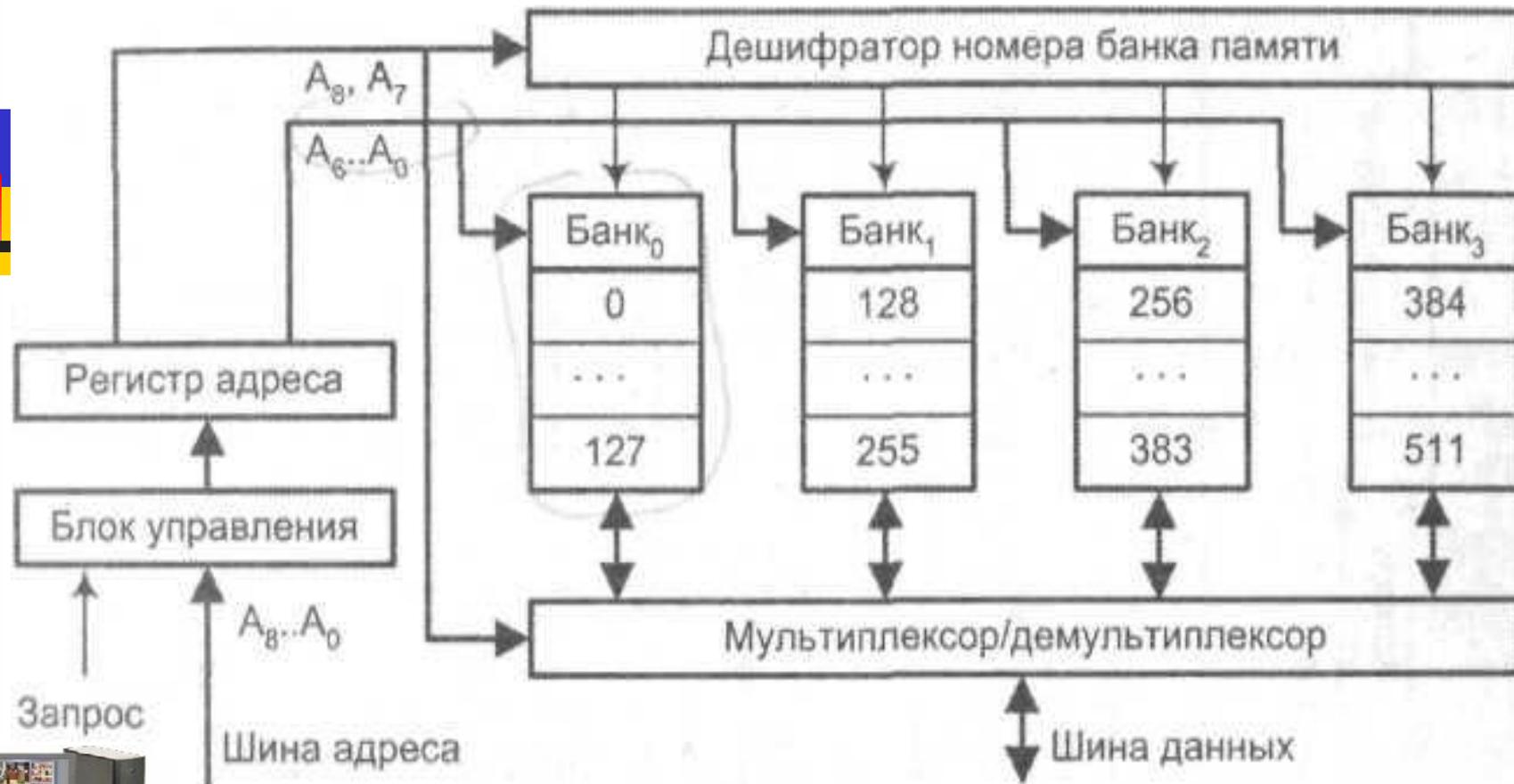
### Структура микросхемы памяти



# Основная память

## □ Блочная организация основной памяти

### Структура основной памяти на основе блочной схемы



# Основная память

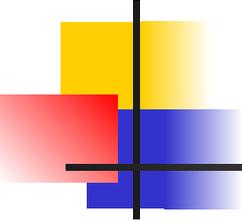
## □ Оперативные запоминающие устройства

### Режимы доступа к данным микросхемы

- последовательный;
- конвейерный;
- регистровый;
- страничный;
- пакетный;
- удвоенной скорости.



# Динамические ЗУ с произвольным доступом

- 
- 
- Асинхронная динамическая память DRAM
  - Синхронная динамическая память
  - Синхронная динамическая память DDR SDRAM (DDR2, DDR3)

# Реализация DDR3-памяти

Частота ядра 100 МГц

Частота буфера ввода/вывода 400 МГц

Частота вывода данных 800 МГц



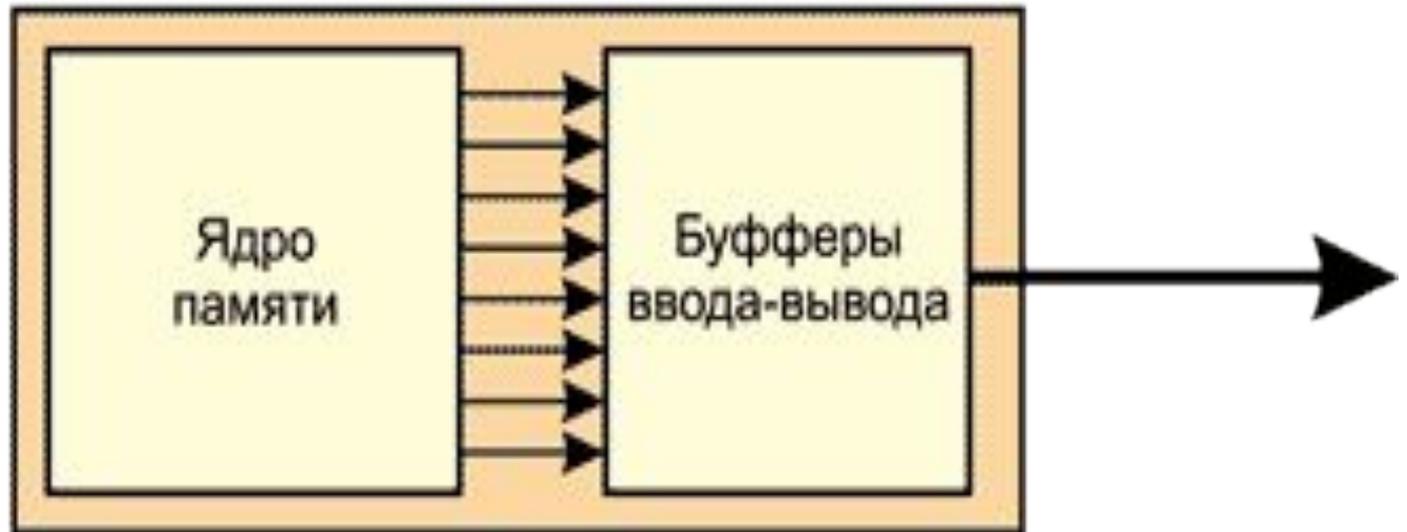
Core Freq.



Clock Freq.



Data Freq.

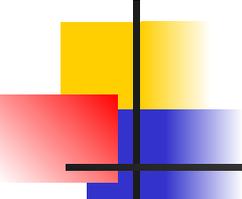


# Различные корпуса DRAM

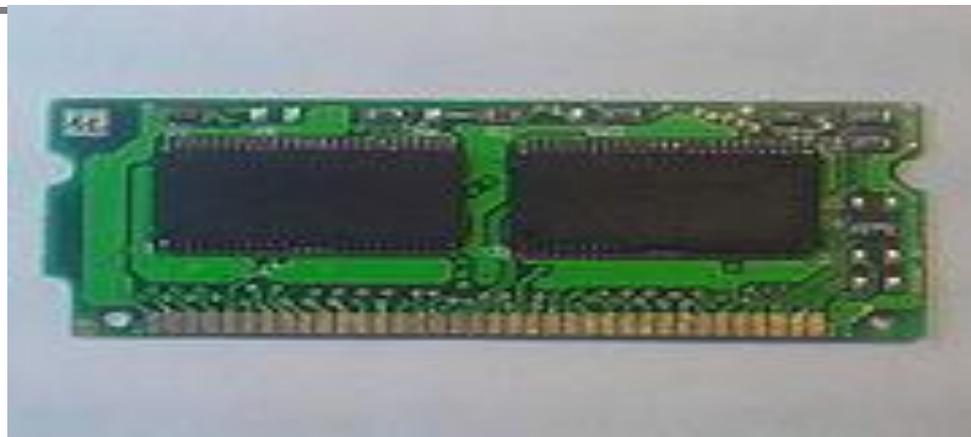
Сверху вниз:  
DIP, SIPP, SIMM (30-контактный),  
SIMM (72-контактный),  
DIMM (168-контактный),  
DIMM (184-контактный, DDR)



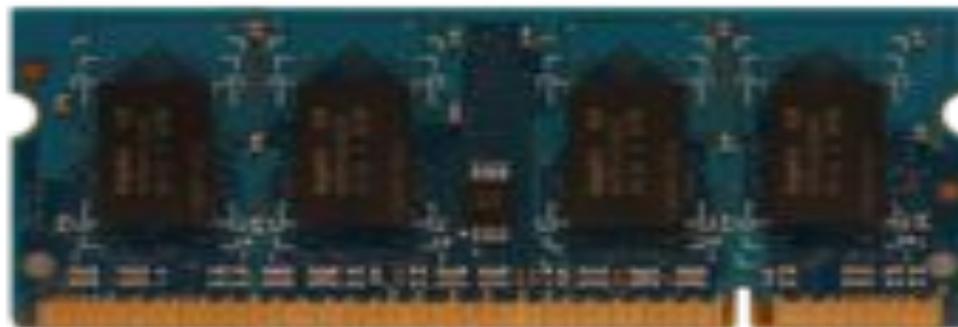
# Различные корпуса DRAM



**Модуль SDRAM в  
72-контактном корпусе  
SO-DIMM.**



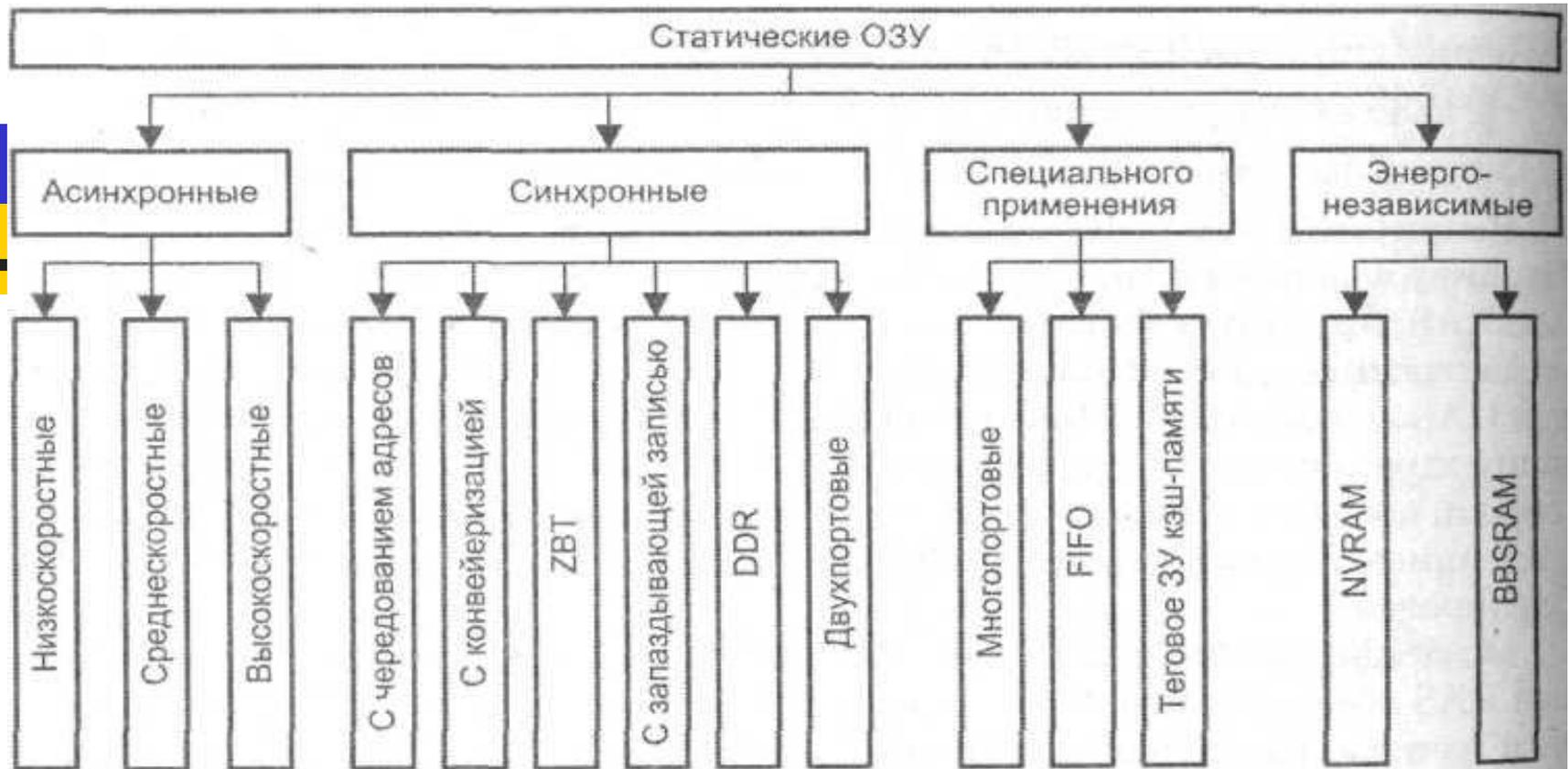
**Модуль DDR2 в  
204-контактном корпусе  
SO-DIMM**



# Основная память

## □ Оперативные запоминающие устройства

### Виды статических ОЗУ



# Основная память

## □ Оперативные запоминающие устройства

Классификация динамических ОЗУ: а — микросхемы для основной памяти; б — микросхемы для видеоадаптеров



# Понятие виртуальной памяти

- Страничная организация памяти
- Сегментно-страничная организация памяти
- Организация защиты памяти

