

Дисциплина «Схемотехника»

ТЕМА: «Цифровые микроэлектронные
устройства комбинационного типа»

Сицко Александр Леонидович,
доцент кафедры ИСиТ, кандидат технических наук

Содержание

- Основные положения.
- Логические элементы: инвертор (логический элемент НЕ), конъюнктор (логический элемент И), дизъюнктор (логический элемент ИЛИ), логический элемент Шеффера (элемент И-НЕ), логический элемент Пирса (элемент ИЛИ-НЕ), логический элемент «исключающее ИЛИ».
- Методика синтеза комбинационных цифровых устройств.

К цифровым микроэлектронным устройствам комбинационного типа также относятся:

- Шифраторы и дешифраторы.
- Мультиплексоры и демультимплексоры.
- Сумматоры и вычитатели.
- Программируемые логические матрицы конъюнкций и дизъюнкций.

Основные положения.

В общем случае комбинационное цифровое устройство (КЦУ) может иметь $n \geq 1$ входов и $m \geq 1$ выходов. Если информационные значения входных сигналов обозначить как $x_i (i = \overline{1, n})$, а выходных сигналов – $y_j (j = \overline{1, m})$, то на каждом выходе КЦУ формируется некоторая булева функция

$$y_j = f_j(x_1, x_2, \dots, x_n), j = \overline{1, m}.$$

Указанная запись говорит о том, что любому набору значений входных

переменных $x_i (i = \overline{1, n})$ такого устройства, поданному в произвольный

*момент времени, **однозначно** соответствует набор значений*

переменных $y_j (j = \overline{1, m})$ на его выходах.

Исходными данными для проектирования цифрового устройства комбинационного типа являются его функциональное описание и требования к основным электрическим параметрам. Функциональное описание комбинационного устройства обычно дается в виде таблицы истинности или алгебраического выражения.

Основные положения.

На основе функционального описания *синтезируют структурную схему минимальной сложности*, после чего разрабатывают схему электрическую принципиальную на заданной или выбранной элементной базе.

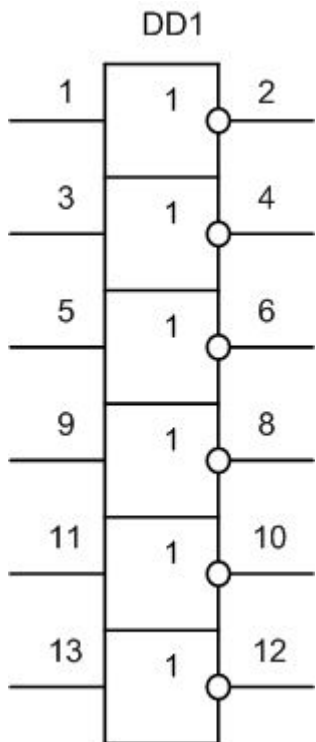
При выборе оптимального варианта цифрового устройства (например, по критерию сложности), в том числе и комбинационного, *необходимо учитывать ограничения, которые накладываются характеристиками реальных логических элементов:*

- *к выходу всякого реального логического элемента можно подключить лишь ограниченное число входов других элементов;*
- *общее число входов логического элемента ограничено;*
- *конечное время распространения сигнала в логических элементах может в отдельных случаях привести к нарушению работоспособности цифрового устройства.*

Логические элементы.

Логические элементы являются *простейшими комбинационными цифровыми устройствами* и выполняют элементарные логические операции над двоичными переменными.

Инвертор (логический элемент НЕ) содержит один вход и один выход и реализует логическую функцию “инверсия” (логическое отрицание) $y = \bar{x}$.



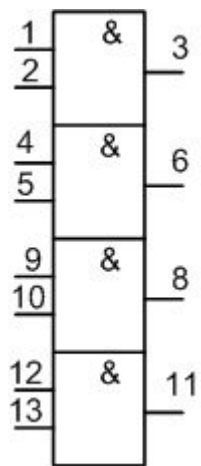
DD1: К555ЛН1, 533ЛН1, 530ЛН1, КР531ЛН1, КР1531ЛН1, КР1533ЛН1

Таблица – Подключение выводов, не несущих логическую информацию

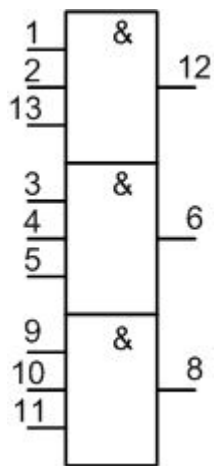
Обозначение микросхемы	Номер выводов	
	Питание	Общий
К555, 533, 530, КР531, КР1531, КР1533: ЛА1, ЛА2, ЛА3, ЛА4, ЛА9, ЛА10, ЛА12, ЛА13, ЛИ1, ЛИ2, ЛИ3, ЛИ4, ЛИ6, ЛН1, ЛН2, ЛЛ1, ЛЕ1, ЛЕ4, ЛП3, ЛП5, ЛП12, ЛР4, ЛР11, ЛР13, ТЛ2, ТМ2, ТВ6, ИР8, ИМ5	14	7

Логические элементы.

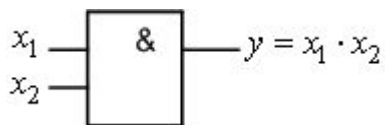
Конъюнктор (логический элемент И) содержит $n \geq 2$ входов и один выход и реализует булеву функцию “конъюнкция” $y = \prod_{i=1}^n x_i = x_1 x_2 \dots x_n$. Выходной сигнал конъюнктора принимает значение $y = 1$ тогда и только тогда, когда на все его входы одновременно поданы сигналы $x_i = 1 (i = \overline{1, n})$, а если хотя бы на один из входов подан сигнал $x_i = 0$, то на выходе также будет сигнал $y = 0$.



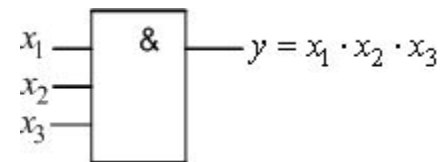
K555ЛИ1



K555ЛИ3



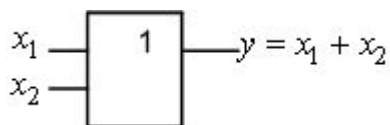
№	x_1	x_2	y
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	1



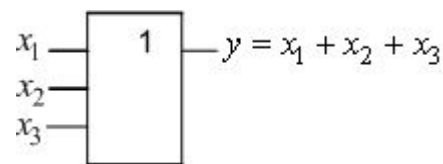
№	x_1	x_2	x_3	y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Логические элементы.

Дизъюнктор (логический элемент ИЛИ) содержит $n \geq 2$ входов и один выход и реализует булеву функцию “дизъюнкция” $y = \sum_{i=1}^n x_i = x_1 + x_2 + \dots + x_n$.
 Выходной сигнал дизъюнктора принимает значение $y = 1$ тогда, когда хотя бы на один из его входов подан сигнал $x_i = 1$, и значение $y = 0$, когда одновременно на все входе поданы сигналы $x_i = 0 (i = \overline{1, n})$.



№	x_1	x_2	y
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	1



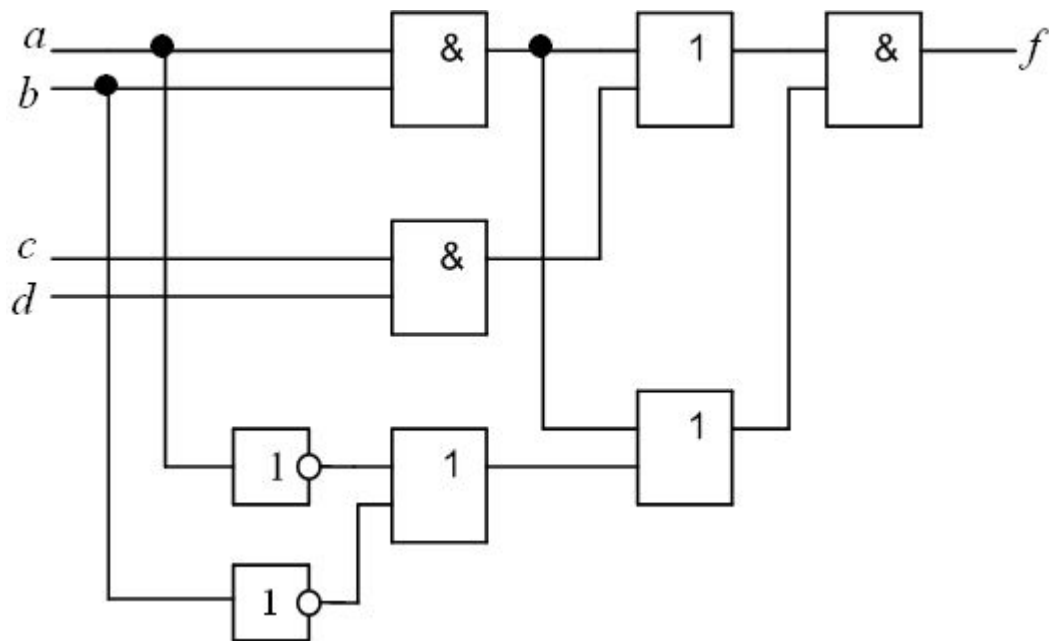
№	x_1	x_2	x_3	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1



Логические элементы И, ИЛИ, НЕ образуют булевый базис.

Логические элементы.

Задание 1: Найдите булеву функцию f , реализуемую комбинационной схемой.

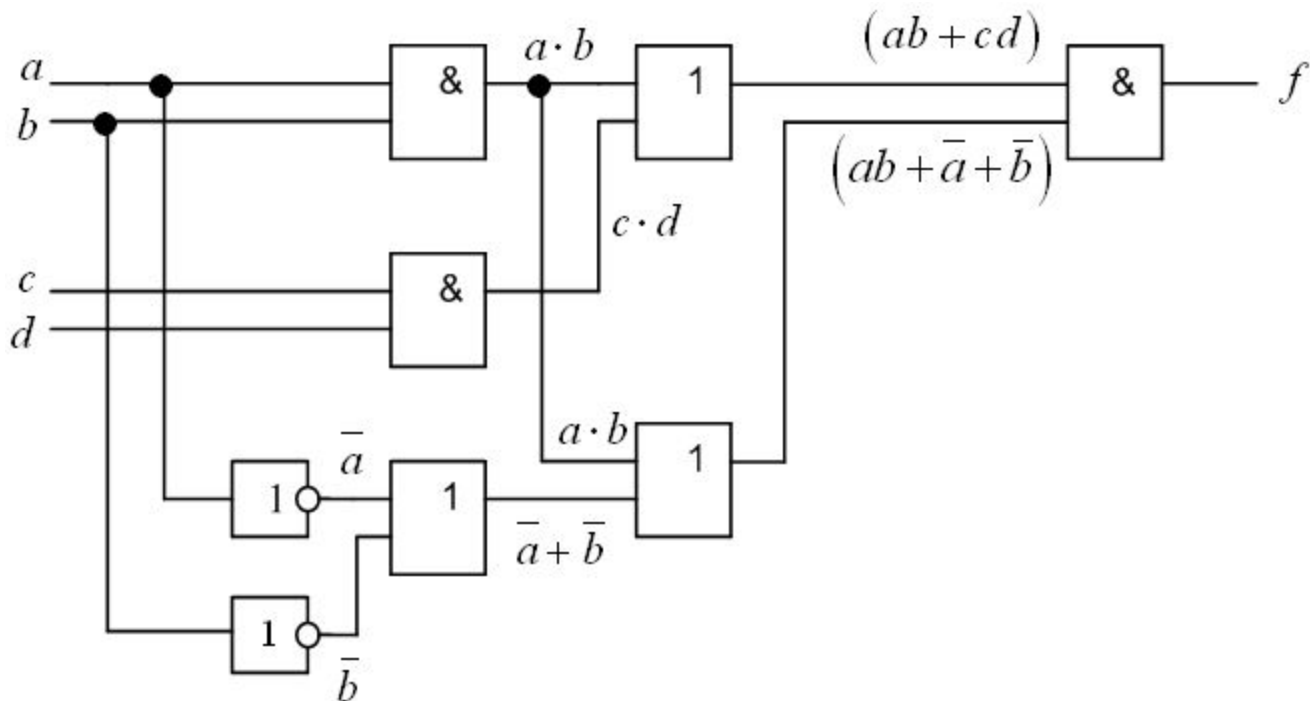


Ответы для задания 1: 1. $f = (ab + cd)(cd + \bar{a} + \bar{b})$.

2. $f = (ab + cd)(ab + \bar{a} + \bar{b})$. 3. $f = (cb + cd)(ab + \bar{a} + \bar{b})$.

Логические элементы.

Решение задания 1: Найдите булеву функцию f , реализуемую комбинационной схемой.



Правильный ответ на задание 1: 2. $f = (ab + cd)(ab + \bar{a} + \bar{b})$.

Логические элементы.

Логический элемент Шеффера (логический элемент И-НЕ) содержит $n \geq 2$ входов и один выход и реализует булеву функцию “штрих Шеффера” (логическую

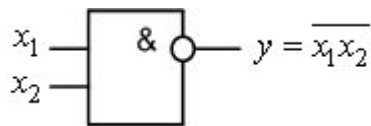
функцию И-НЕ)
$$y = \overline{\prod_{i=1}^n x_i} = \overline{x_1 x_2 \dots x_n} = \sum_{i=1}^n \bar{x}_i = \bar{x}_1 + \bar{x}_2 + \dots + \bar{x}_n.$$

Когда на все входы элемента Шеффера одновременно поданы сигналы

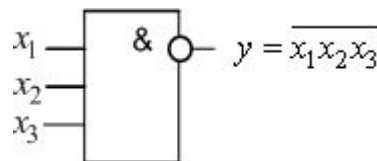
$x_i = 1 (i = \overline{1, n})$, на его выходе формируется сигнал $y = 0$; если же хотя бы на один из входов подан сигнал $x_i = 0$, то на выходе формируется сигнал $y = 1$



Логический элемент И-НЕ обладает функциональной полнотой.



№	x_1	x_2	y
0	0	0	1
1	0	1	0
2	1	0	0
3	1	1	0



№	x_1	x_2	x_3	y
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	0

Логические элементы.

Логический элемент Пирса (логический элемент ИЛИ-НЕ) содержит $n \geq 2$ входов и один выход и реализует булеву функцию “стрелка Пирса” (логическую

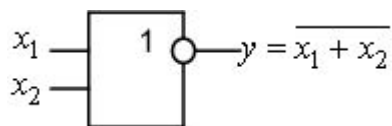
функцию ИЛИ-НЕ) $y = \sum_{i=1}^n x_i = x_1 + x_2 + \dots + x_n = \overline{\prod_{i=1}^n \bar{x}_i} = \bar{x}_1 \cdot \bar{x}_2 \cdot \dots \cdot \bar{x}_n$.

Когда на все входы элемента ИЛИ-НЕ одновременно поданы сигналы

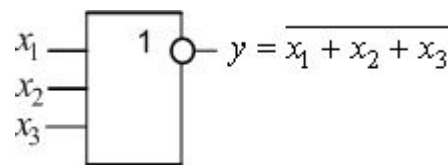
$x_i = 0 (i = \overline{1, n})$, на его выходе формируется сигнал $y = 1$; если же хотя бы на один из входов подан сигнал $x_i = 1$, то на выходе формируется сигнал $y = 0$.



Логический элемент ИЛИ-НЕ обладает функциональной полнотой.



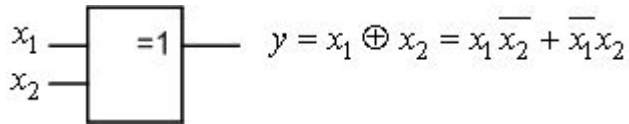
№	x_1	x_2	y
0	0	0	1
1	0	1	0
2	1	0	0
3	1	1	0



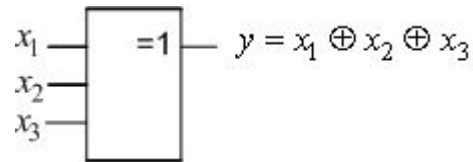
№	x_1	x_2	x_3	y
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	0

Логические элементы.

Логический элемент “исключающее ИЛИ” содержит $n \geq 2$ входов и один выход и реализует булеву функцию “исключающее ИЛИ” (сложение по модулю 2) $y = x_1 \oplus x_2 \oplus \dots \oplus x_n$. Выходной сигнал элемента “исключающее ИЛИ” принимает значение $y = 1$ тогда, когда сигналы $x_i = 1$ поданы на *нечетное количество входов*.



№	x_1	x_2	y
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0



$$\begin{aligned}
 y &= x_1 \oplus x_2 \oplus x_3 = \\
 &= \overline{x_1} \overline{x_2} x_3 + \overline{x_1} x_2 \overline{x_3} + \\
 &+ \overline{x_1} x_2 x_3 + x_1 \overline{x_2} \overline{x_3} + x_1 \overline{x_2} x_3 + x_1 x_2 \overline{x_3} + x_1 x_2 x_3.
 \end{aligned}$$

№	x_1	x_2	x_3	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

Логические элементы.

Таблица соответствия и аналитическое выражение булевой функции
“исключающее ИЛИ” трех переменных:

№	x_1	x_2	x_3	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

$$\begin{aligned}
 y &= x_1 \oplus x_2 \oplus x_3 = x_1 (\overline{x_2 \oplus x_3}) + \overline{x_1} (x_2 \oplus x_3) = \\
 &= x_1 (\overline{x_2 x_3 + x_2 \overline{x_3}}) + \overline{x_1} (x_2 \overline{x_3} + \overline{x_2} x_3) = \\
 &= x_1 (\overline{x_2 x_3} \cdot \overline{x_2 \overline{x_3}}) + \overline{x_1} (x_2 \overline{x_3} + \overline{x_2} x_3) = \\
 &= x_1 (\overline{x_2} + x_3) (\overline{x_2} + \overline{x_3}) + \overline{x_1} (x_2 \overline{x_3} + \overline{x_2} x_3) = \\
 &= \overline{x_1} \overline{x_2} x_2 + \overline{x_1} \overline{x_2} \overline{x_3} + x_1 \overline{x_2} x_3 + x_1 x_3 \overline{x_3} + \overline{x_1} x_2 \overline{x_3} + \overline{x_1} \overline{x_2} x_3 = \\
 &= \overline{x_1} \overline{x_2} \overline{x_3} + x_1 \overline{x_2} x_3 + \overline{x_1} x_2 \overline{x_3} + \overline{x_1} \overline{x_2} x_3 = f(1, 2, 4, 7).
 \end{aligned}$$

Методика синтеза комбинационных цифровых устройств.

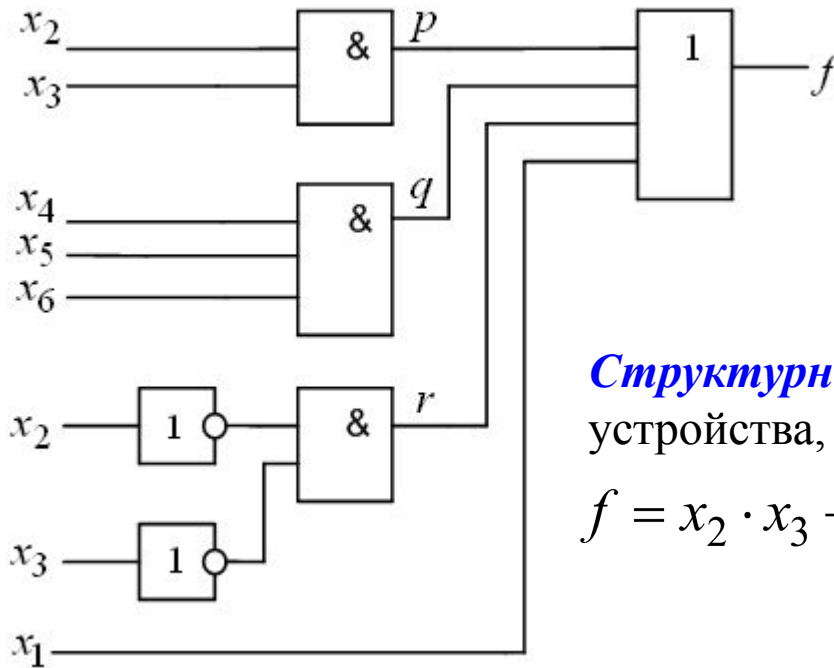
Синтез комбинационного устройства предполагает построение схемы минимальной сложности на основе логических элементов выбранного или заданного базиса по заданному алгоритму его функционирования. Процесс синтеза комбинационных устройств *состоит из двух этапов*:

- *этап структурного (абстрактного) синтеза* заключается в формализованном описании устройства с помощью аппарата булевых функций, их минимизации и построении структурной схемы устройства;
- *схемный синтез* сводится к выбору элементной базы и построению схемы электрической принципиальной.

Методика синтеза комбинационных цифровых устройств.

Пример 1: Проектирование комбинационной схемы, реализующей булеву функцию $f = x_2 \cdot x_3 + x_4 \cdot x_5 \cdot x_6 + \overline{x_2} \cdot \overline{x_3} + x_1$.

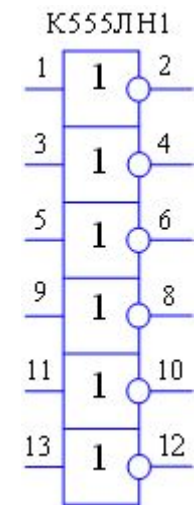
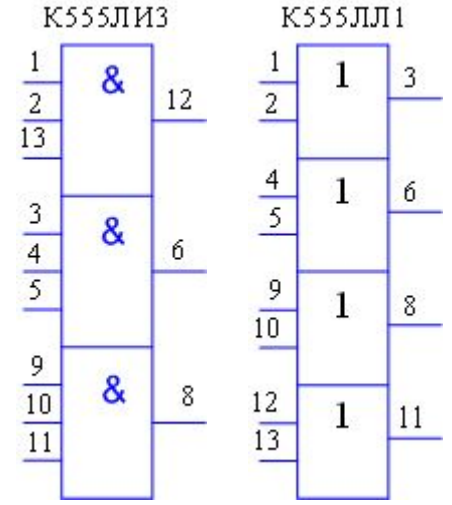
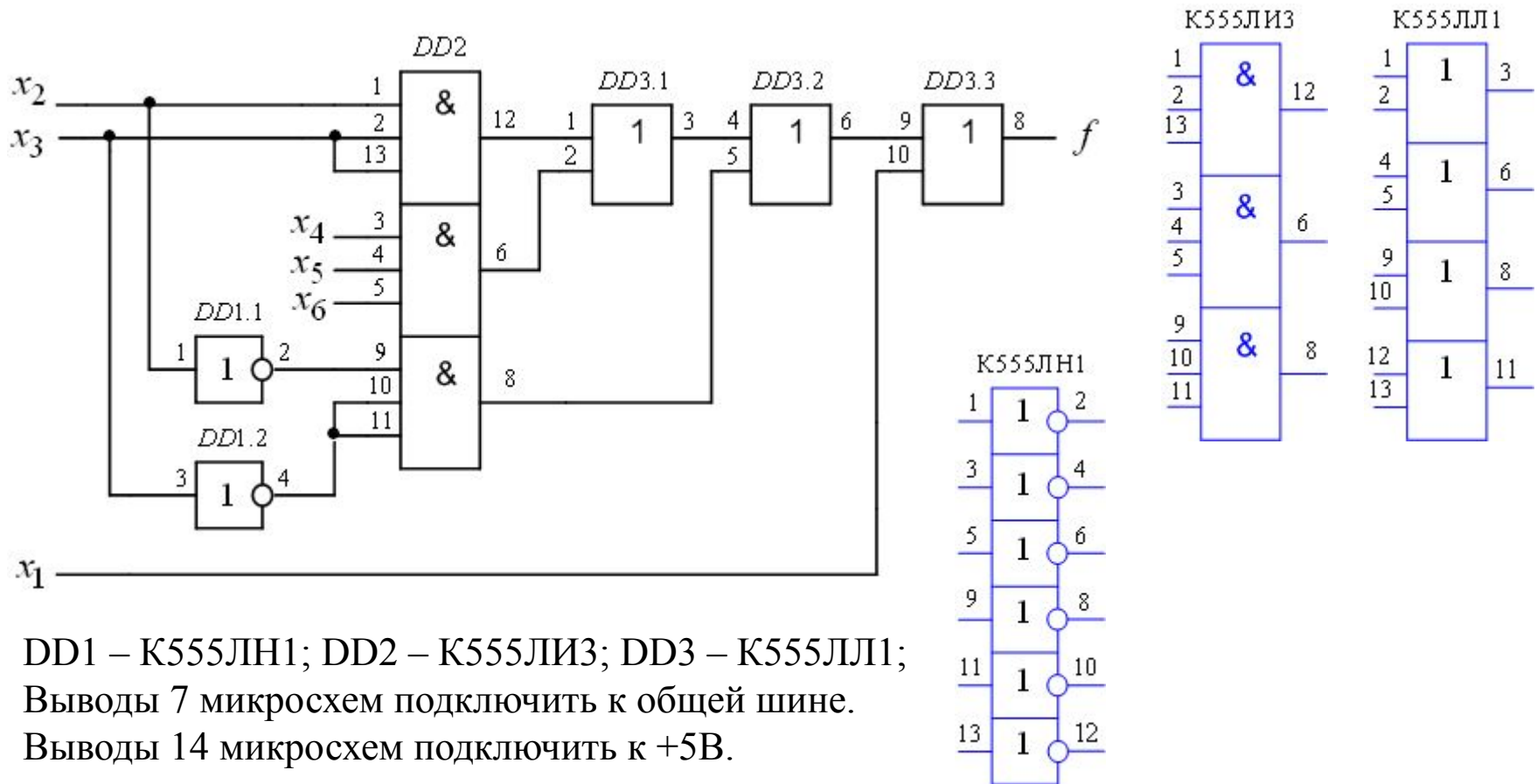
Ход проектирования: $f = p + q + r + x_1$, где $p = x_2 \cdot x_3$; $q = x_4 \cdot x_5 \cdot x_6$; $r = \overline{x_2} \cdot \overline{x_3}$.



Структурная схема комбинационного цифрового устройства, реализующего булеву функцию $f = x_2 \cdot x_3 + x_4 \cdot x_5 \cdot x_6 + \overline{x_2} \cdot \overline{x_3} + x_1$.

Методика синтеза комбинационных цифровых устройств.

Схема электрическая принципиальная комбинационного цифрового устройства, реализующего булеву функцию $f = x_2 \cdot x_3 + x_4 \cdot x_5 \cdot x_6 + \overline{x_2} \cdot \overline{x_3} + x_1$.



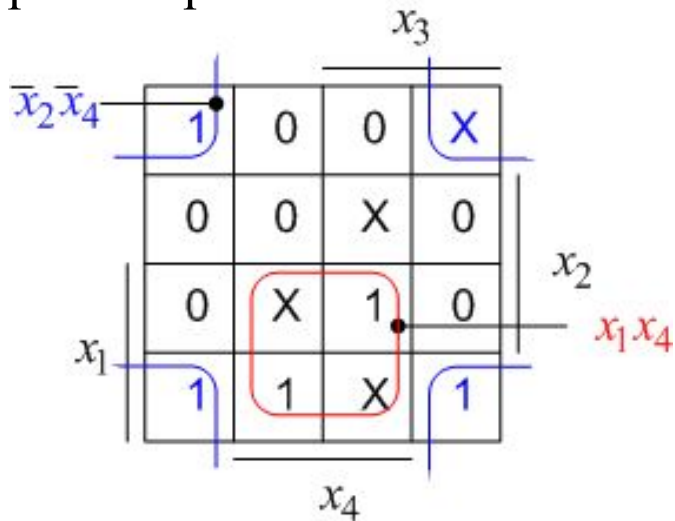
Методика синтеза комбинационных цифровых устройств.

Для записи булевой функции в минимальной ДНФ используются следующие правила (правила минимизации булевых функций):

- 1. Выделяются блоки, заполненные единицами.
- 2. Блок должен быть прямоугольным и содержать 1,2,4,8 и т.д. клеток.
- 3. Блоки должны быть возможно большими, а их количество наименьшим.
- 4. Левая и правая, а также верхняя и нижняя строки карты Карно считаются соседними.
- 5. Одна и та же клетка может входить в несколько блоков.
- 6. Функция может доопределяться произвольно, чтобы получить наиболее крупные блоки.
- 7. Функция записывается в виде логической суммы логических произведений описывающих выделенные блоки;
- 7.1. Переменная не включается в логическое произведение, если блок областью ее прямых значений делится пополам.
- 7.2. Переменная включается в логическое произведение с инверсией или без инверсии в зависимости от того, в какой области (инверсных или прямых значений) лежит рассматриваемый блок.
- 8. Группировка в блоки клеток, заполненных нулями, и использование пунктов 1 ÷ 7 правил дает инверсное значение функции.

Методика синтеза комбинационных цифровых устройств.

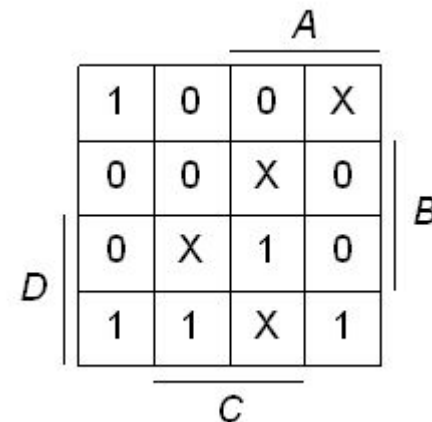
Пример 2: Минимизация булевой функции $f(x_1, x_2, x_3, x_4)$, заданной картой Карно:



Минимизированное выражение булевой функции, заданной картой Карно:

$$f = \bar{x}_2 \cdot \bar{x}_4 + x_1 \cdot x_4.$$

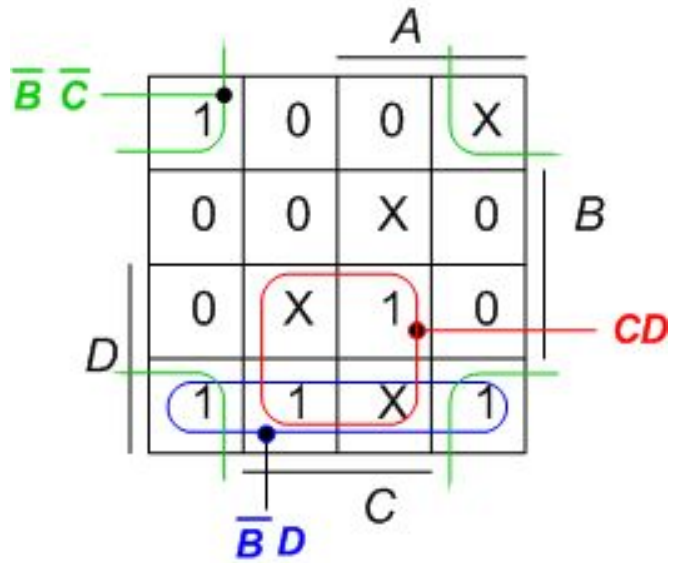
Пример 3: Минимизация булевой функции по карте Карно .



Методика синтеза комбинационных цифровых устройств.

Решение примера 3:

Минимизация прямого значения булевой функции по карте Карно:



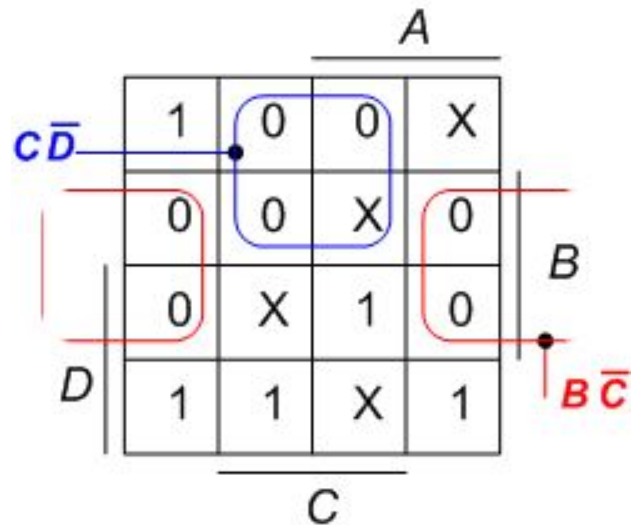
Минимизированное выражение прямого значения булевой функции:

$$f = \overline{B} \overline{C} + \overline{B} D + CD$$

Методика синтеза комбинационных цифровых устройств.

Решение примера 3 (продолжение):

Минимизация **инверсного значения** булевой функции по карте Карно:



Минимизированное выражение инверсного значения булевой функции:

$$f = \overline{BC} + \overline{CD}$$

Методика синтеза комбинационных цифровых устройств.

Решение примера 3 (продолжение): Анализ прямого и инверсного значений булевой функции с целью реализации:

$f = \bar{B}\bar{C} + \bar{B}D + CD$: Для реализации прямого значения булевой функции требуется **два** логических элемента НЕ, **три** логических элемента И с двумя входами, а также **один** логический элемент ИЛИ с тремя входами. Итого **шесть** логических элементов.

$f = \overline{BC + CD}$: Для реализации инверсного значения булевой функции требуется **два** логических элемента НЕ, **два** логически элемента И с двумя входами, а также **один** логический элемент ИЛИ-НЕ с двумя входами. Итого **пять** логических элементов.

Методика синтеза комбинационных цифровых устройств.

Пример 4: Синтез преобразователя двоичного числа в код «2 из 5».

В названии выходного кода отражена его структура: код состоит из пяти разрядов, причем, в каждом пятизначном числе содержится две единицы и три нуля. Например, 11000, 10010, 00110 и другие. Всего существует 10 таких кодов, следовательно, $N < 10$, где N – входное четырехразрядное двоичное число.



Методика синтеза комбинационных цифровых устройств.

Синтез преобразователя двоичного числа в код «2 из 5» (продолжение).

N_2	a	b	c	d	f_1	f_2	f_3	f_4	f_5	
0	0	0	0	0	0	0	0	1	1	3
1	0	0	0	1	0	0	1	0	1	5
2	0	0	1	0	0	0	1	1	0	6
3	0	0	1	1	0	1	0	0	1	9
4	0	1	0	0	0	1	0	1	0	10
5	0	1	0	1	0	1	1	0	0	12
6	0	1	1	0	1	0	0	0	1	17
7	0	1	1	1	1	0	0	1	0	18
8	1	0	0	0	1	0	1	0	0	20
9	1	0	0	1	1	1	0	0	0	24

Таблица соответствия преобразователя двоичного числа в код «2 из 5»

В левой части таблицы соответствия перечислены 10 входных двоичных чисел.

В правой части указаны коды «2 из 5», расположенные в порядке возрастания, если их рассматривать как обычные двоичные числа (*В общем случае между входными двоичными числами и выходными кодами «2 из 5» может быть установлено любое соответствие.*

В таблице указано одно из них).

Поскольку кодов «2 из 5» всего 10, то шесть входных двоичных чисел являются неиспользуемыми. При минимизации состояния 10,11,12,13,14,15 можно рассматривать как неопределенные.

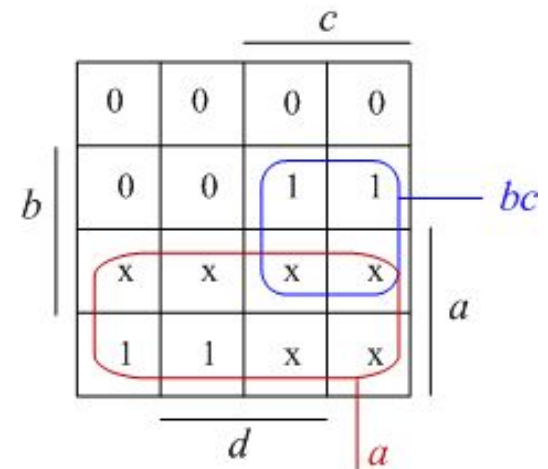
Методика синтеза комбинационных цифровых устройств.

Синтез преобразователя двоичного числа в код «2 из 5» (продолжение).

Минимизация функции f_1 :

		c			
	0	1	3	2	
b	4	5	7	6	
	12	13	15	14	
	8	9	11	10	
		d			

№	a	b	c	d	f_1
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	1
9	1	0	0	1	1



Минимизированное выражение булевой функции $f_1 = a + bc$.

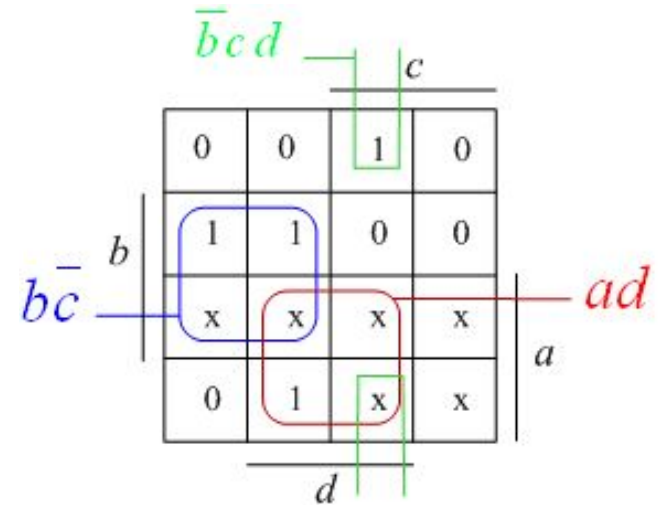
Методика синтеза комбинационных цифровых устройств.

Синтез преобразователя двоичного числа в код «2 из 5» (продолжение).

Минимизация функции f_2 :

				c	
	0	1	3	2	
b	4	5	7	6	
	12	13	15	14	
	8	9	11	10	
	d				
					a

№	a	b	c	d	f_2
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1



Минимизированное выражение булевой функции

$$f_2 = ad + b\bar{c} + \bar{b}cd.$$

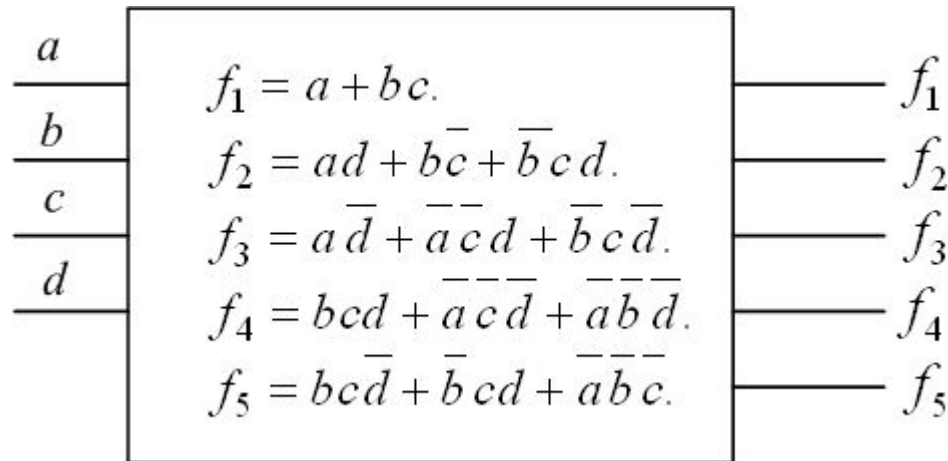
Методика синтеза комбинационных цифровых устройств.

Синтез преобразователя двоичного числа в код «2 из 5» (продолжение).

Минимизированное выражение булевой функции $f_3 = a\bar{d} + \bar{a}\bar{c}d + \bar{b}c\bar{d}$.

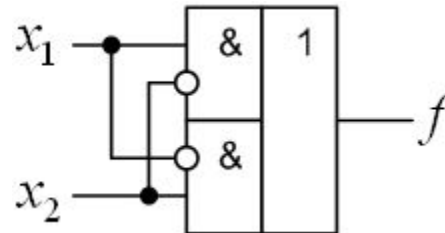
Минимизированное выражение булевой функции $f_4 = bcd + \bar{a}\bar{c}\bar{d} + \bar{a}\bar{b}\bar{d}$.

Минимизированное выражение булевой функции $f_5 = bc\bar{d} + \bar{b}cd + \bar{a}\bar{b}\bar{c}$.

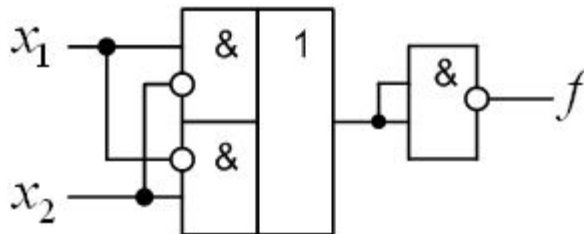


Вопросы для самоконтроля

1. Определить булеву функцию, реализуемую цифровой комбинационной схемой.



2. Определить булеву функцию, реализуемую цифровой комбинационной схемой.

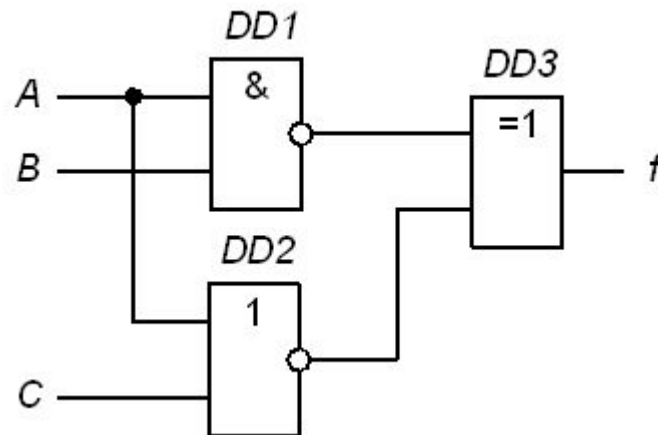


Вопросы для самоконтроля

3. Минимизировать булеву функцию по карте Карно.

	A				
	0	1	0	0	
	0	0	0	0	B
D	1	1	1	0	
	1	1	0	0	
	C				

4. Определите минимизированное выражение булевой функции, реализуемой комбинационной схемой



Вопросы для самоконтроля

5. Определите комбинационное цифровое устройство, на выходе которого формируется сигнал, соответствующий заданной временной диаграмме.

