

2. Логические элементы. Малые интегральные схемы.

Триггер, как элемент электронных схем.

Триггер – это схема на двух транзисторах, которая может находиться только в одном из двух состояний.

Транзистор (рис.2.1) имеет три электрода.

Ток между коллектором и эмиттером зависит от напряжения на базе.

Если в р-п-р транзисторе на базе **отрицательное** напряжение, транзистор **открыт**. Ток идет.

Если на базе **положительное** напряжение, транзистор **закрит**. Ток не идет.

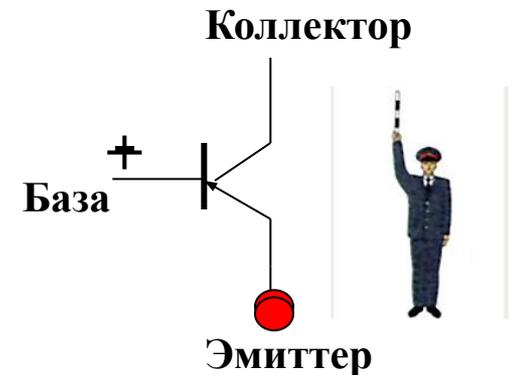


Рис. 2.1. Транзистор р-п-р типа.

2. Логические элементы. Малые интегральные схемы.

Транзистор n-p-n типа (рис.6.2.2) наоборот, закрывается отрицательным напряжением и открывается положительным.

Такой режим работы транзистора называется **ключевым**.

В триггере используется ключевой режим работы.

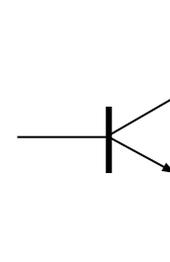


Рис. 2.2. Транзистор n-p-n типа.

2. Логические элементы. Малые интегральные схемы.

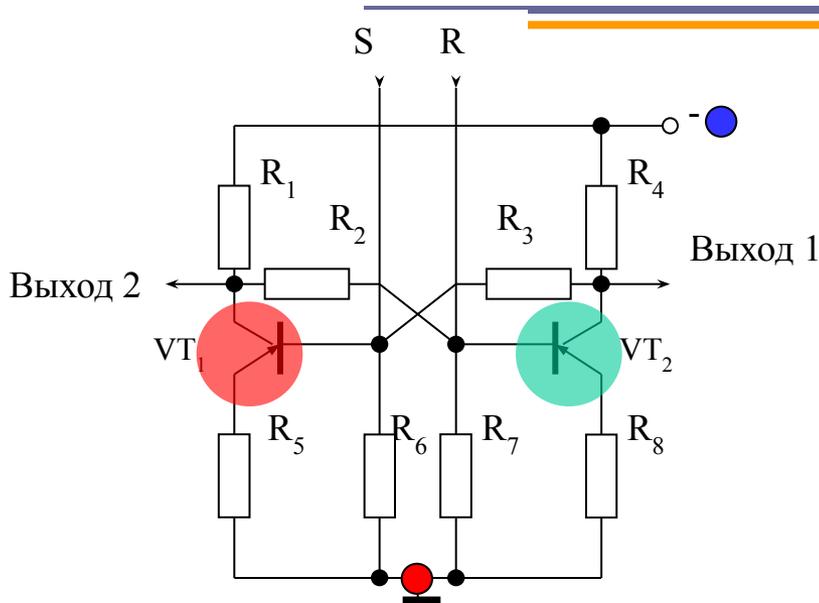


Рис. 2.3. Принципиальная схема триггера.

Если транзистор VT_1 **закрит**, то VT_2 - **открыт**.

Если же транзистор VT_1 **открыт**, то VT_2 - **закрит**.

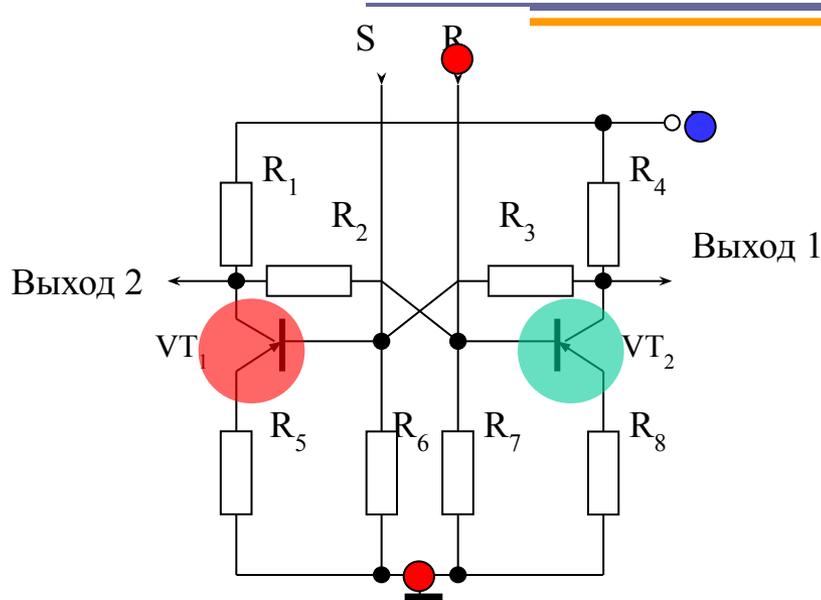
Докажем, что других состояний быть не может. Предположим, транзистор VT_1 **закрит**.

Тогда напряжение на коллекторе VT_1 – **отрицательное**. Через резистор R_2 оно подается на базу VT_2 и открывает его.

Через открытый транзистор **положительное** напряжение идет на коллектор VT_2 . Через резистор R_3 оно подается на базу VT_1 и поддерживает его в закрытом состоянии.

Значит, такое состояние является устойчивым и может сохраняться неопределенно долго.

2. Логические элементы. Малые интегральные схемы.



Триггер можно вывести из этого состояния, подав короткий положительный импульс на R-вход.

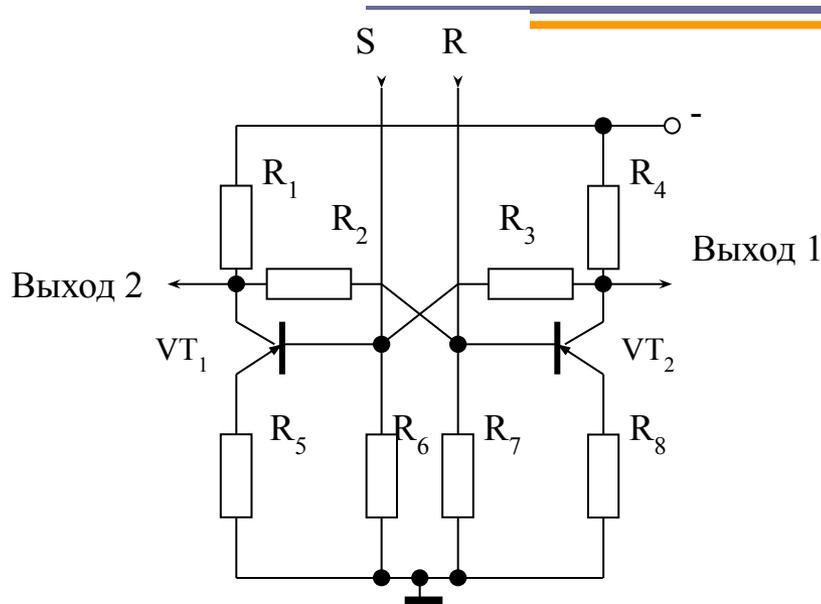
Этот импульс закрывает VT_2 на короткое время.

Напряжение на коллекторе VT_2 становится отрицательным. Через резистор R_3 оно поступает на базу VT_1 и открывает его.

Через открытый транзистор **положительное** напряжение идет на коллектор VT_1 . Через резистор R_2 оно подается на базу VT_2 и поддерживает его в закрытом состоянии даже после окончания импульса.

Такое состояние также является устойчивым.

2. Логические элементы. Малые интегральные схемы.



Триггер является абсолютно симметричной схемой. Его состоянием можно управлять по R - и по S - входу, как положительными так и отрицательными импульсами.

Триггер используется, как ячейка памяти в цифровых схемах.

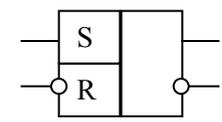


Рис. 2.4 . Обозначение триггера на схемах.

2. Логические элементы. Малые интегральные схемы.

Логические элементы. Малые интегральные схемы.

Схемы цифровых устройств делятся по степени сложности. Рассмотрим три самых простых схемы – «И», «ИЛИ», «НЕ».

Логический элемент «И».

Он имеет два входа и один выход.
Таблица истинности:

X_1	X_2	Y
0	0	0
0	1	0
1	0	0
1	1	1

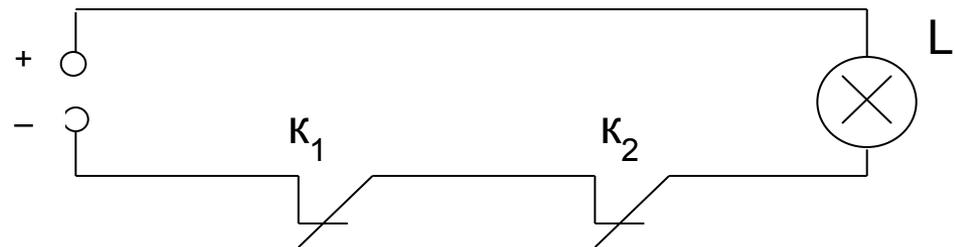


Рис. 2.5. Электрический аналог схемы «И»

2. Логические элементы. Малые интегральные схемы.

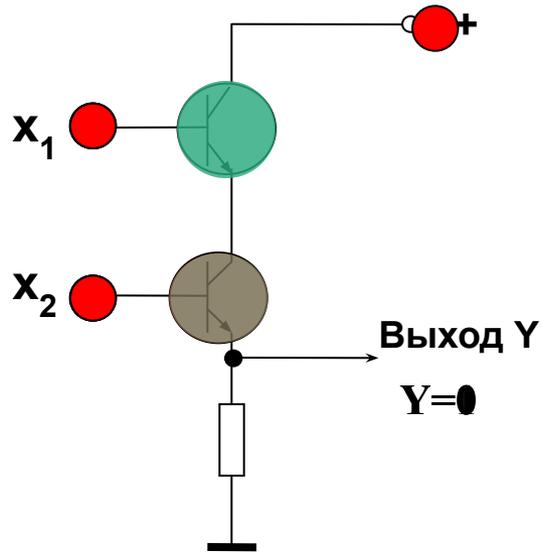
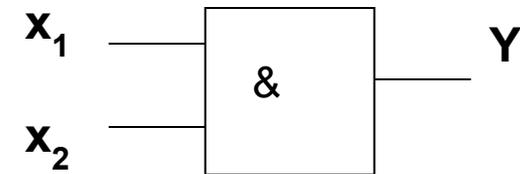


Рис. 2.6. Электронный аналог элемента «И» на n-p-n транзисторах.



2.7. Обозначение элемента «И» на цифровых схемах.

«Все, или ничего!»

2. Логические элементы. Малые интегральные схемы.

Логический элемент «ИЛИ».

Он также имеет два входа и один выход.
Таблица истинности:

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

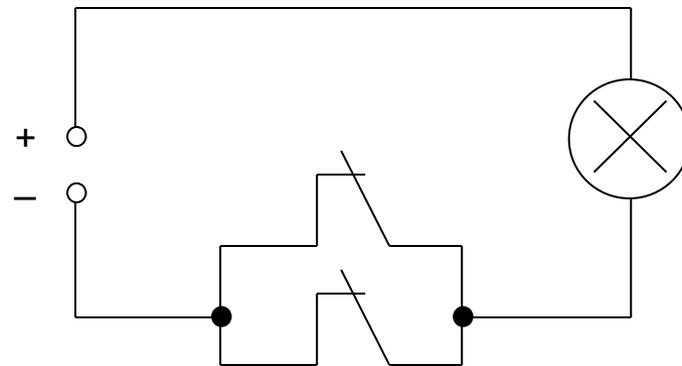


Рис. 2.8. Электрический аналог схемы «ИЛИ»

2. Логические элементы. Малые интегральные схемы.

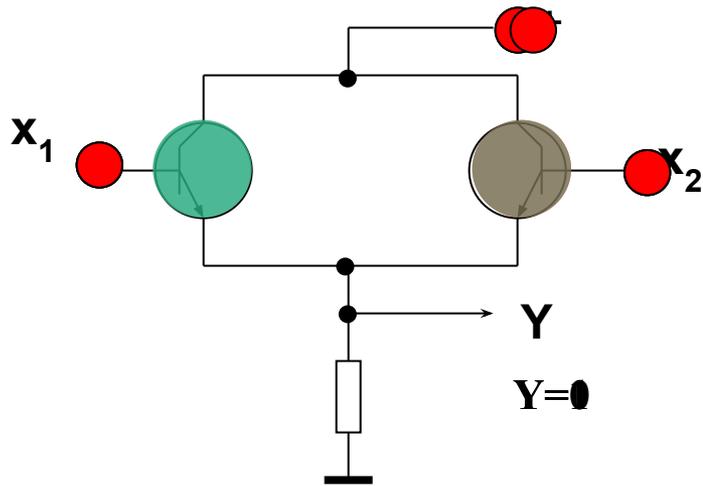


Рис. 2.9. Электронный аналог элемента «ИЛИ» на p-p-n транзисторах.

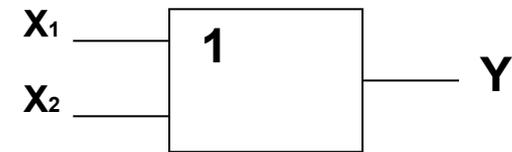


Рис. 2.10. Обозначение элемента «ИЛИ» на цифровых схемах.

«Все, или хоть что-нибудь!»

2. Логические элементы. Малые интегральные схемы.

Изготавливаются элементы «И», «ИЛИ» с четырьмя и восьмью входами. Соответственно, их схемы содержат не 2, а 4 или 8 транзисторов.



Рис. 2.11. Элементы «И», «ИЛИ» с четырьмя входами.

2. Логические элементы. Малые интегральные схемы.

Логический элемент «НЕ».

Он имеет один вход и один выход.
Таблица истинности:

X	Y
0	1
1	0

2. Логические элементы. Малые интегральные схемы.

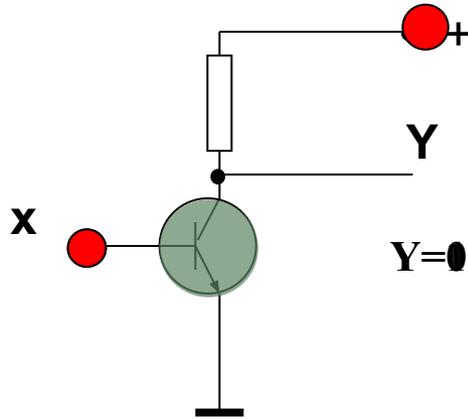


Рис. 2.12. Электронный аналог элемента «НЕ» на p-n-p транзисторах.

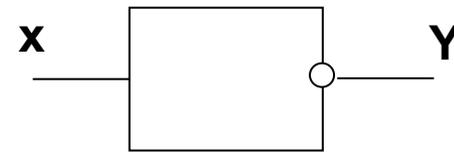


Рис. 2.13. Обозначение элемента «НЕ» на цифровых схемах

«Не так!»

2. Логические элементы. Малые интегральные схемы.

Рассмотрим еще раз таблицы истинности для схем «И», «ИЛИ», «НЕ».

«И»

X_1	X_2	Y
0	0	0
0	1	0
1	0	0
1	1	1

«ИЛИ»

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

«НЕ»

X	Y
0	1
1	0

Поставим в соответствие этим операциям математические действия.

$$Y = X_1 \cdot X_2$$

$$\begin{aligned} 0 \cdot 0 &= 0 \\ 0 \cdot 1 &= 0 \\ 1 \cdot 0 &= 0 \\ 1 \cdot 1 &= 1 \end{aligned}$$

$$Y = X_1 + X_2$$

$$\begin{aligned} 0 + 0 &= 0 \\ 0 + 1 &= 1 \\ 1 + 0 &= 1 \\ 1 + 1 &= 1 \end{aligned}$$

$$Y = \bar{X} \quad (\text{«Не икс»})$$

$$\begin{aligned} 0 &= \bar{1} \\ 1 &= \bar{0} \end{aligned}$$

Конъюнкция

(логическое умножение).

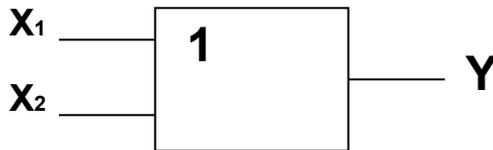
Дизъюнкция

(логическое сложение).

Инверсия

2. Логические элементы. Малые интегральные схемы.

Контрольный вопрос.



На рисунке изображена одна из малых интегральных схем. Этой схеме соответствует математическая операция:

1. Конъюнкция (логическое умножение)
2. Дизъюнкция (логическое сложение)
3. Инверсия
4. Схема изображена неправильно