

Модуль

4.

**Устройства
сопряжения
аналоговых и
цифровых схем.**



ТЕМА 15.

- **Постоянные запоминающие устройства (ПЗУ).**
 - Структура ПЗУ с прожиганием.
 - Программирование ПЗУ.
 - Классификация ПЗУ.
- **Оперативные запоминающие устройства (ОЗУ).**
 - Элемент статического ОЗУ.
 - Типовая структура ОЗУ.
 - Временная диаграмма работы

Постоянные запоминающие устройства (ПЗУ)

ПЗУ представляет собой чисто комбинационную схему, имеющую n адресных входов и m выходов.

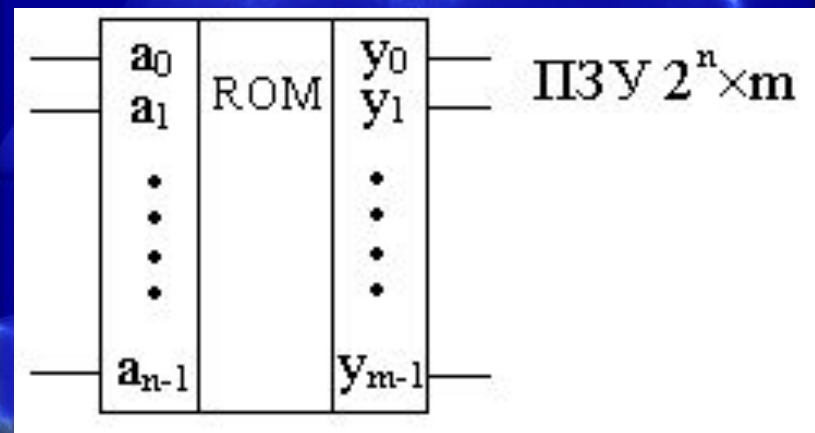


Рисунок 15.1 Схемное обозначение ПЗУ

The background of the slide features three dolphins swimming in a dark, deep blue ocean. The dolphins are rendered with a realistic, slightly grainy texture, and their bodies are illuminated from above, creating highlights on their skin and dorsal fins. They are positioned at different depths and angles, giving a sense of movement and depth.

ПЗУ организуются по двухъярусной структуре:

- 1) Всевозможные конъюнкции с помощью дешифратор**
- 2) С помощью схем “или” собираются все нужные конъюнкции.**

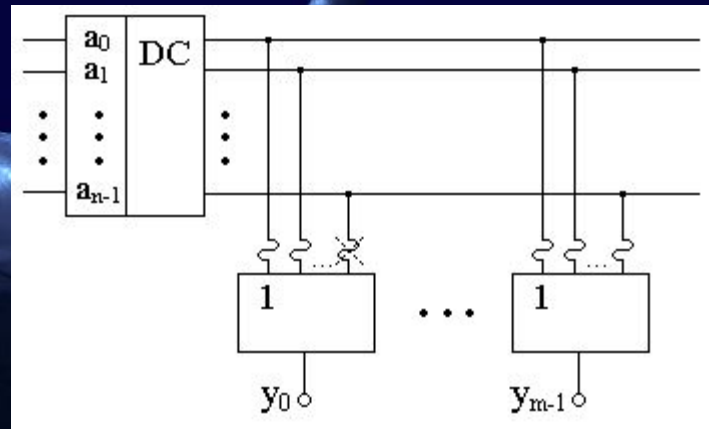


Рисунок 15.2 Структура ПЗУ

Работа схемы: если все плавкие перемычки целы, то при выборе любого адреса на входы всех дизъюнкторов будет поступать хотя бы по одной единице, поэтому

$$y_0 = y_1 = \dots = y_{m-1} = 1.$$

Для занесения в схему какой-либо информации некоторые перемычки пережигаются (ПЗУ с прожиганием), тогда на некоторых дизъюнкторах на все входы поступают “0” и на выход подается “0”.

Прожигаемая ПЗУ

Примером такой ПЗУ является К155РЕ3. Ее структура 32×8 (32 слова по 8 битов каждое).

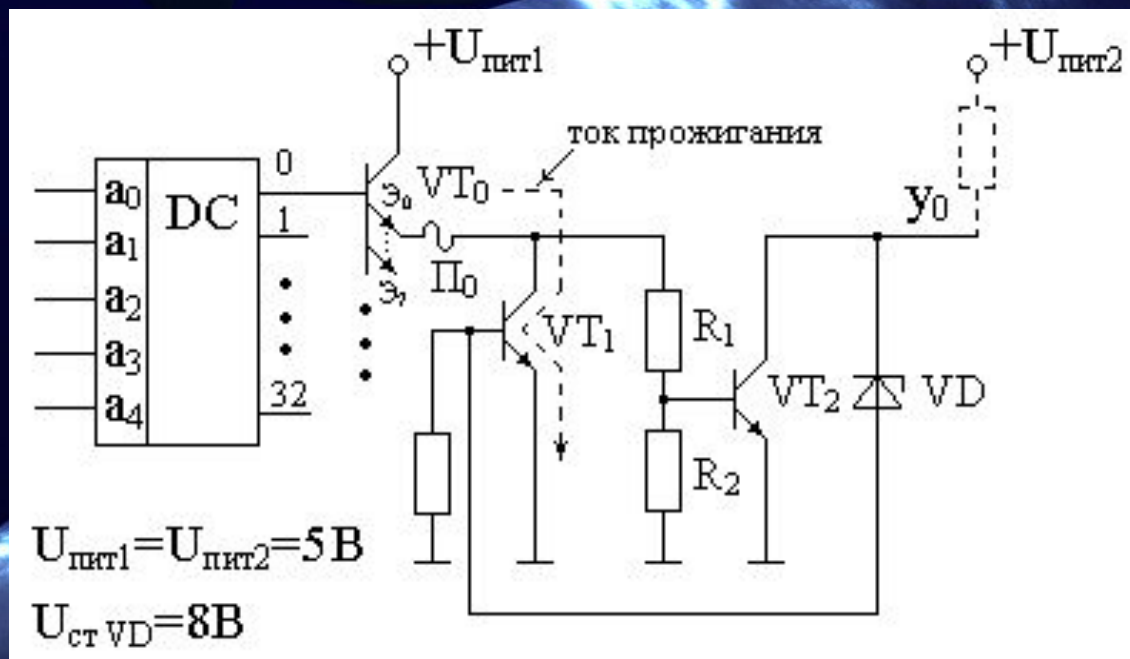


Рисунок 15.3 ПЗУ К155РЕ3

Если переключатель Π_0 – цел, то при выборе транзистора VT_0 (по адресу 00000 открывается “0” выход дешифратора), тогда ток этого транзистора создает через делитель R_1R_2 на базе VT_2 некоторый потенциал, VT_2 открывается, и на выходе y_0 появится “0”.

VT_1 в это время закрыт, т.к. потенциал его базы равен 0. Чтобы на выходе y_0 получить “1” необходимо переключатель Π_0 сжечь.

Для этого $U_{пит2}$ повышают до уровня 10-11 В; открывается стабилитрон VD , на базе VT_1 появляется положительный потенциал, транзистор VT_1 открывается и его ток сжигает переключатель.

Теперь на базе VT_2 не будет положительного потенциала, VT_2 – закрыт, следовательно $y_0 = 1$.

Длительность прожигающего импульса выбирается в интервале 5÷20мс.

ПЗУ с УФ стиранием

- ПЗУ со стиранием информации ультрафиолетовым излучением в настоящее время наиболее широко используются в микропроцессорных системах. В БИС таких ПЗУ каждый бит хранимой информации отображается состоянием соответствующего МОП-транзистора с плавающим затвором (у него нет наружного вывода для подключения). Затворы транзисторов при программировании «1» заряжаются лавинной инжекцией, т.е. обратимым пробоем изолирующего слоя, окружающего затвор под действием электрического импульса напряжением 18 – 26 В. Заряд, накопленный в затворе, может сохраняться очень долго из-за высокого качества изолирующего слоя. Так, например, для ПЗУ серии К573 гарантируется сохранение информации не менее 15 – 25 тысяч часов во включенном состоянии и до 100 тысяч часов (более 10 лет) — в выключенном.

ПЗУ с электрическим стиранием

- Они позволяют производить как запись, так и стирание (или перезапись) информации с помощью электрических сигналов. Для построения таких ППЗУ применяются структуры с лавинной инжекцией заряда, аналогичные тем, на которых строятся ППЗУ с УФ стиранием, но с дополнительными управляющими затворами, размещаемыми над плавающими затворами. Подача напряжения на управляющий затвор приводит к рассасыванию заряда за счет туннелирования носителей сквозь изолирующий слой и стиранию информации. По этой технологии изготавливают микросхемы K573PP2.
- Достоинства ППЗУ с электрическим стиранием: высокая скорость перезаписи информации и значительное допустимое число циклов перезаписи — не менее 10000.

Статические ОЗУ

ОЗУ

- Рассматриваемые типы запоминающих устройств (ЗУ) применяются в компьютерах для хранения информации, которая изменяется в процессе вычислений, производимых в соответствии с программой, и называются *оперативными* (ОЗУ). Информация, записанная в них, разрушается при отключении питания.
- Главной частью ЗУ является накопитель, состоящий из триггеров

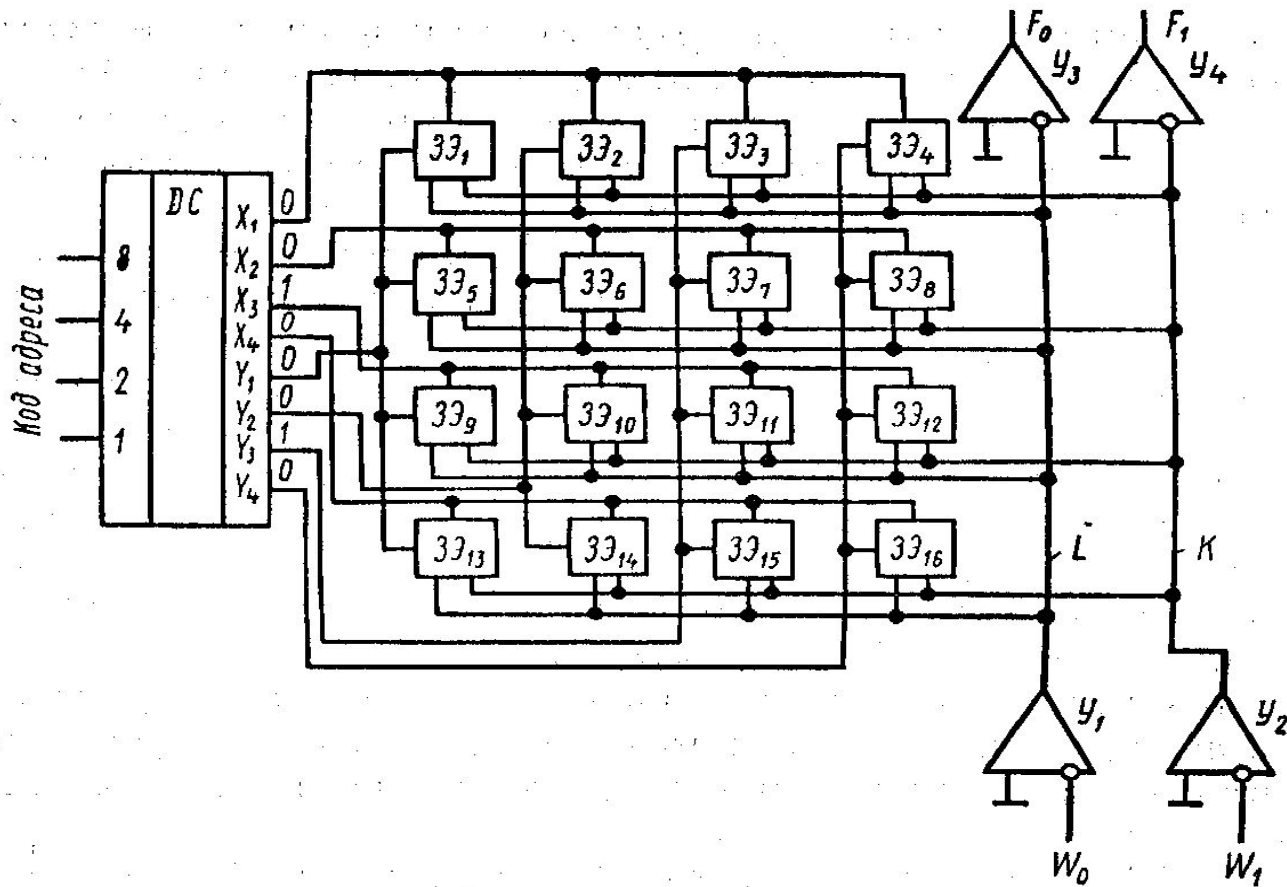


Рисунок 15.4 Матрица 3У

- Накопитель двухкоординатного ЗУ состоит из нескольких матриц (рис.9-1), количество которых определяется числом разрядов записываемого слова. Запоминающие элементы (ЗЭ) одной матрицы расположены на пересечении адресных шин X строк и Y столбцов, имеют одну общую для всех элементов разрядную шину. В ЗЭ одной матрицы записываются одноименные разряды всех слов, а каждое слово — в идентично расположенные запоминающие элементы $ЗЭ_i$, всех матриц, составляющие ячейку памяти. Таким образом, в двухкоординатное четырехматричное ЗУ, матрицы которого содержат по 16 запоминающих элементов (рис. 1), можно записать 16 четырехразрядных слов.

Динамические ОЗУ

В них запоминающий элемент содержит только один транзисторн.(рис.15.5)

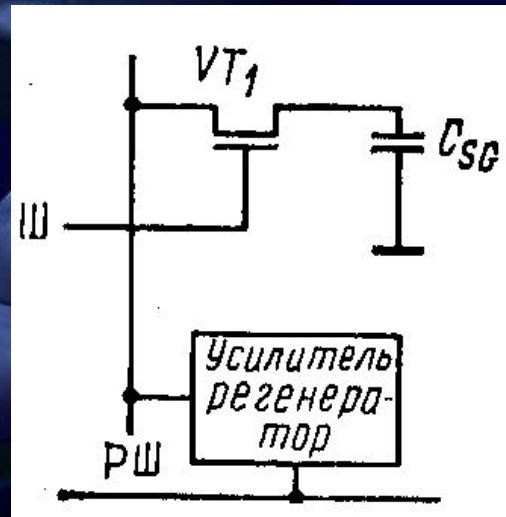
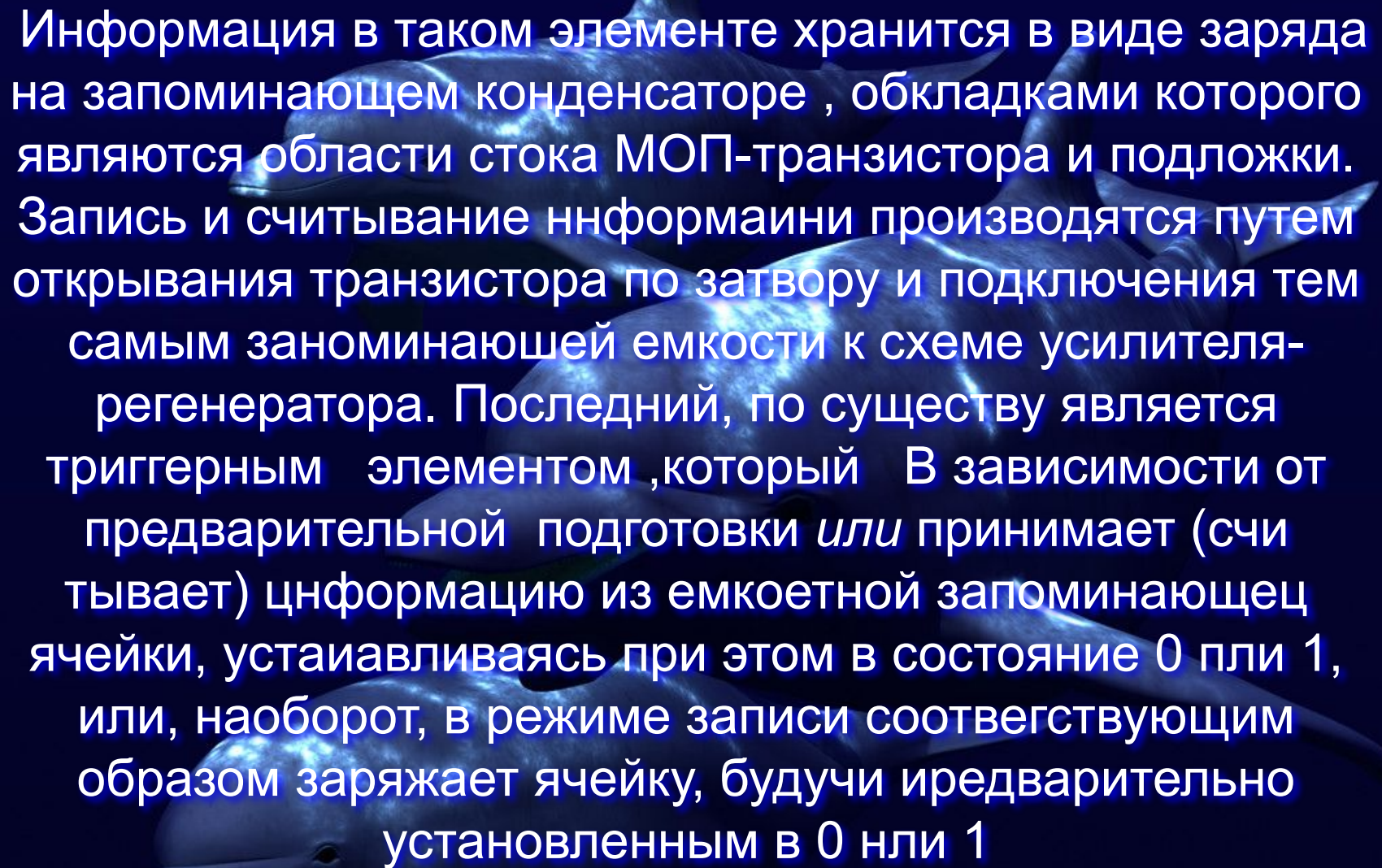
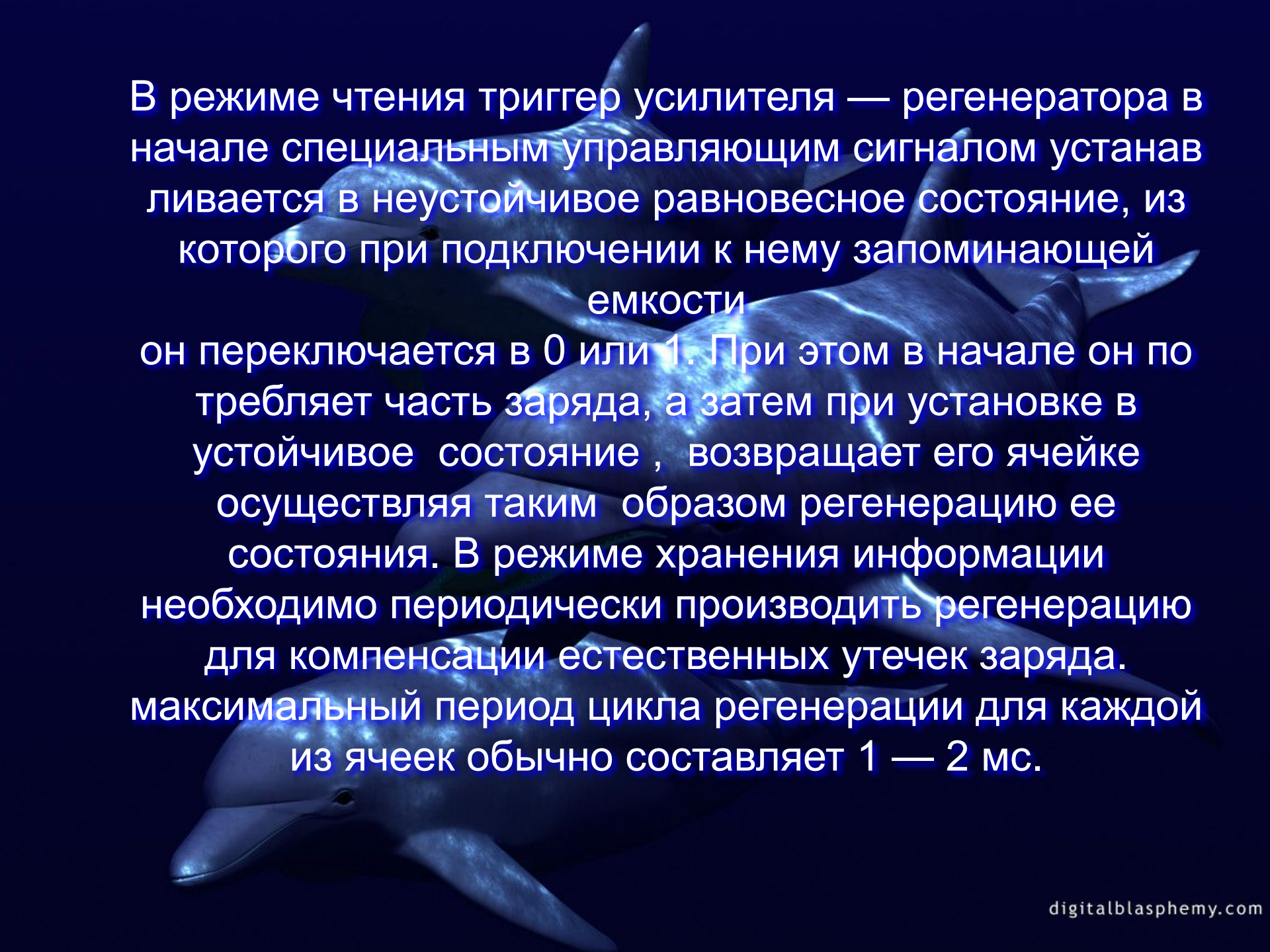


Рисунок 15.5 Элемент динамической ОЗУ



Информация в таком элементе хранится в виде заряда на запоминающем конденсаторе, обкладками которого являются области стока МОП-транзистора и подложки. Запись и считывание информации производятся путем открывания транзистора по затвору и подключения тем самым запоминающей емкости к схеме усилителя-регенератора. Последний, по существу является триггерным элементом, который в зависимости от предварительной подготовки *или* принимает (считывает) информацию из емкостной запоминающей ячейки, устанавливаясь при этом в состояние 0 или 1, или, наоборот, в режиме записи соответствующим образом заряжает ячейку, будучи предварительно установленным в 0 или 1



В режиме чтения триггер усилителя — регенератора в начале специальным управляющим сигналом устанавливается в неустойчивое равновесное состояние, из которого при подключении к нему запоминающей емкости

он переключается в 0 или 1. При этом в начале он потребляет часть заряда, а затем при установке в устойчивое состояние, возвращает его ячейке осуществляя таким образом регенерацию ее состояния. В режиме хранения информации необходимо периодически производить регенерацию для компенсации естественных утечек заряда. максимальный период цикла регенерации для каждой из ячеек обычно составляет 1 — 2 мс.