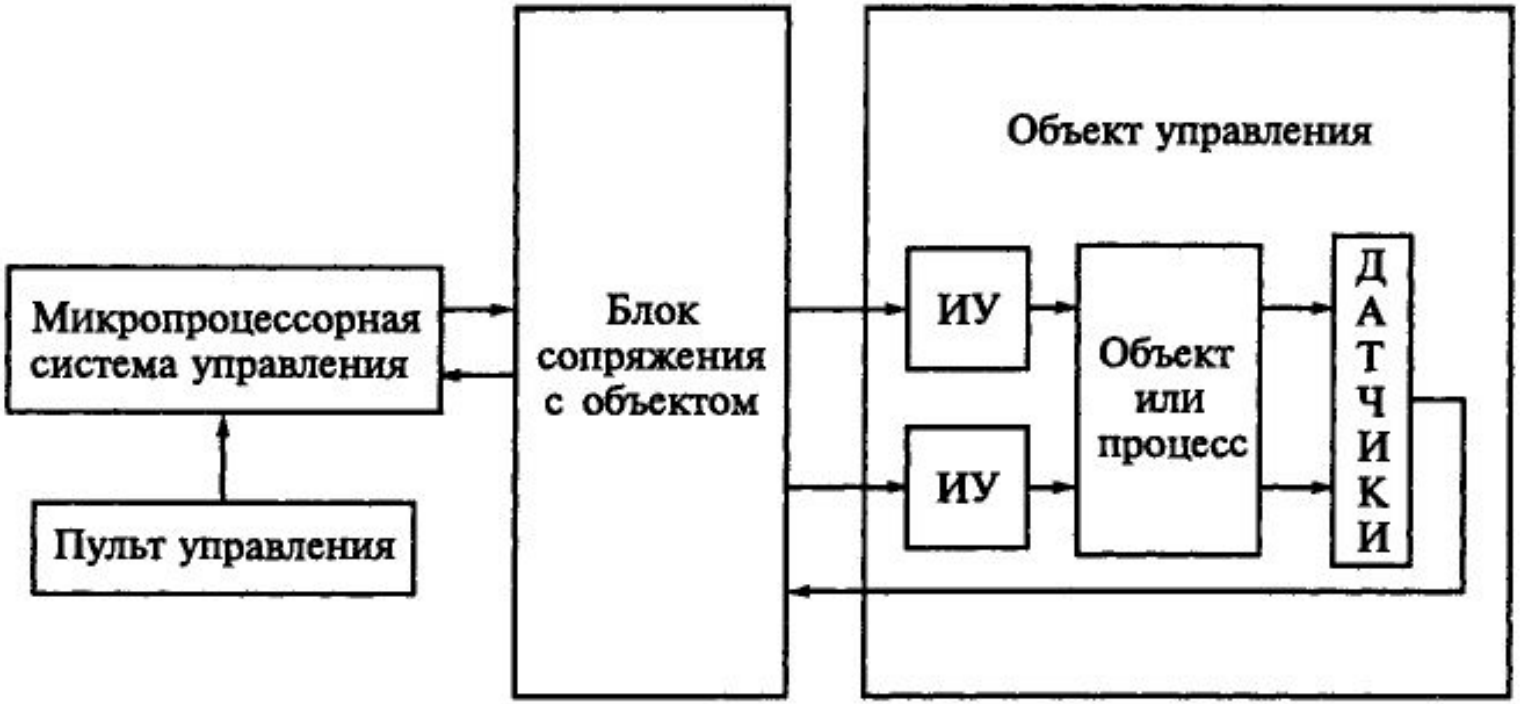
ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ В СИСТЕМАХ УПРАВЛЕНИЯ

Основой для реализации алгоритмов управления в технических системах является универсальность средств ВТ.

В состав типовой системы управления (контроллера) входят:

- объект управления, содержащий собственно объект или процесс, исполнительные устройства и систему датчиков контролируемых параметров объекта;
- устройство сопряжения с объектом, обеспечивающее согласование сигналов (как управляющих, так и информационных) микроконтроллерной системы и объекта управления;
- пульт управления, предоставляющий оператору возможность контролировать параметры процесса управления и вносить при необходимости в него коррективы;
- цифровой регулятор.


Микропроцессорная система управления
Пульт управления
Блок сопряжения с объектом
Объект управления
ИУ
ИУ
Объект или процесс
ДАТЧИКИ

ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ В СИСТЕМАХ УПРАВЛЕНИЯ

Конкретная реализация цифрового регулятора определяется типом используемой системы обработки и зависит от сложности объекта управления.

Более сложные системы требуют использования сложных регуляторов, которые могут быть построены как на основе ВМ общего назначения, например класса ПК в промышленном исполнении, так и на основе ВК или ВС.

Следует отметить, что во многих случаях функциональные возможности ВМ (ВК, ВС) для решения задач управления оказываются избыточными и большинство цифровых регуляторов чаще всего реализуют в виде микроконтроллерных систем.

ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ В СИСТЕМАХ УПРАВЛЕНИЯ

Цифровой регулятор получает необходимую информацию о текущем состоянии объекта от измерительных преобразователей — датчиков.

Управляющие воздействия поступают на объект через **исполнительные устройства**.

Для связи цифрового регулятора с датчиками и исполнительными устройствами используются специальные электронные схемы — **устройства сопряжения с объектом** (УСО).

В связи с тем что обмен информацией между цифровым регулятором и УСО осуществляется с помощью цифровых и аналоговых сигналов, в составе УСО имеются **цифроаналоговые и аналого-цифровые преобразователи, буферные усилители сигналов, элементы гальванической развязки электрических цепе**й.

При реализации цифрового регулятора на основе ВМ его связь с УСО осуществляется через порты ввода-вывода.

ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ В СИСТЕМАХ УПРАВЛЕНИЯ

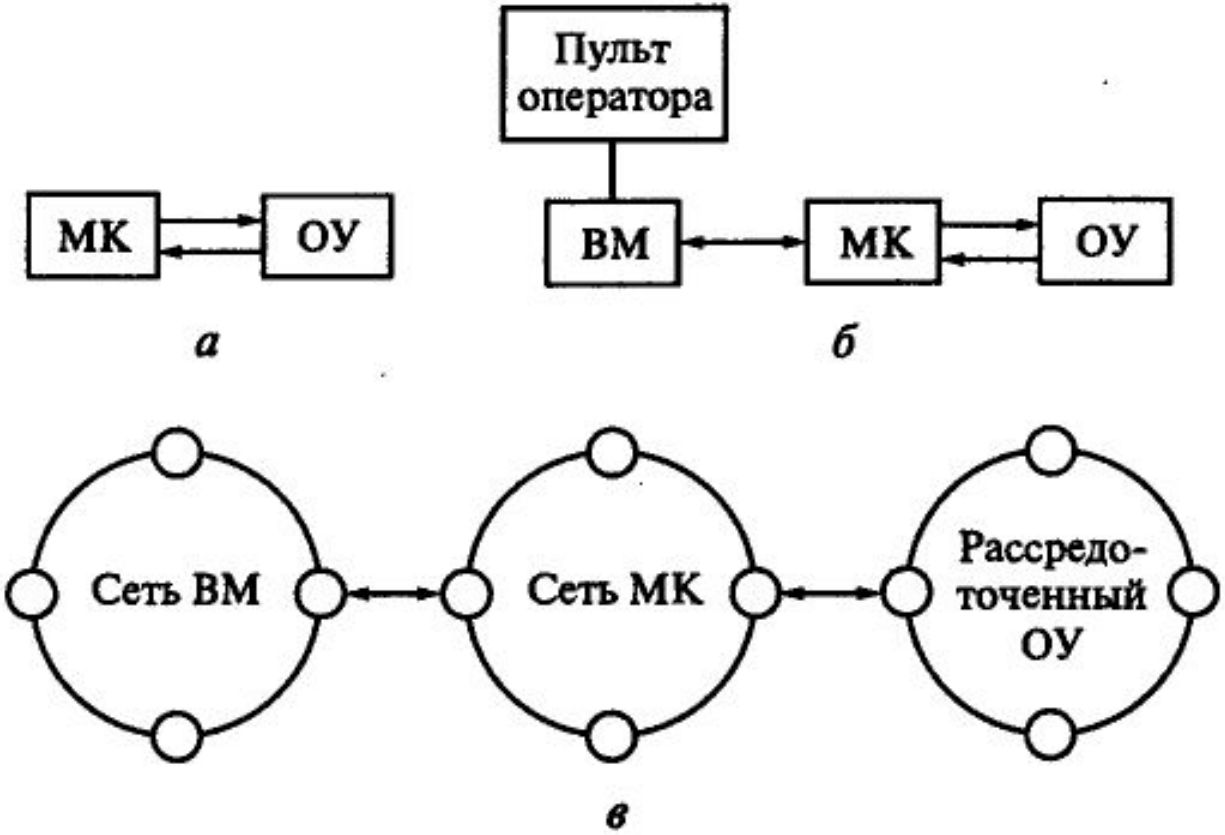
Цифровой регулятор получает необходимую информацию о текущем состоянии объекта от измерительных преобразователей — датчиков.

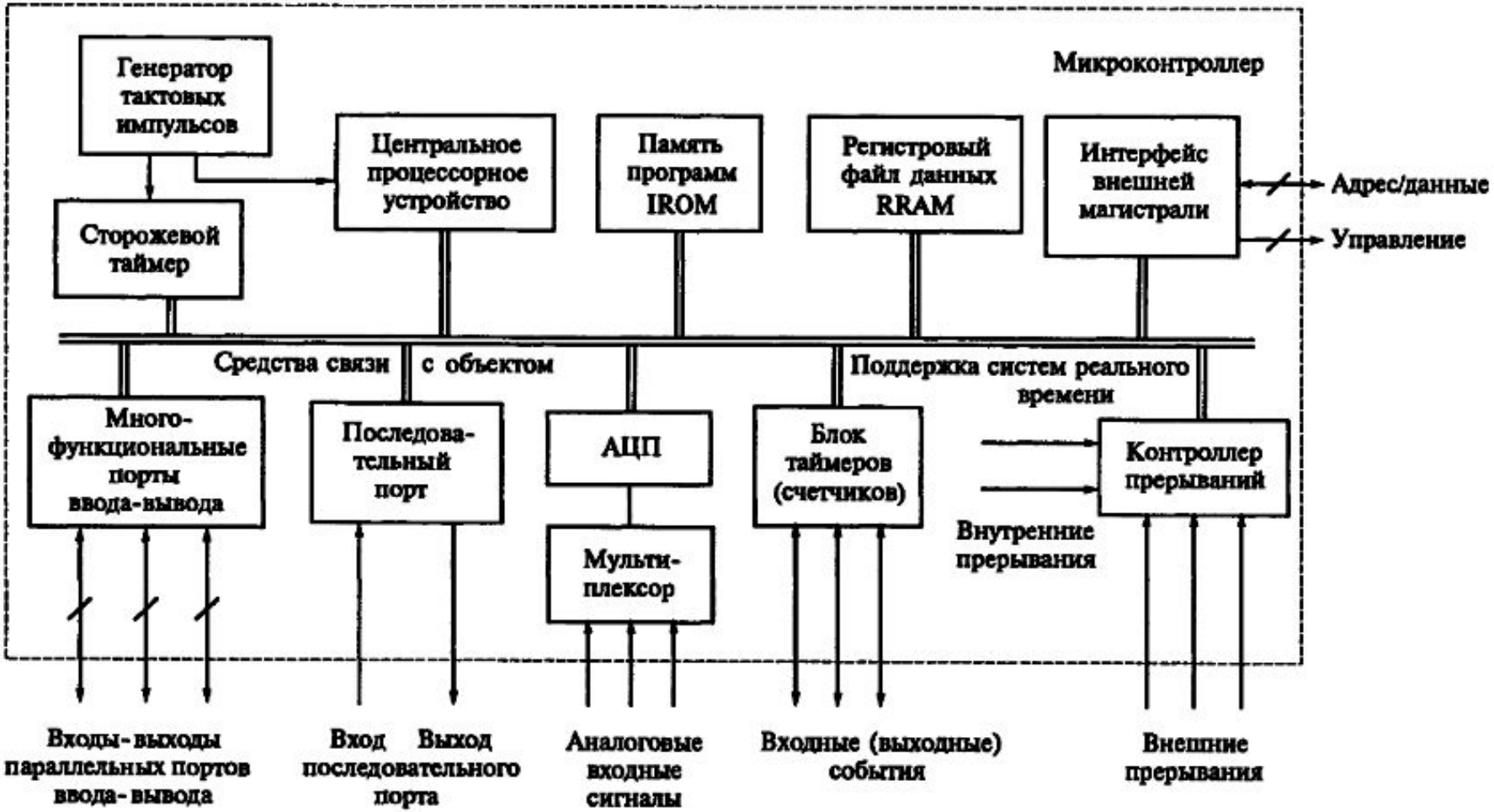
Управляющие воздействия поступают на объект через **исполнительные устройства**.

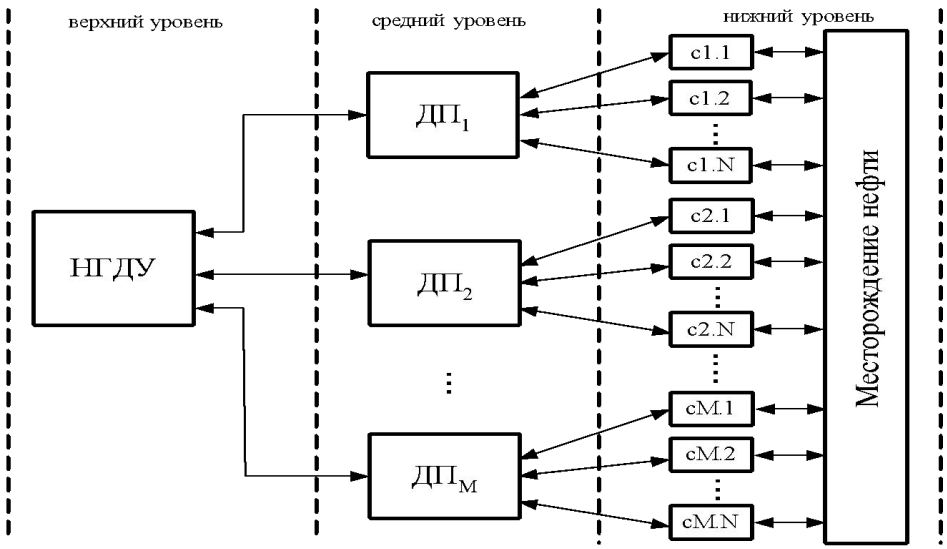
Для связи цифрового регулятора с датчиками и исполнительными устройствами используются специальные электронные схемы — **устройства сопряжения с объектом** (УСО).

В связи с тем что обмен информацией между цифровым регулятором и УСО осуществляется с помощью цифровых и аналоговых сигналов, в составе УСО имеются **цифроаналоговые и аналого-цифровые преобразователи, буферные усилители сигналов, элементы гальванической развязки электрических цепе**й.

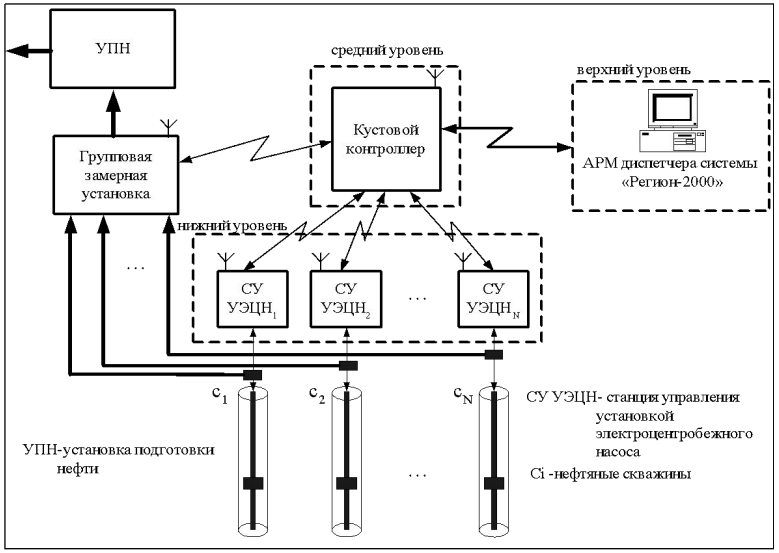
При реализации цифрового регулятора на основе ВМ его связь с УСО осуществляется через порты ввода-вывода.


МК
ОУ
а
Пульт оператора
ВМ
МК
ОУ
б
Сеть ВМ
Сеть МК
Рассредо-точенный ОУ
в

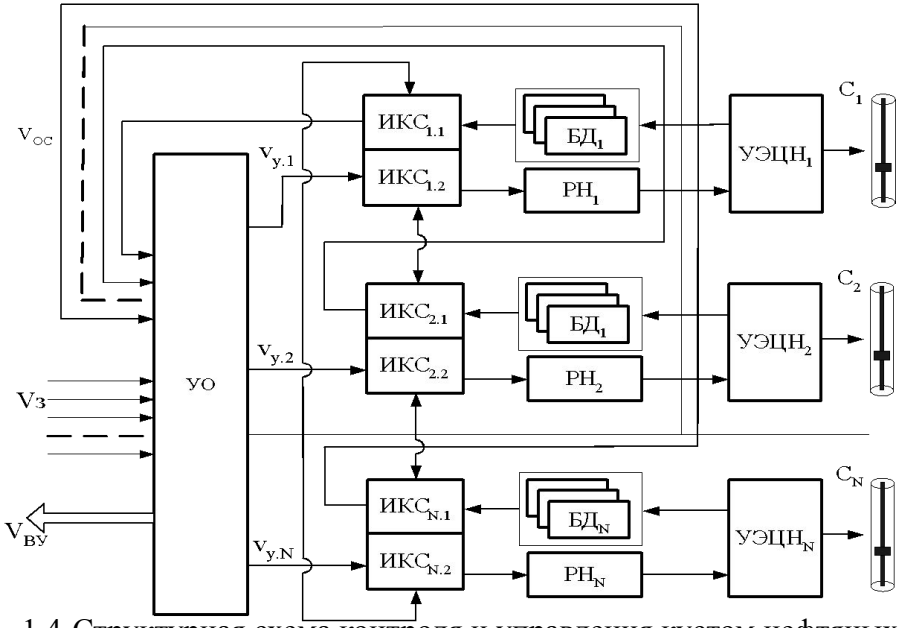

Микроконтроллер
Генератор тактовых импульсов
Сторожевой таймер
Центральное процессорное устройство
Память программ IROM
Регистровый файл данных RRAM
Интерфейс внешней магистрали
Адрес/данные
Управление
Средства связи с объектом
Поддержка систем реального времени
Много-функциональные порты ввода-вывода
Последова-тельный порт
АЦП
Мульти-плексор
Блок таймеров (счетчиков)
Контроллер прерываний
Внутренние прерывания
Входы-выходы параллельных портов ввода-вывода
Вход Выход последовательного порта
Аналоговые входные сигналы
Входные (выходные) события
Внешние прерывания



1.2 -Структурная схема системы управления добычи нефти и газа



1.3-Структурная схема АСУ ТП «Регион-2000»



1.4-Структурная схема контроля и управления кустом нефтяных скважин

НГДУ –нефтегазодобывающее управление

ДП –диспетчерский пункт

УПН –установка подготовки нефти

СУ УЭЦН – станция управления установкой электроцентробежного насоса

c_i- нефтяная скважина

УО –управляющий орган

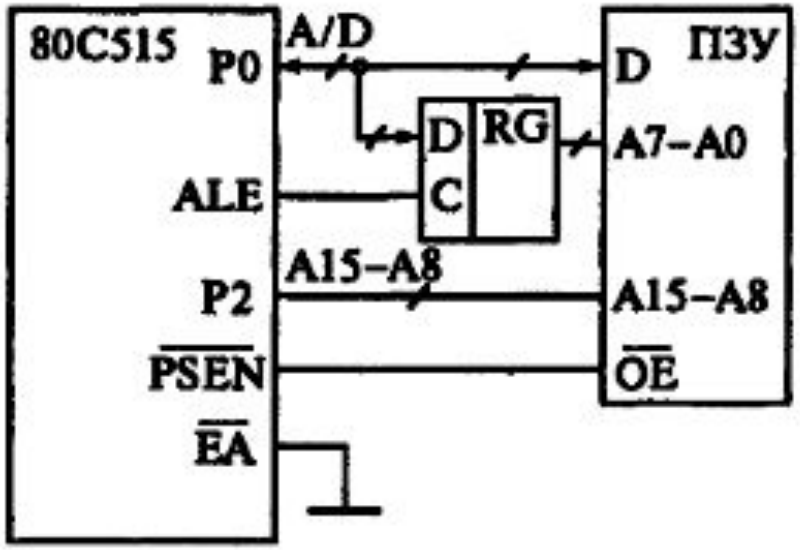
ИКС – интеллектуальный канал связи

БД – блок датчиков

РН –регулятор насоса

Шина доступа к данным
Процессор
Память программ
Память данных
Порты ввода-вывода
Входы-выходы периферийных устройств
Шина доступа к командам

FFFFh
Внешняя память программ (XROM)
2000h
1FFFh
Внутренняя память IROM при $\overline{EA}$=0
Внешняя память XROM при $\overline{EA}$=1
0000h
Память программ
FFh
Старшие 128 байт внутреннего ОЗУ (RRAM)
80h
FFh
Регистры специальных функций (SFR)
80h
7Fh
Младшие 128 байт внутреннего ОЗУ (RRAM)
00h
Внешняя память данных (XRAM)
64 Кбайт
Память данных


80C515
P0
A/D
D
RG
C
ALE
P2
A15–A8
PSEN
EA
ПЗУ
D
A7–A0
A15–A8
OE

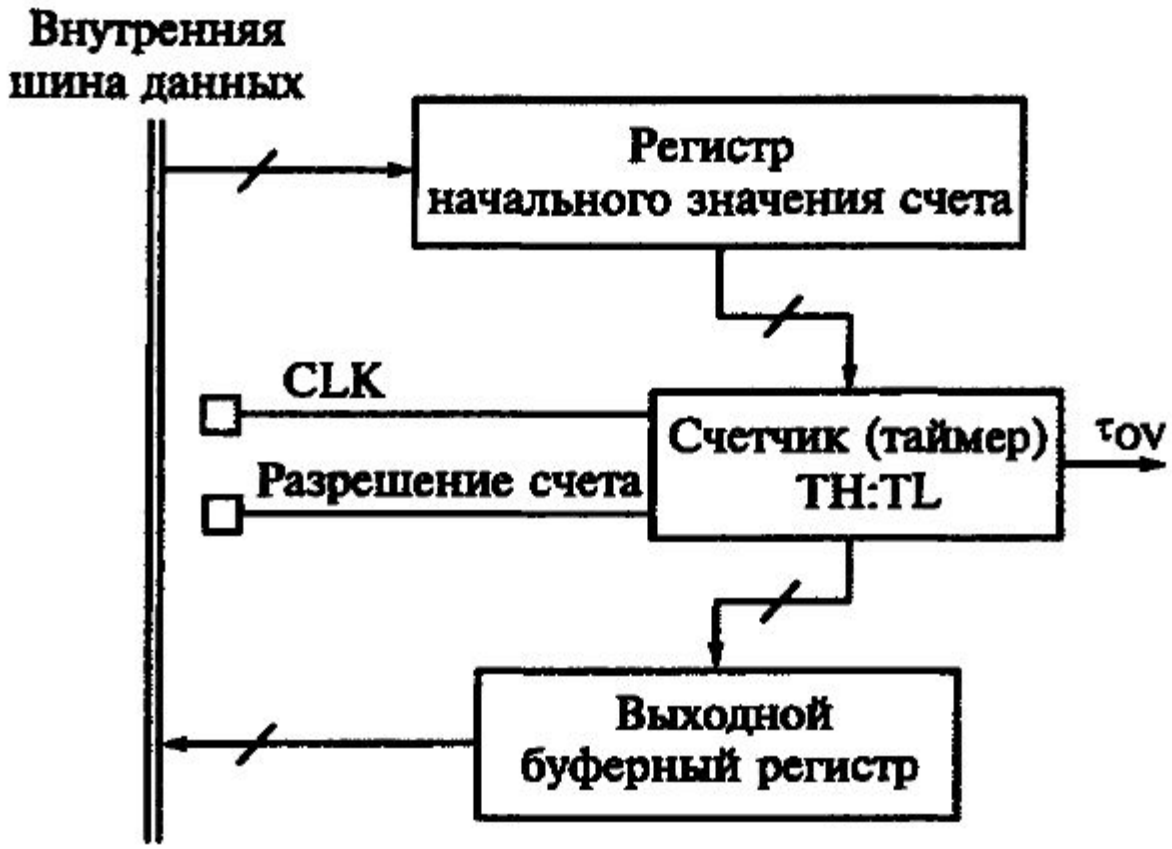
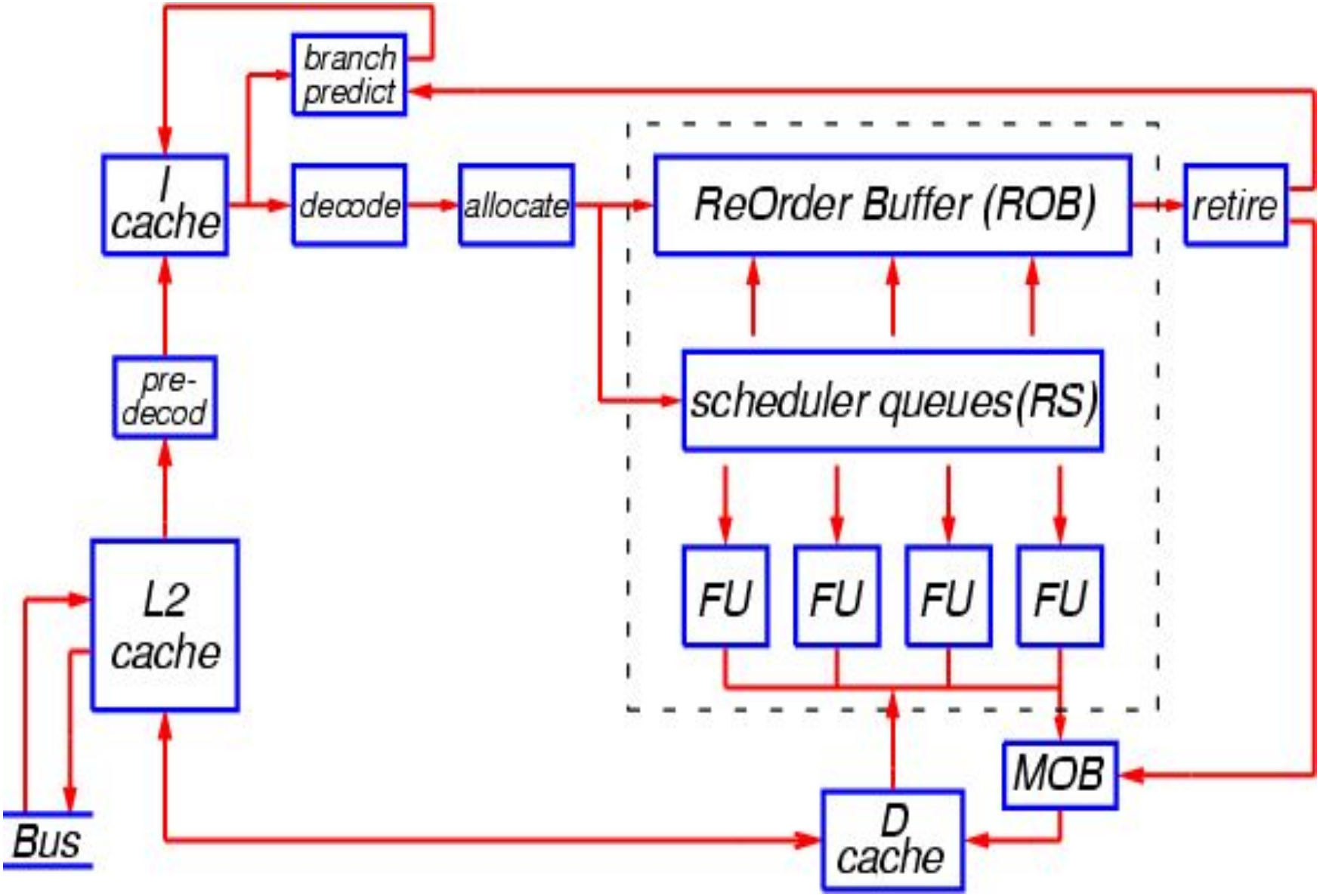


Рис. 9.9. Упрощенная структурная схема таймера

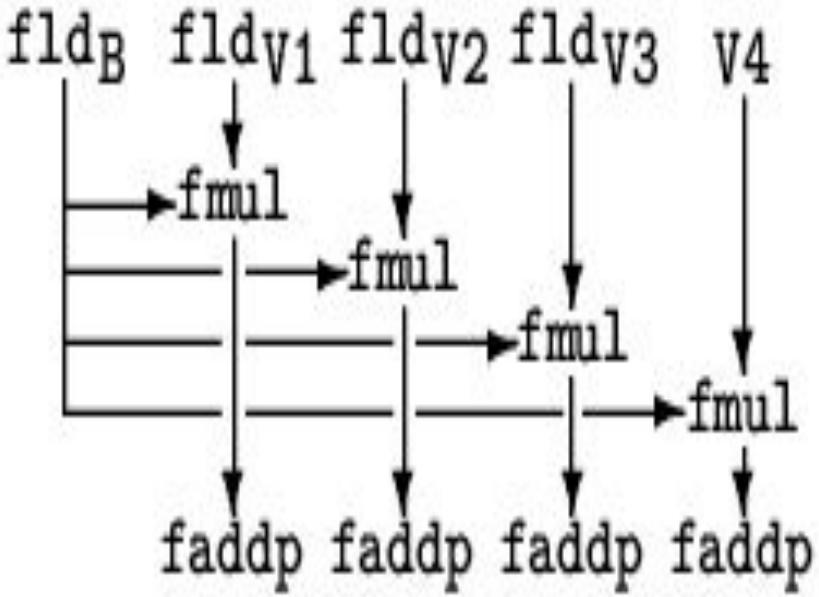
$$U_{\mathrm{INTAGND}} = U_{\mathrm{AGND}} + \frac{\mathrm{DAPR3 \ldots DAPR0}}{16}(U_{\mathrm{AREF}} - U_{\mathrm{AGND}});$$

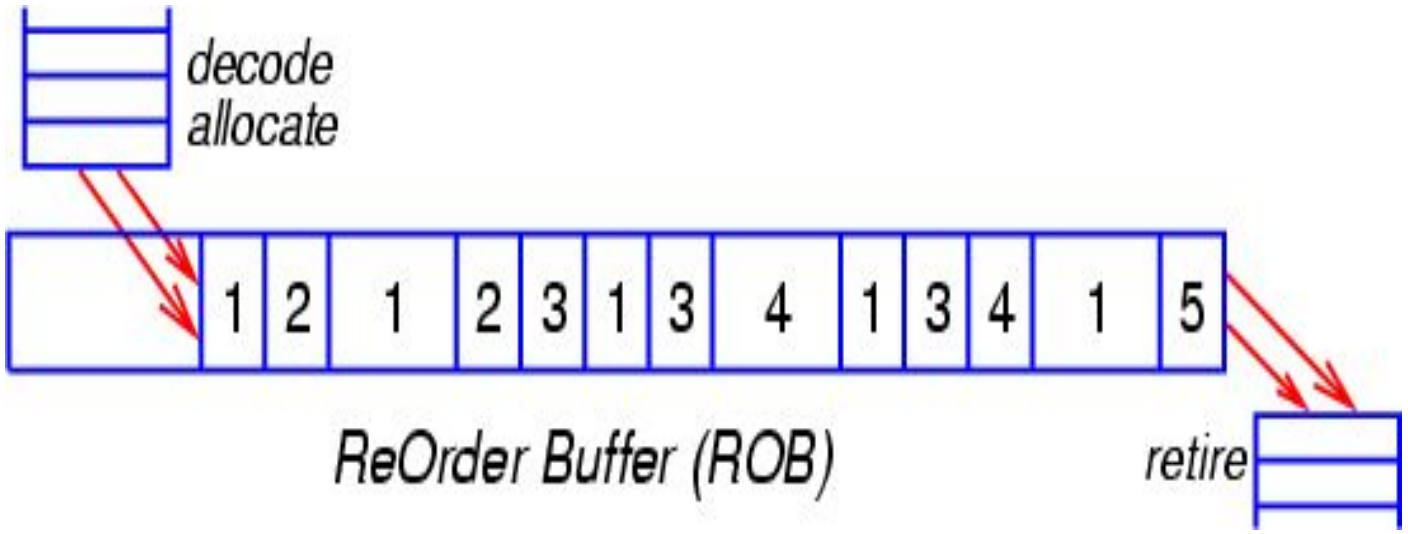
$$U_{\mathrm{INTAREF}} = U_{\mathrm{AGND}} + \frac{\mathrm{DAPR7 \ldots DAPR4}}{16}(U_{\mathrm{AREF}} - U_{\mathrm{AGND}}).$$


branch predict
I cache
decode
allocate
ReOrder Buffer (ROB)
retire
pre-decod
scheduler queues(RS)
L2 cache
FU
FU
FU
FU
MOB
D cache
Bus

```
fldl    (%edi,%eax)
fldl    (%edx,%eax,4)
fmul    %st(1),%st        # 1
faddp   %st,%st(5)
fldl    8(%edx,%eax,4)
fmul    %st(1),%st        # 2
faddp   %st,%st(4)
fldl    16(%edx,%eax,4)
fmul    %st(1),%st        # 3
faddp   %st,%st(3)
fmull   24(%edx,%eax,4)
faddp   %st,%st(1)        # 4
```

```
do K=1,NK
  W=W+V(1,K)*B(K,J)
  X=X+V(2,K)*B(K,J)
  Y=Y+V(3,K)*B(K,J)
  Z=Z+V(4,K)*B(K,J)
enddo
```





1. находится в очереди планировщика, но ещё не готов к исполнению;
2. готов к исполнению (все аргументы операции вычислены);
3. запущен на исполнение (диспетчеризован);
4. исполнен и ждёт отставки либо отмены спекулятивной ветви;
5. находится в процессе отставки.