

Аппаратные средства вычислительной техники (АСВТ)

Базовая дисциплина для изучения ряда последующих дисциплин

Лектор – профессор Орлов Сергей Павлович (кафедра ВТ)



1. Структура и принципы организации современного компьютера

1.1 ЭВМ фон Неймана

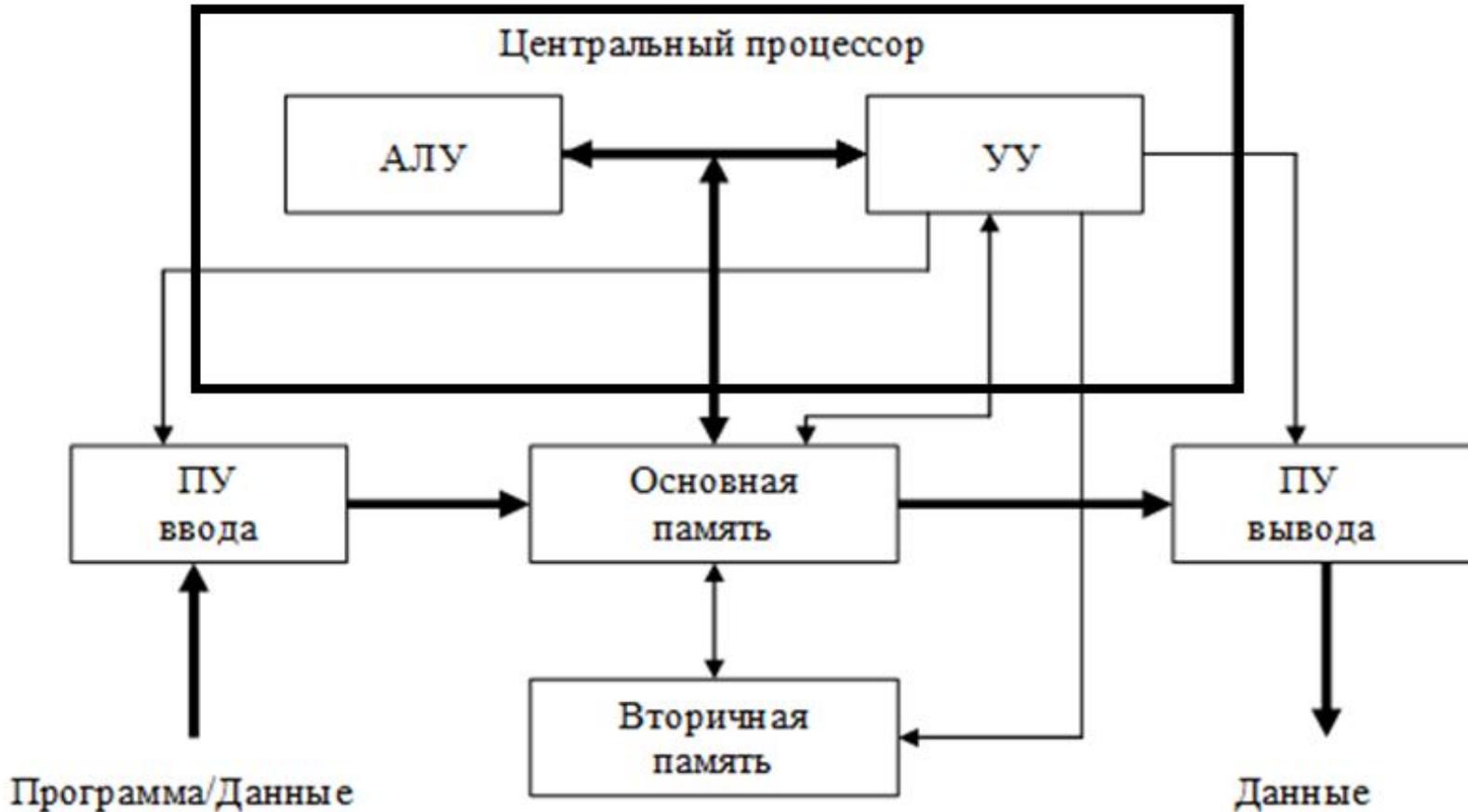
Первые компьютеры построены на базе неймановской архитектуры, которая была предложена математиком Джоном фон Нейманом в 1944 году при создании первой в мире ЭВМ ЭНИАК.

В этой архитектуре используются следующие принципы:

- использование двоичной системы счисления для представления чисел и другой информации;
- отдельные устройства управления и обработки данных;
- последовательное выполнение **машинных команд**, объединенных в **программу**;
- организация хранения команд программы и обрабатываемых ими данных в памяти на одинаковых принципах;
- адресная линейная организация памяти.

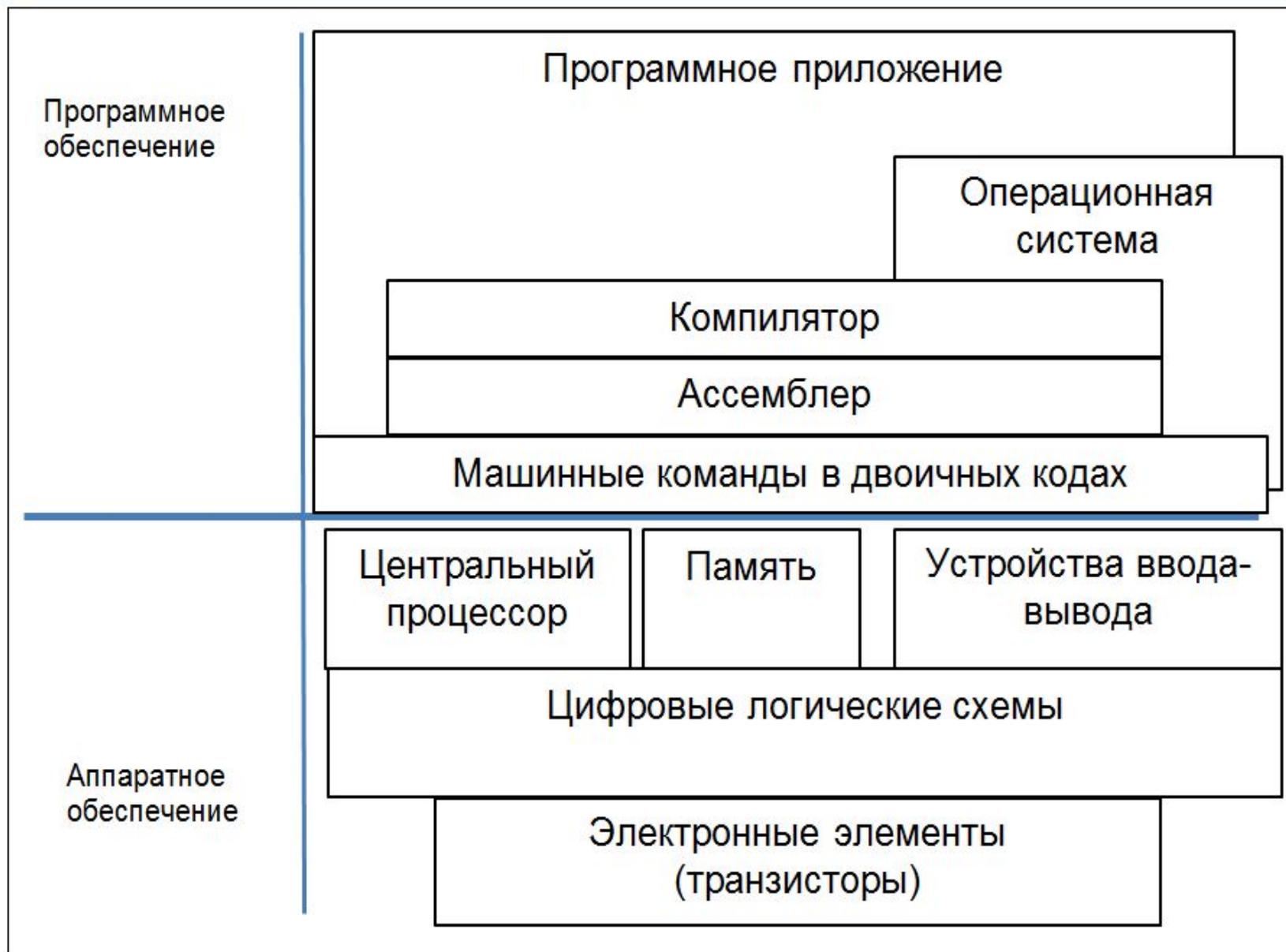
Команда , инструкция (Instruction) – задание элементарного действия в процессоре. Программа – последовательность команд, выполняющих заданный алгоритм.

Структура неймановской вычислительной машины



АЛУ – арифметико-логическое устройство;

УУ – устройство управления; ПУ – периферийное устройство



Классификация Флинна

В 1966 году М. Флинн предложил рассматривать высокопроизводительные системы в отношении параллелизма команд и множественности данных.

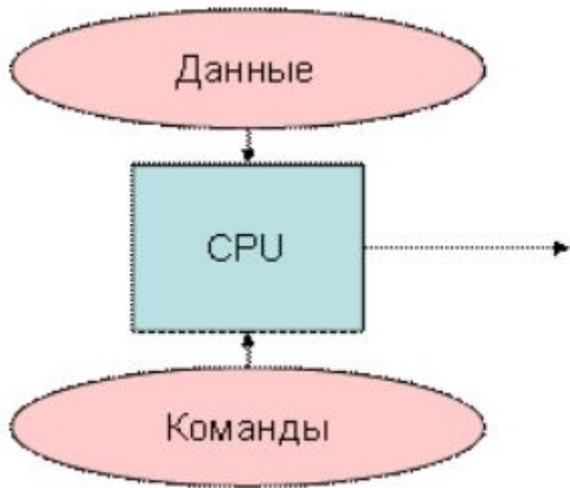
SISD – Single Instruction – Single Data (SISD) / *Одиночный поток команд – Одиночный поток данных (ОКОД).*

SIMD – Single Instruction – Multiple Data (SIMD) / *Одиночный поток команд – Множественный поток данных (ОКМД).*

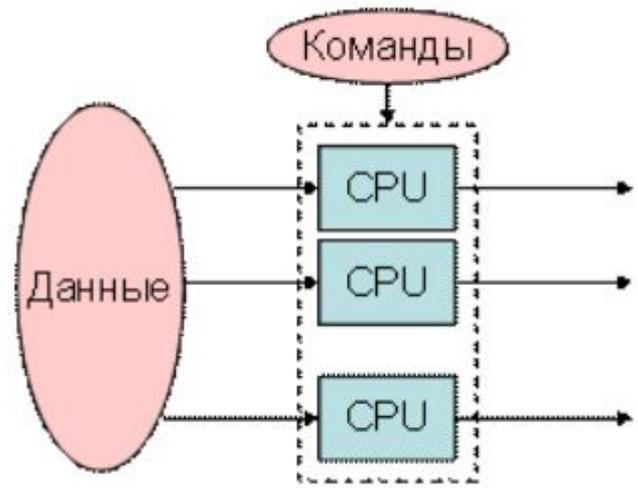
MISD – Multiple Instruction – Single Data (MISD) / *Множественный поток команд – Одиночный поток данных (МКОД).*

MIMD – Multiple Instruction – Multiple Data (MIMD) / *Множественный поток команд – Множественный поток данных (МКМД).*

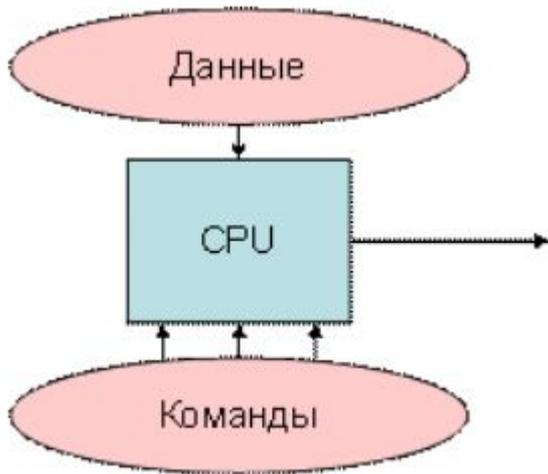
		Данные	
Команды		SD	MD
SI		SISD (ОКОД)	SIMD (ОКМД)
MI		MISD (МКОД)	MIMD (МКМД)



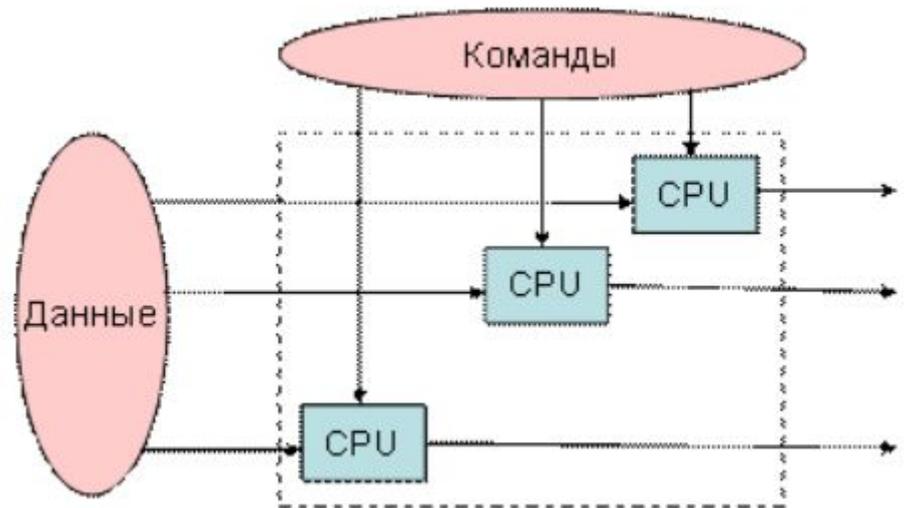
SISD



SIMD



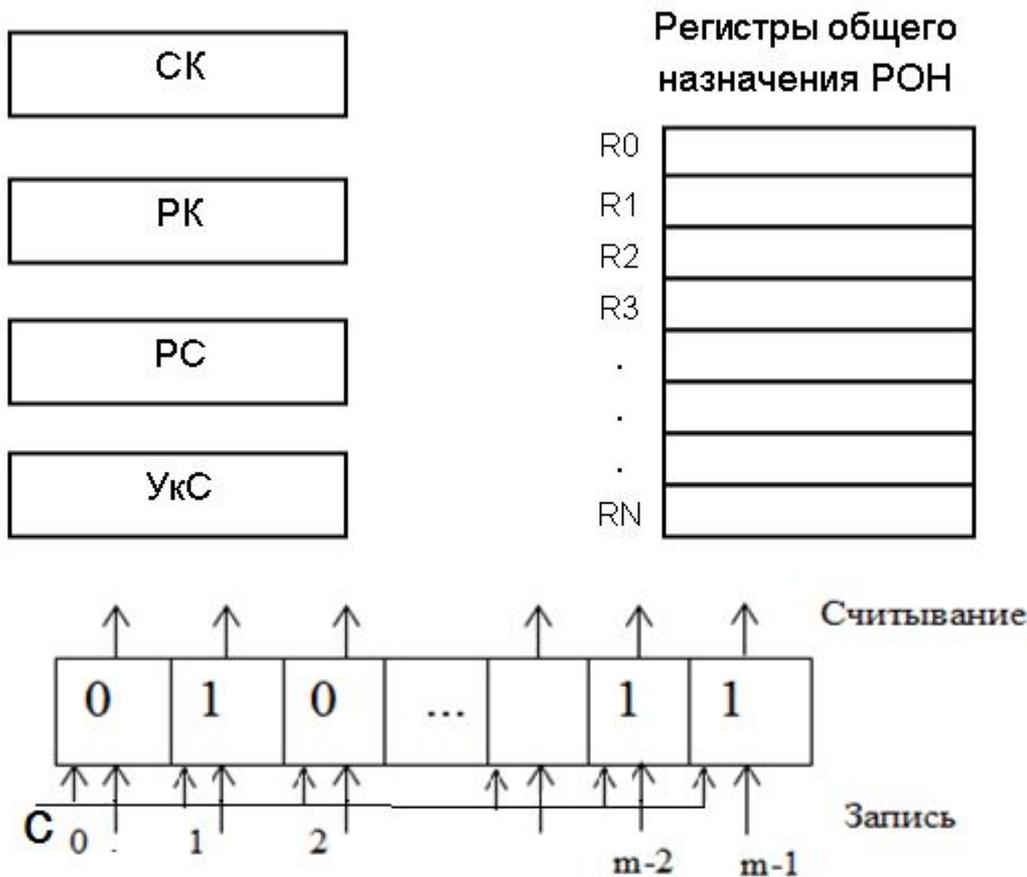
MISD



MIMD

1.2 Регистры в процессоре

Регистр - это совокупность битовых запоминающих ячеек, хранящая двоичный код $X_0X_1X_2\dots X_{m-1}$ фиксированной разрядности m . Запись в регистр и чтение из него происходят по управляющим сигналам. По существу, совокупность регистров процессора образует сверхоперативную память, которая размещена в кристалле и работает на тактовой частоте процессора.



СК - счетчик команд, который еще называют «Указатель команд».

ПК – регистр команды, содержит двоичное командное слово.

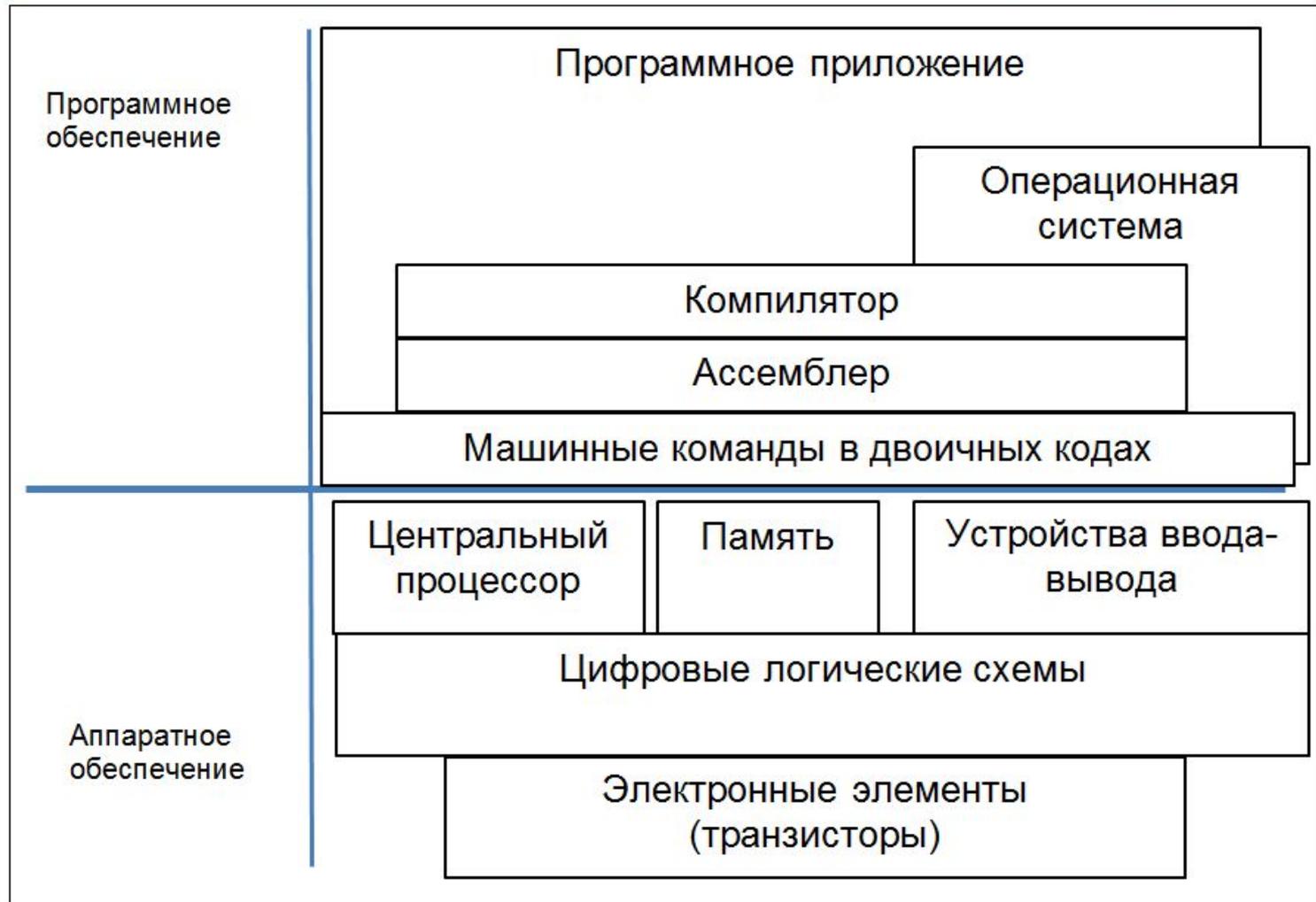
РС – регистр состояний процессора.

УКС – указатель стековой памяти.

РОН – набор регистров для хранения данных при выполнении команд.

1.3 Система команд процессора

Архитектура системы команд – это компоненты вычислительной системы, образующие интерфейс между программным и аппаратным обеспечением компьютера



Типы команд

Состав системы команд:

- арифметические,
- логические,
- команды обращения к памяти,
- команды управления,
- - команды ввода – вывода,
- команды изменения адресов,
- мультимедийные команды для работы с видео и аудио.

Символическая запись команд:

Коп – двоичный код операции (команды). Например, 0001 – команда сложения, 0010 – команда вычитания.

Операнд – исходное значение величины, которая участвуют в операции.

Адрес операнда – место в памяти, где находится операнд.

Адрес результата – место в памяти, куда записываются данные, полученные при выполнении команды.

1. Безадресные команды: **Коп** (Стоп, Ожидание, Начало и т.д.)
2. Одноадресные команды: **Коп А** (А – адрес операнда). Пример $y = -x$.
3. Двухадресные команды: **Коп А1 А2** (А1 и А2 - адреса первого и второго операндов, результат записывается по адресу А2). Пример $z = x + y$
4. Трехадресные команды: **Коп А1 А2 А3** (А1 и А2 - адреса первого и второго операндов, результат записывается по адресу А3)

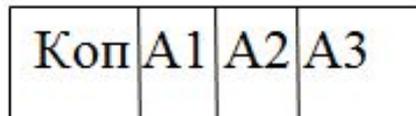
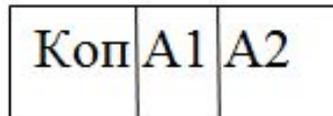
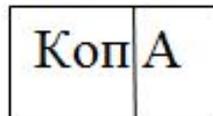
Типы архитектур системы команд

1. Архитектура с полным набором команд: CISC (Complex Instruction Set Computer)
2. Архитектура с сокращенным набором команд: RISC (Reduced Instruction Set Computer)
3. Архитектура с командами сверхбольшой длины: VLIW (Very Long Instruction Word)

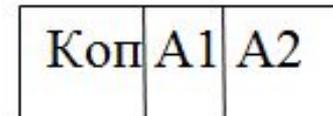
Характеристика	CISC	RISC	VLIW
Длина команды	Переменная	Постоянная	Постоянная
Расположение полей в команде	Переменное	Постоянное	Постоянное
Число регистров РОН	Небольшое	Много регистров РОН (регистровый файл)	Много регистров РОН (регистровый файл)
Доступ к памяти	Выполняется в составе команд различных типов	Выполняется только специальными командами	Выполняется только специальными командами

Структуры полей команд различных архитектур

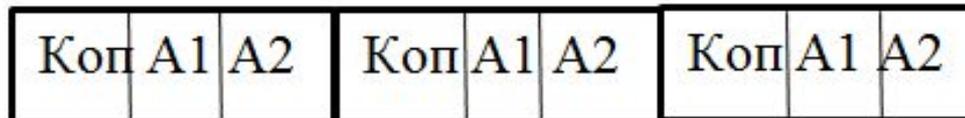
CISC



RISC

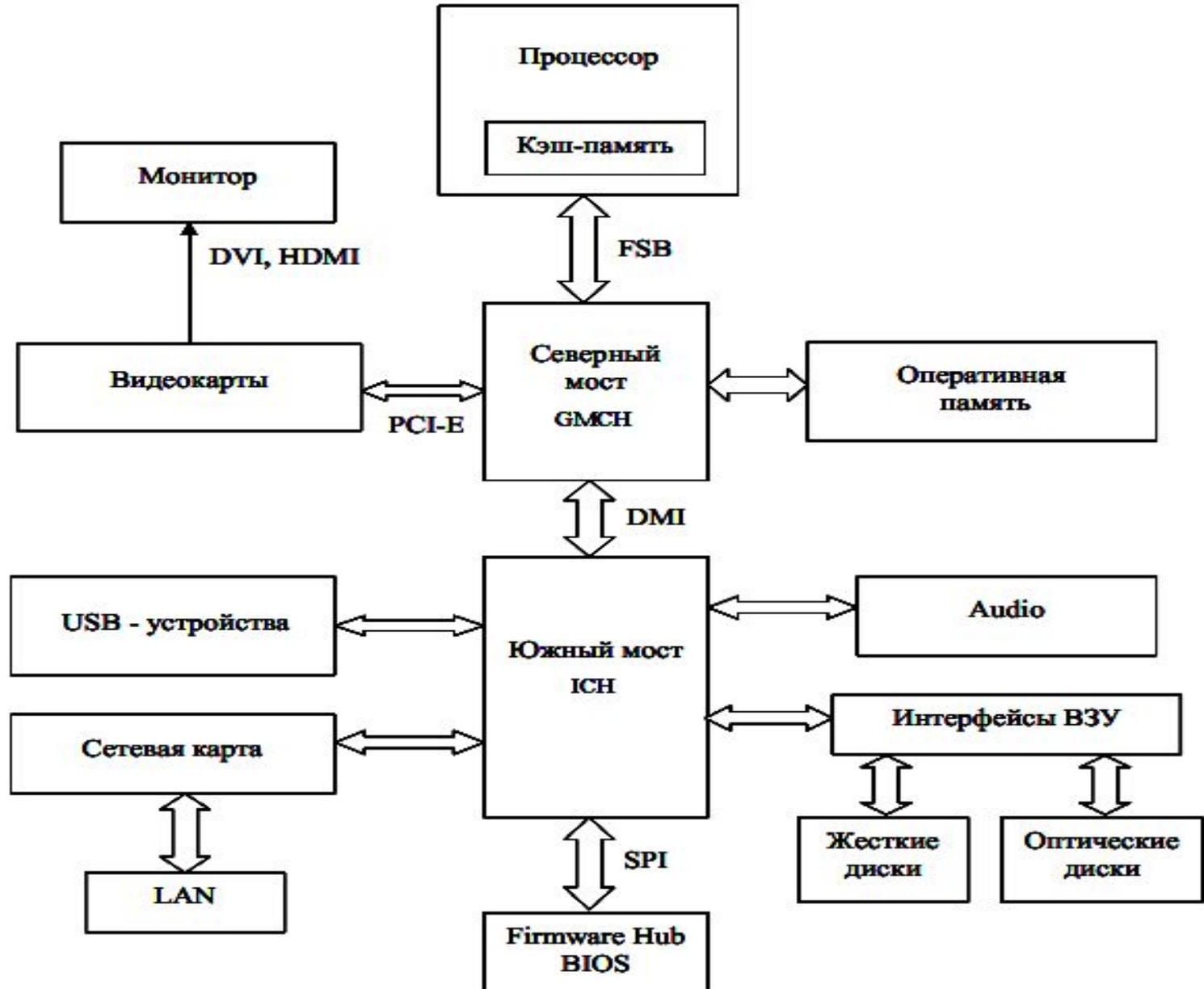


VLIW



Связка 3-х команд, выполняющаяся как единая команда

1.4 Структурная схема компьютера



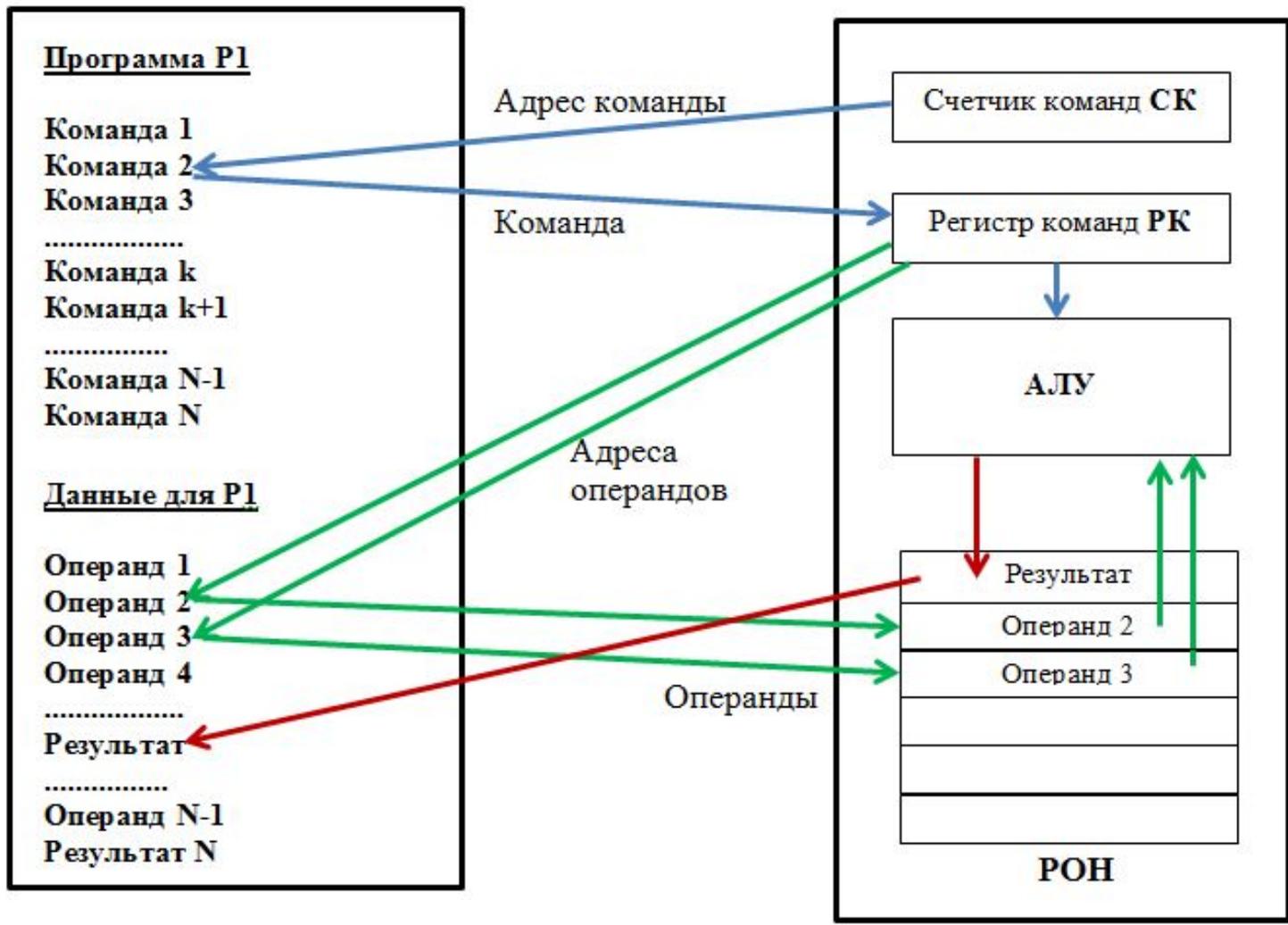
1.5 Стандартный цикл выполнения команд процессором

1. *Этап выборки команды из памяти.* ЦП извлекает команду из памяти по адресу, который записан в счетчике команд СК, и записывает команду в регистр команд РК. После этого адрес в СК увеличивается на величину L длины команды и показывает на следующую команду в программе.
2. *Этап декодирования команды.* Дешифратор определяет код операции Коп и адреса операндов A1 и A2.
3. *Этап выборки операндов из памяти.* По найденным адресам из памяти в процессор считываются исходные данные.
4. *Этап исполнения команды.* Арифметико-логическое устройство АЛУ выполняет заданную операцию с заданными данными. Получается результат.
5. *Этап записи результата в память.* Результат записывается в память по адресу A3.

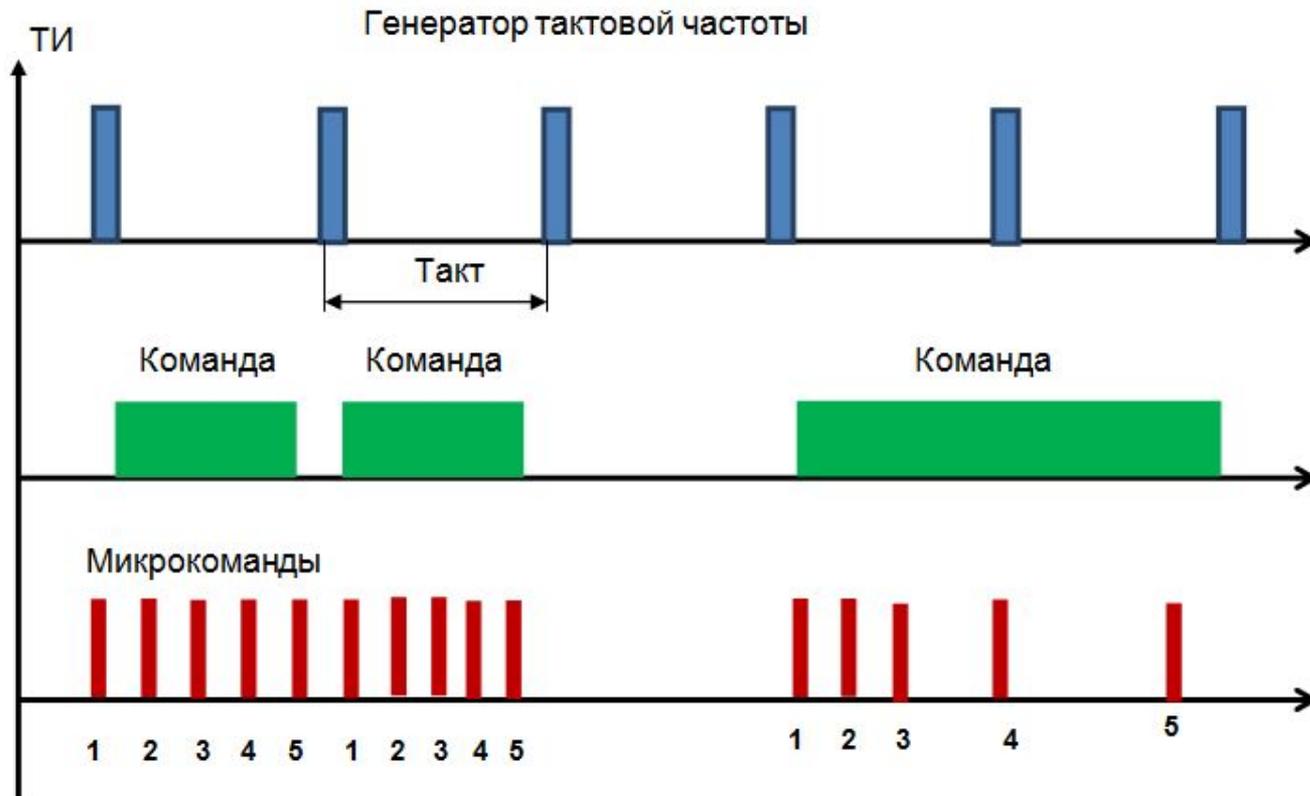
Цикл закончен. В счетчике команд СК уже есть адрес следующей команды по последовательности в программе. Переход на первый этап цикла.

Оперативная память ОП

Центральный процессор ЦП



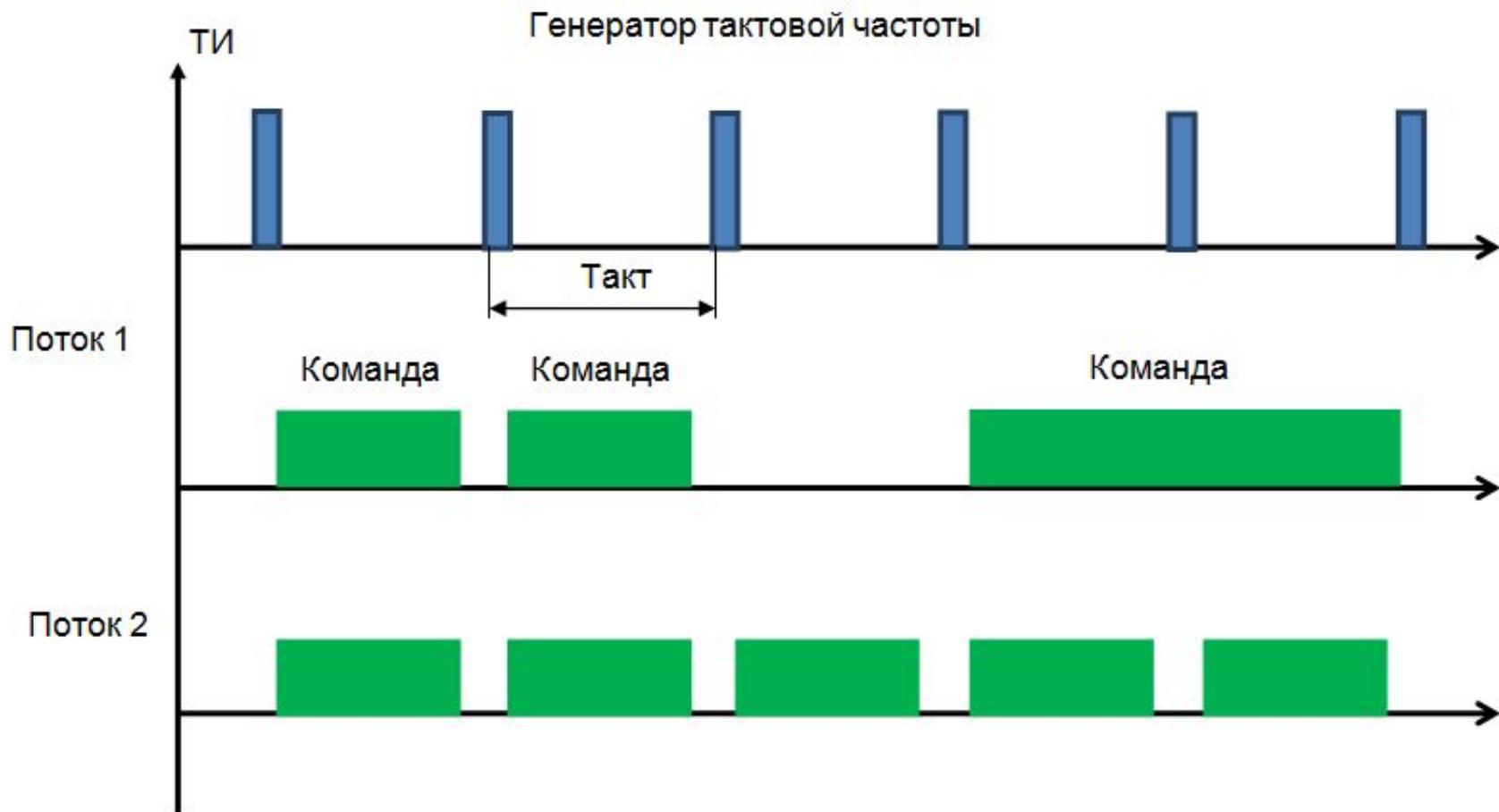
1.5 Стандартный цикл выполнения команд процессором (продолжение)



Среднее число тактов на команду (Cycles Per Instruction) CPI:

$$CPI = N_{\text{Такт}} / N_{\text{команд}}$$

$CPI \rightarrow 1$; $t_{\text{Такт}} = 1/f$, f – тактовая частота процессора



Среднее число тактов на команду CPI:

$$CPI = N_{\text{ТАКТ}} / N_{\text{КОМАНД}} < 1$$