

Микропроцессорные устройства

Лекция 7

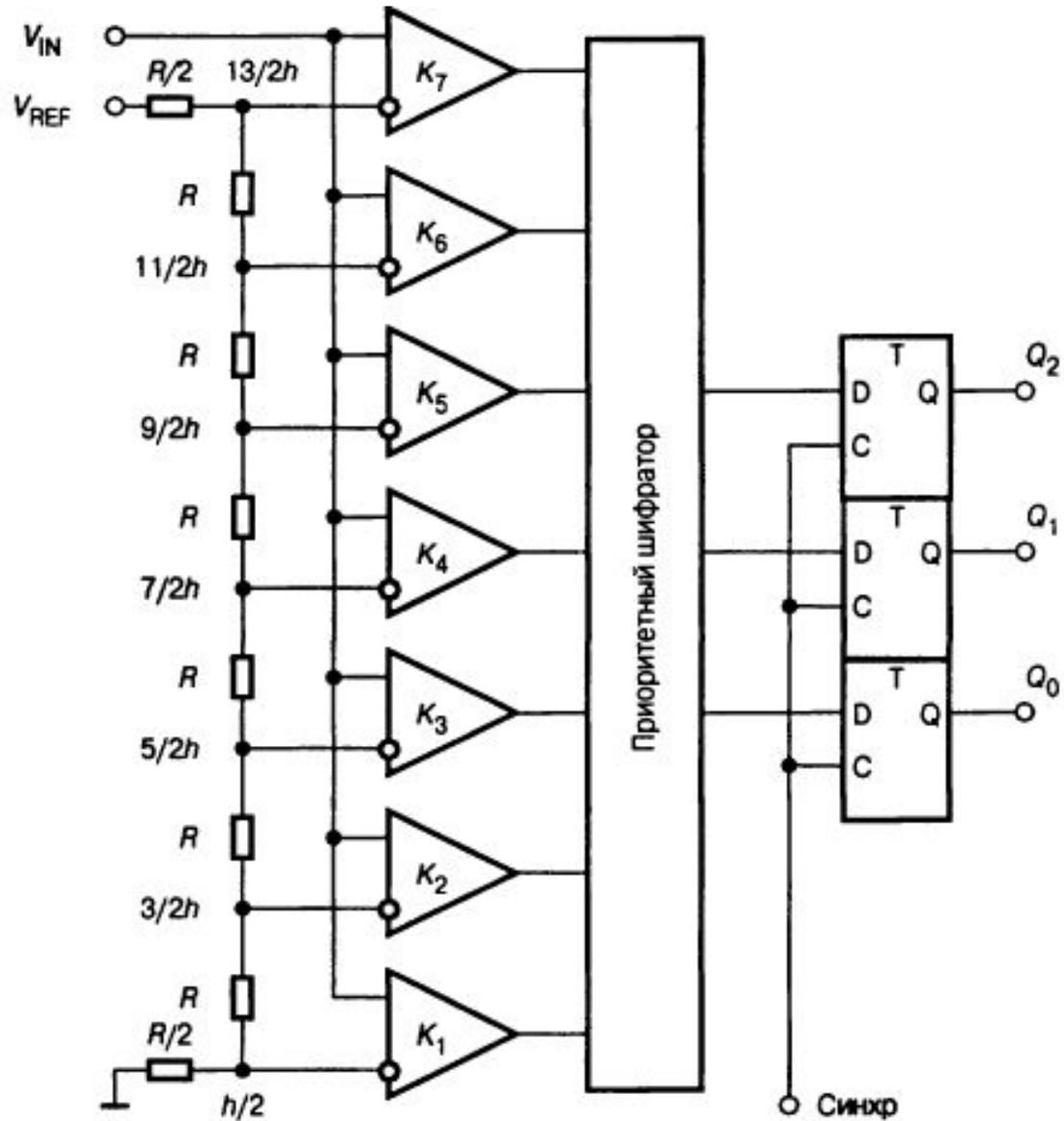
АЦП

Микроконтроллеры серии AVR

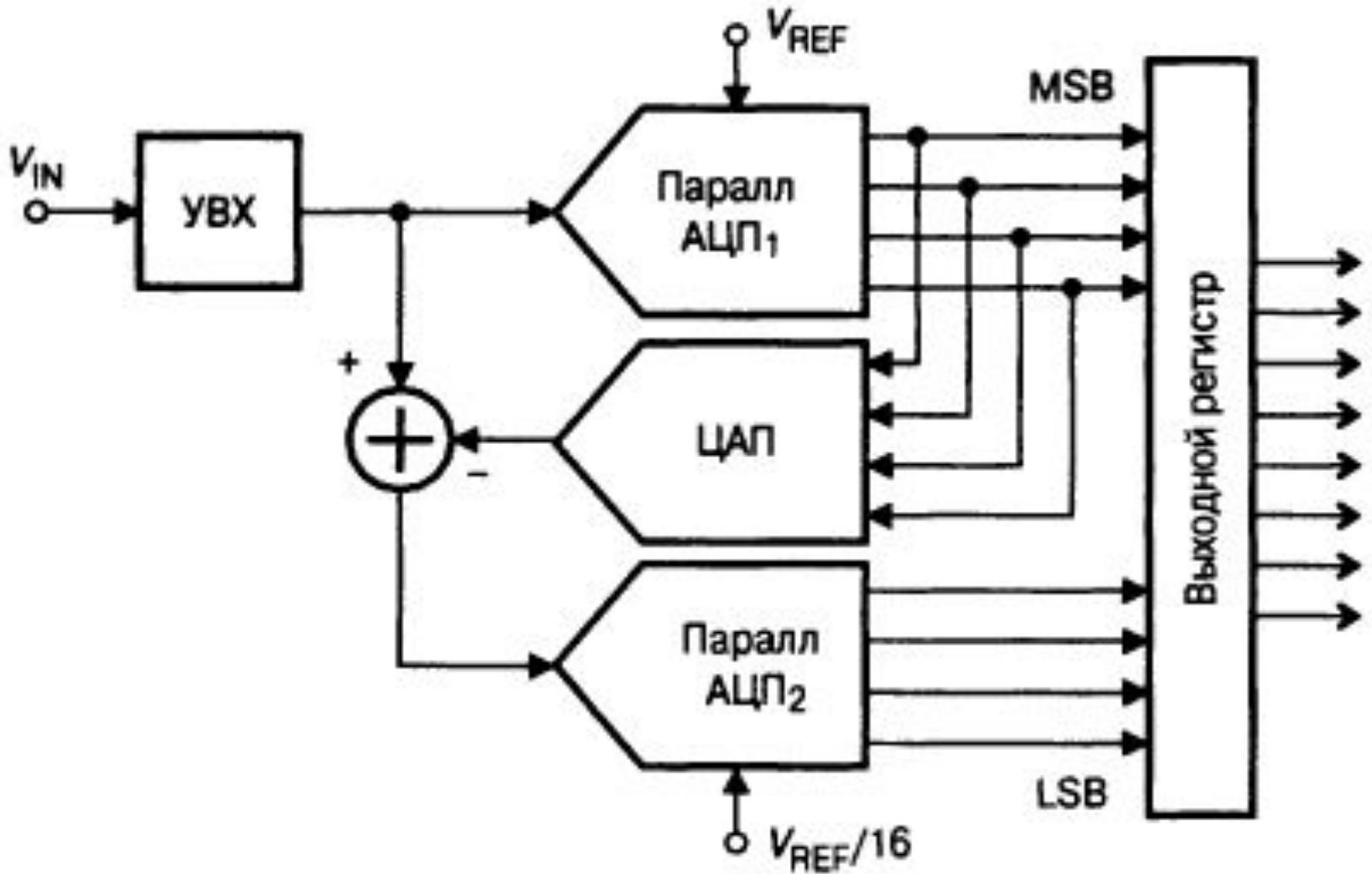
Классификация АЦП



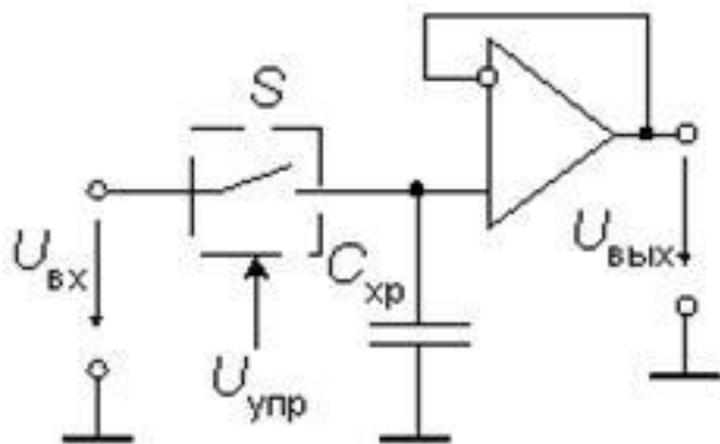
Параллельный АЦП



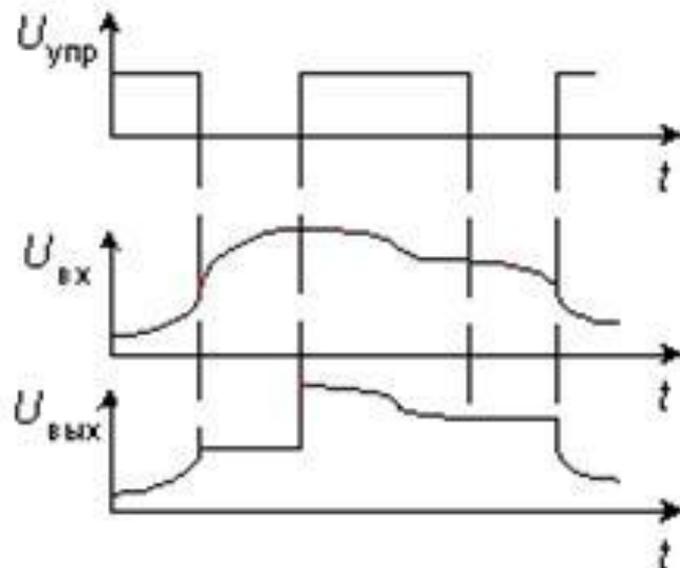
Структурная схема двухступенчатого АЦП



Устройство выборки-хранения

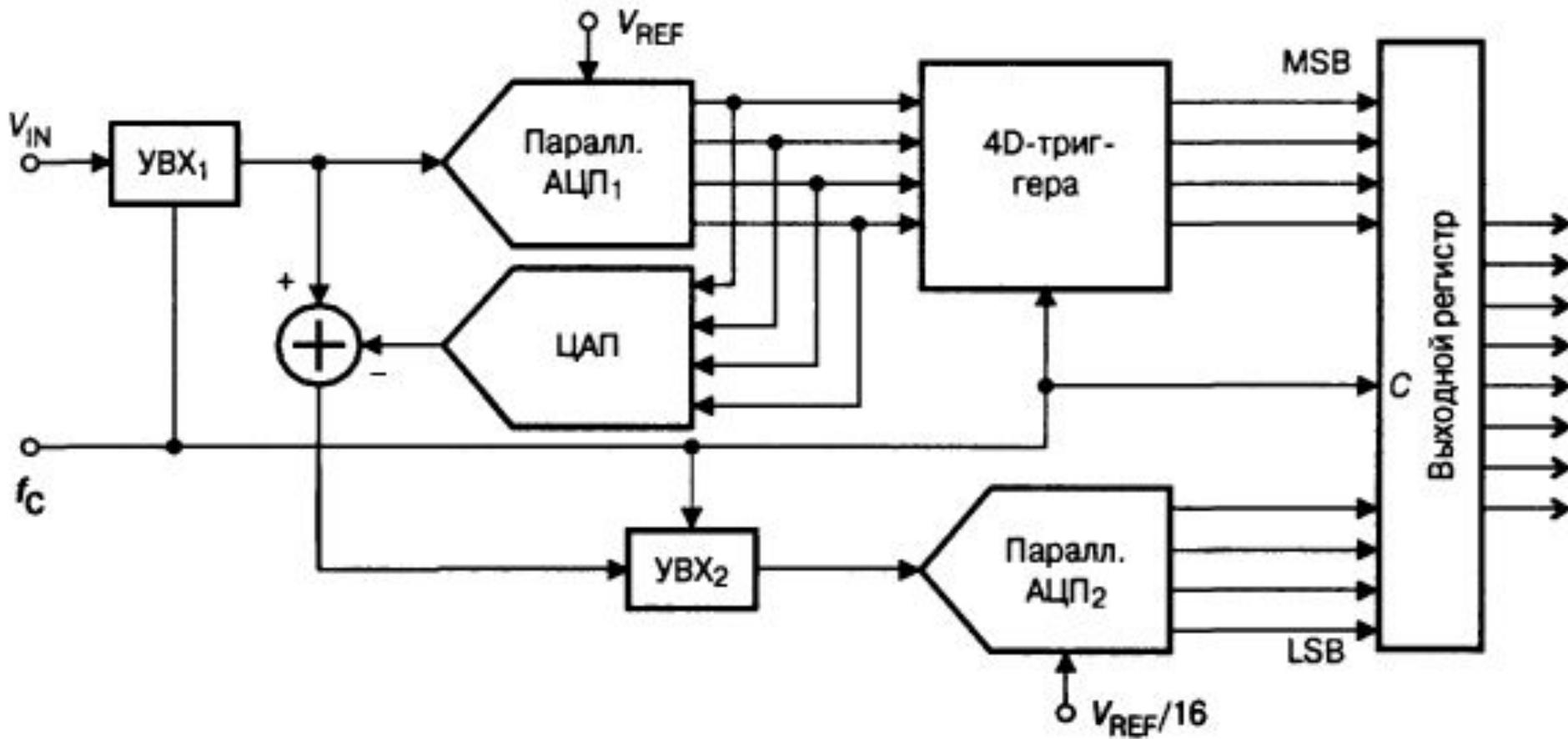


а)

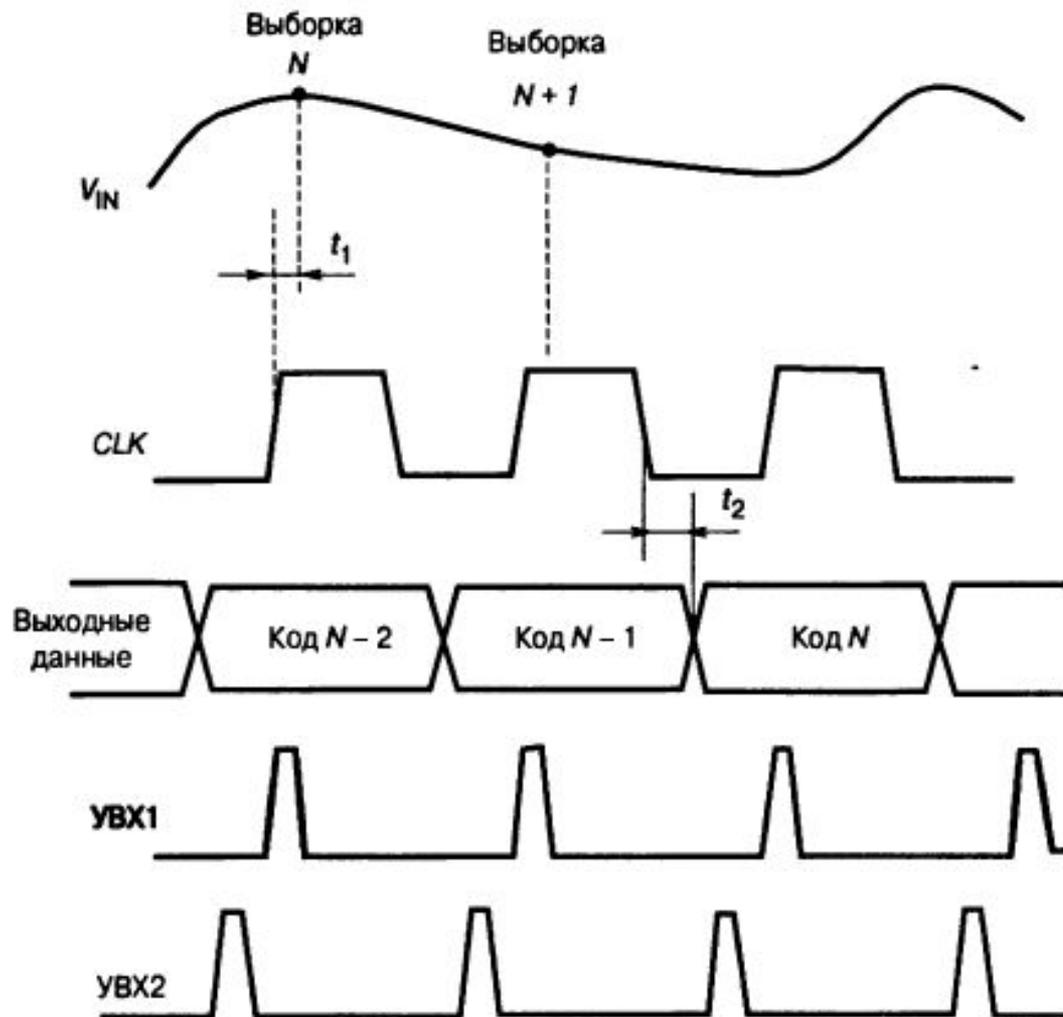


б)

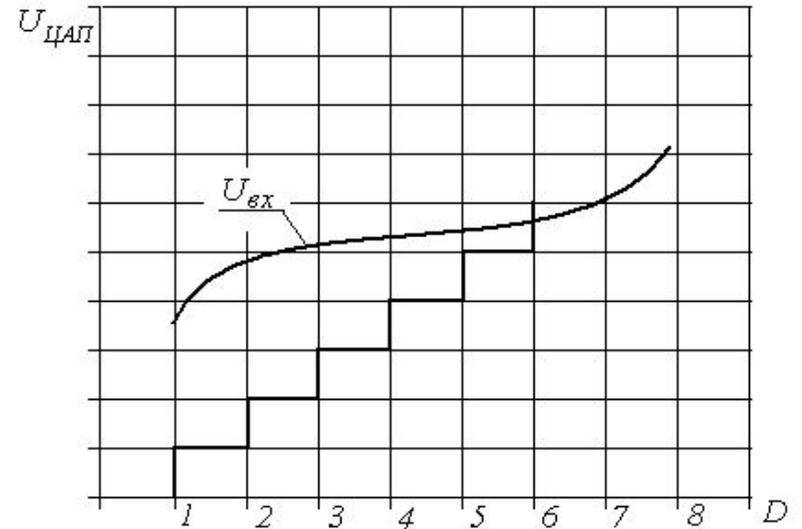
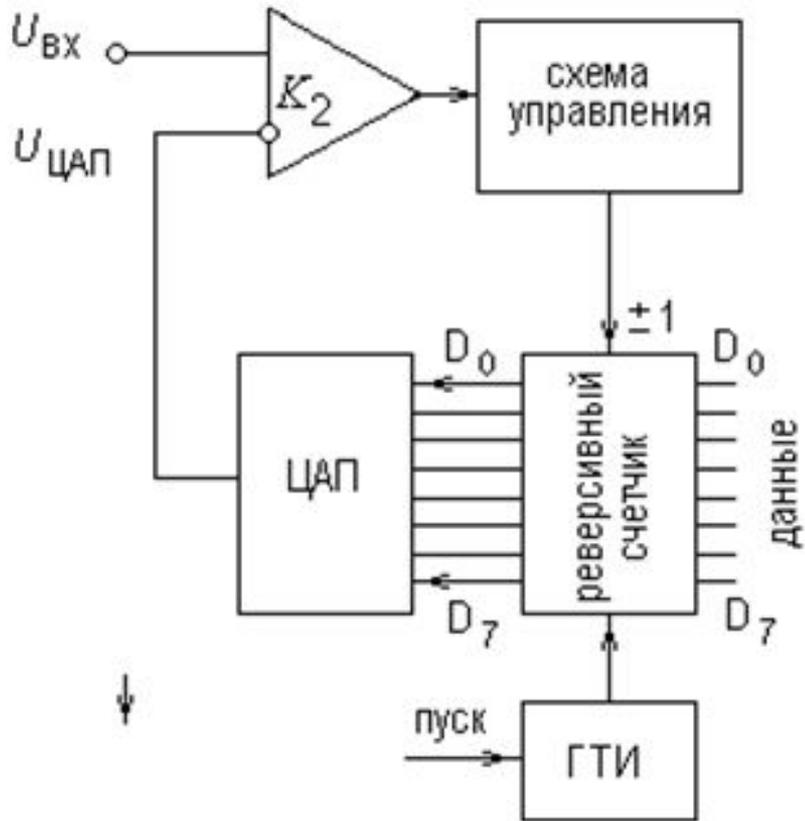
Структурная схема конвейерного АЦП



Диаграммы работы конвейерного АЦП

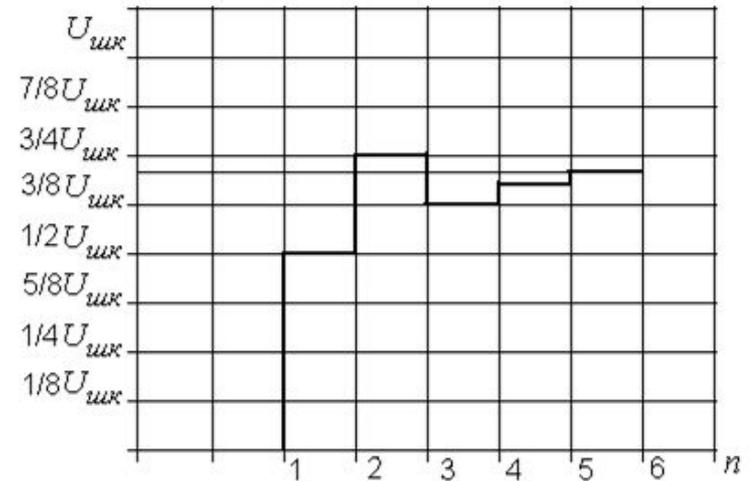
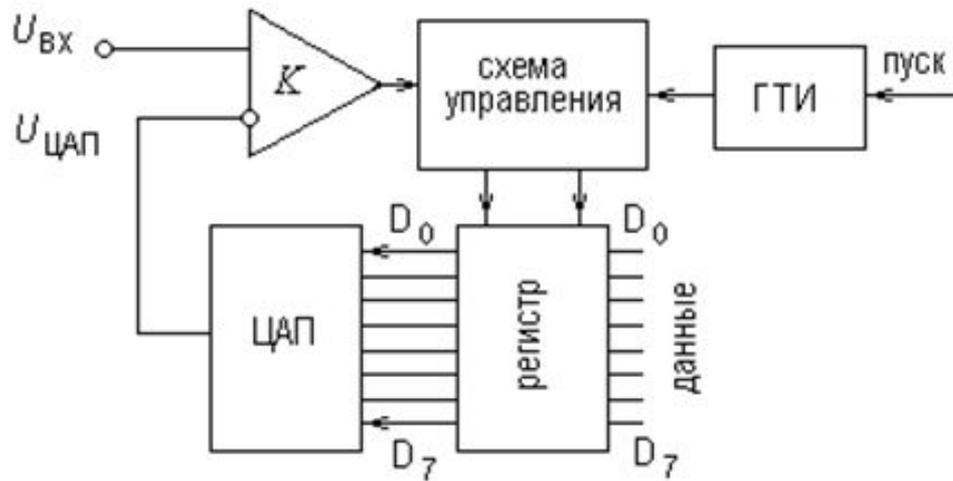


АЦП последовательного счета



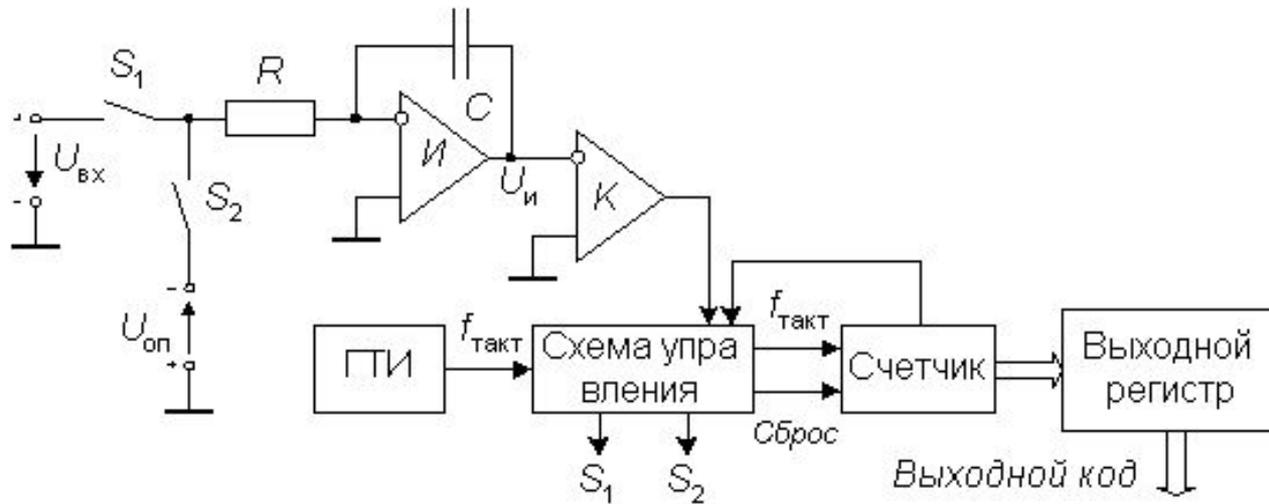
$$t_{нр} = (2^N - 1) \cdot T$$

АЦП последовательного приближения



$$t_{\text{нр}} = N \cdot T$$

АЦП двухтактного интегрирования



Преобразование проходит две стадии: стадию интегрирования и стадию счета. В начале первой стадии ключ S_1 замкнут, а ключ S_2 разомкнут. Интегратор И интегрирует входное напряжение $U_{вх}$. Время интегрирования входного напряжения t_1 постоянно; в качестве таймера используется счетчик с коэффициентом пересчета $K_{сч}$, так что

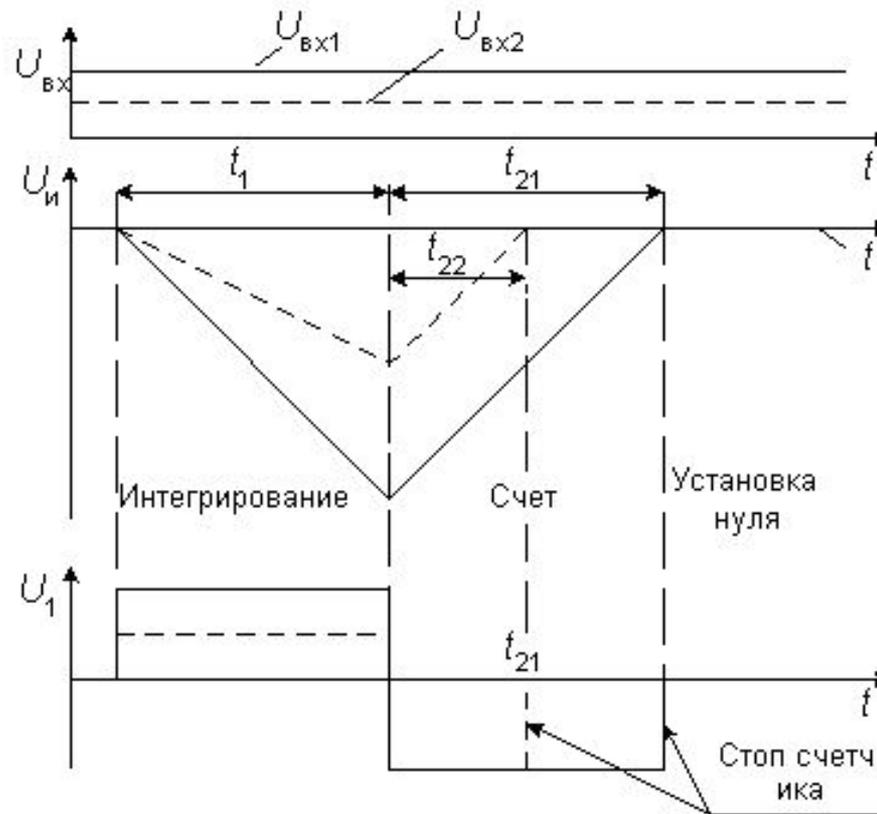
$$t_1 = \frac{K_{сч}}{f_{ТАКТ}}$$

К моменту окончания интегрирования выходное напряжение интегратора составляет:

$$U_{И}(t_1) = -\frac{1}{RC} \int_0^{t_1} U_{ВХ}(t) dt = -\frac{U_{ВХ.СР} K_{сч}}{f_{ТАКТ} RC}$$

АЦП двухтактного интегрирования

После окончания стадии интегрирования ключ S1 размыкается, а ключ S2 замыкается и опорное напряжение $U_{оп}$ поступает на вход интегратора. При этом выбирается опорное напряжение, противоположное по знаку входному напряжению. На стадии счета выходное напряжение интегратора линейно уменьшается по абсолютной величине



АЦП двухтактного интегрирования

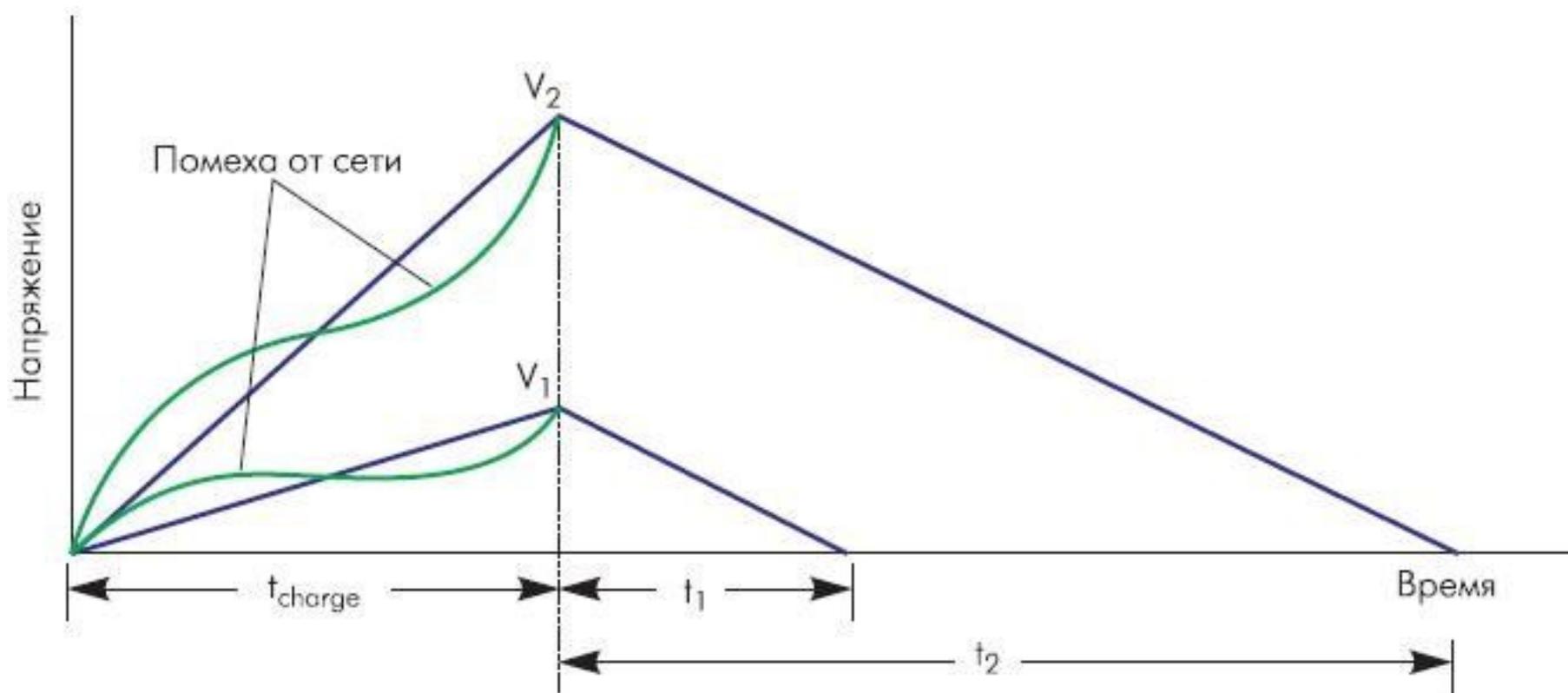
Стадия счета заканчивается, когда выходное напряжение интегратора переходит через нуль. При этом компаратор К переключается и счет останавливается.

$$U_{\text{И}}(t_1) + \frac{1}{RC} \int_{t_1}^{t_1+t_2} U_{\text{ОП}} dt = 0$$

$$t_2 = \frac{n_2}{f_{\text{ТАКТ}}}$$

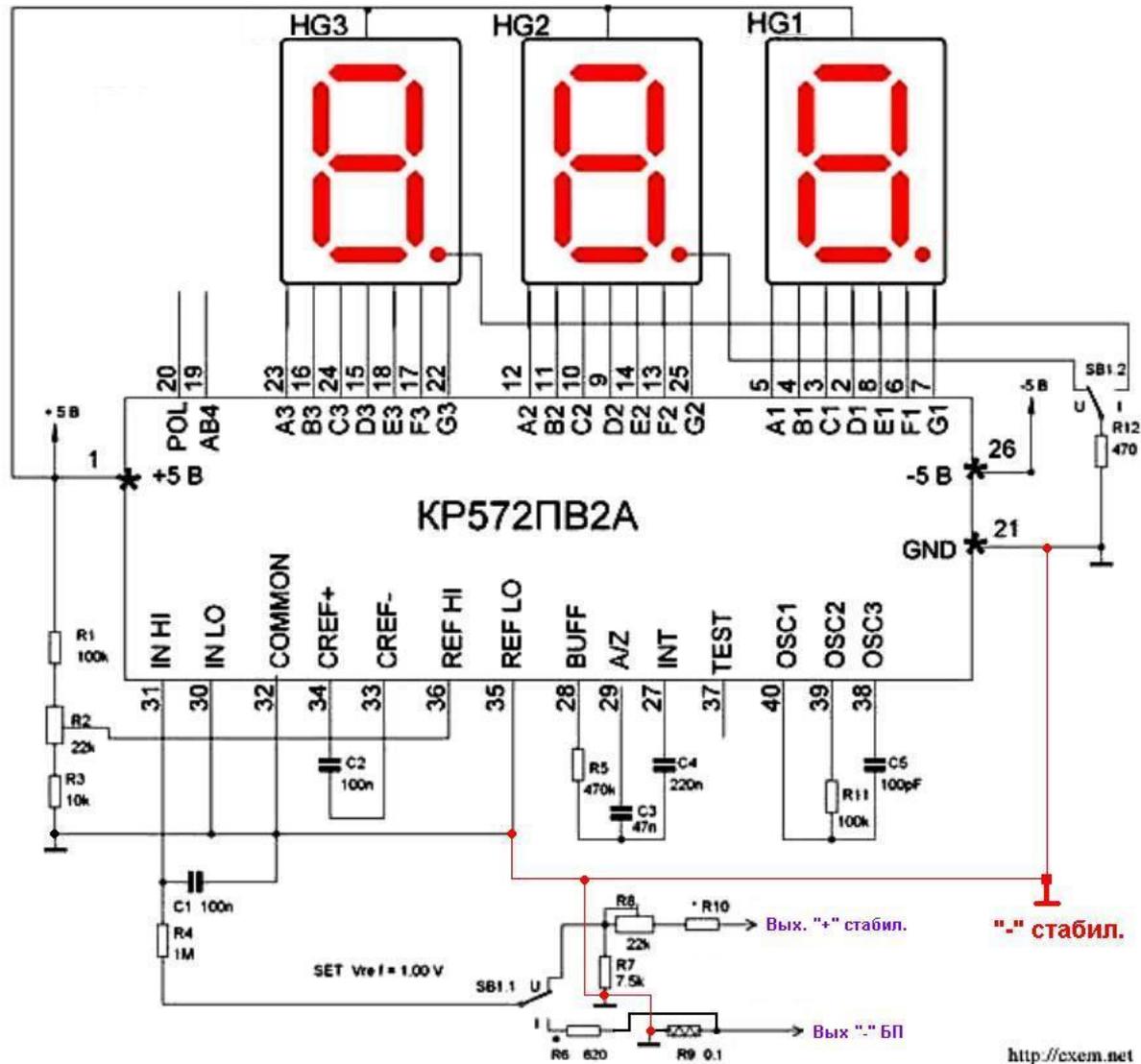
$$n_2 = \frac{U_{\text{ВХ.СР}} K_{\text{СЧ}}}{U_{\text{ОП}}}$$

Подавление помехи интегрирующим АЦП

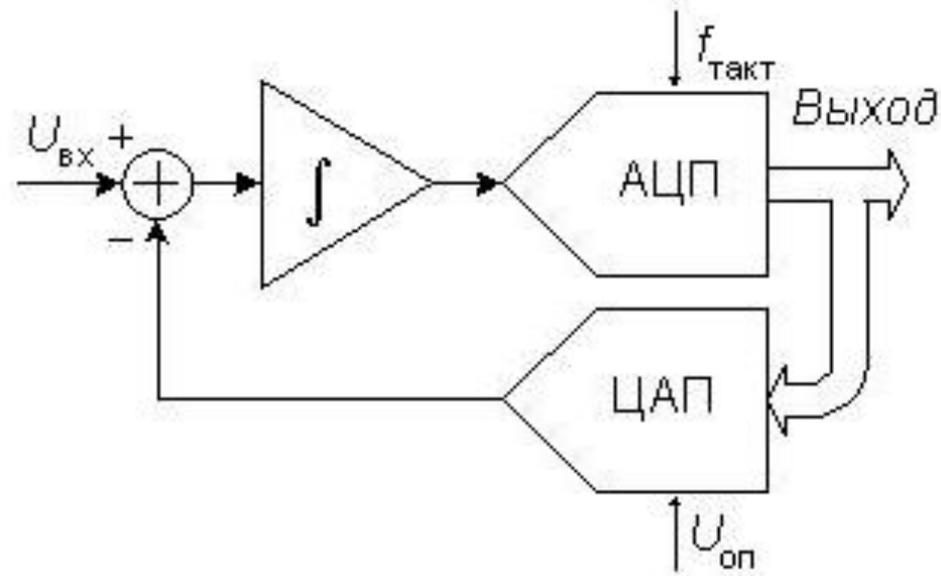


Получение сигнала с подавлением помехи от сети

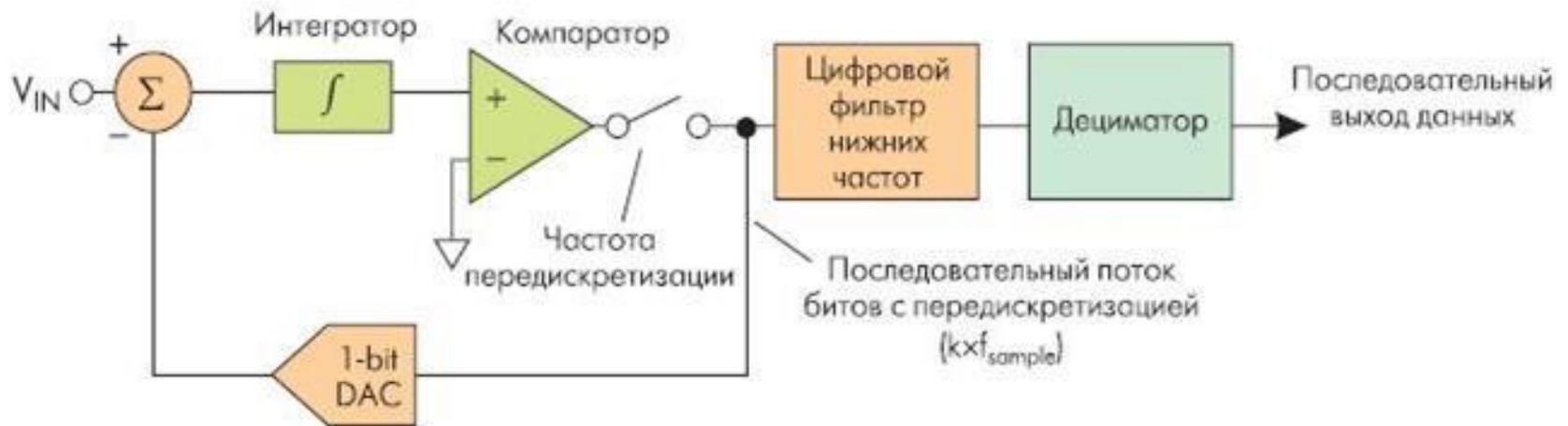
АЦП двухтактного интегрирования



Структурная схема сигма-дельта модулятора первого порядка



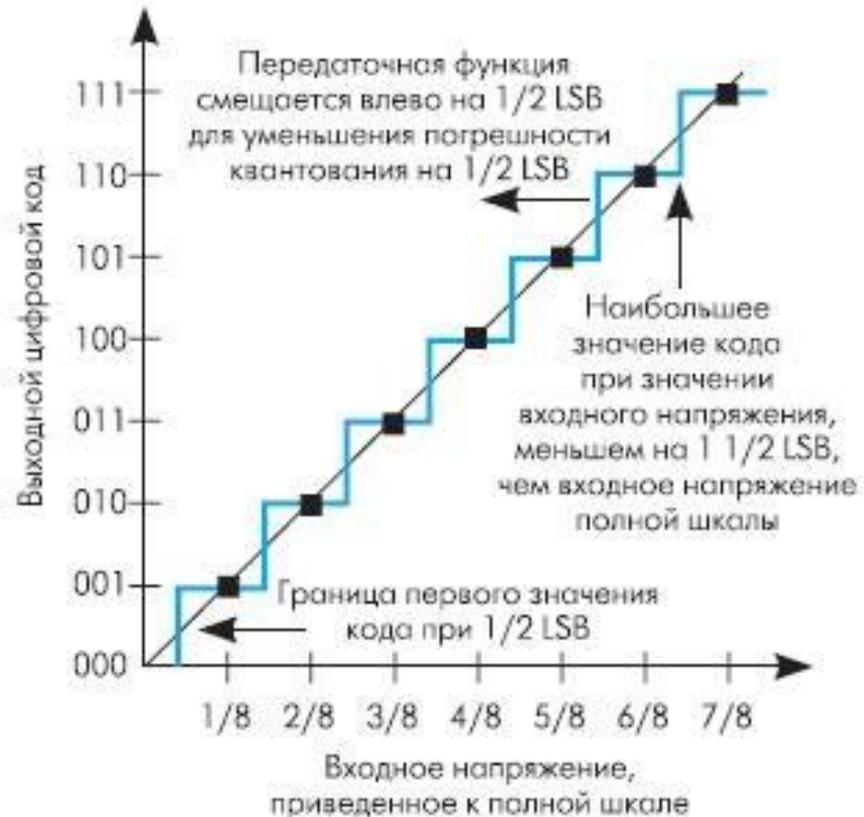
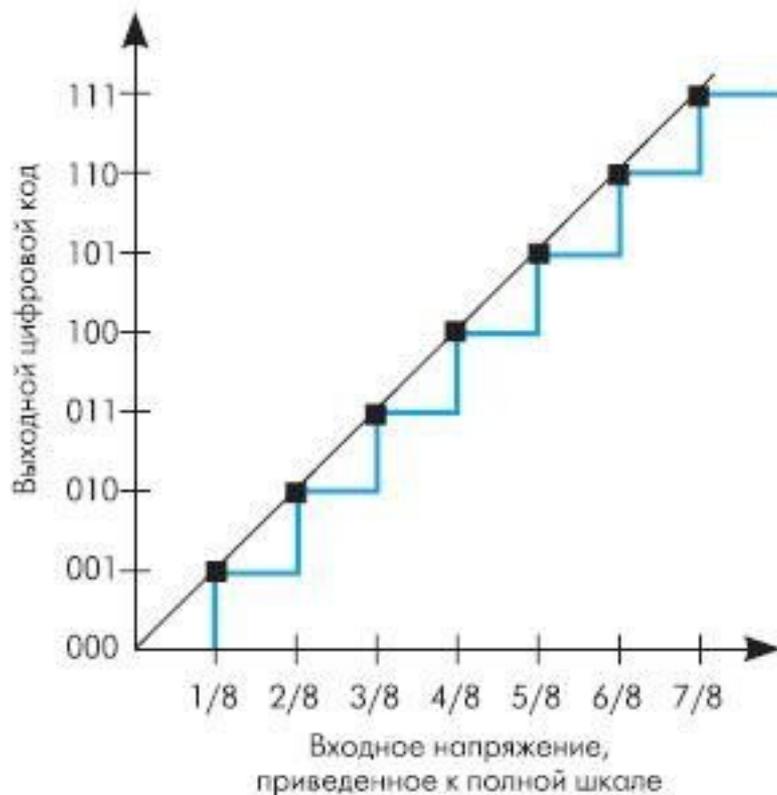
Структурная схема сигма-дельта модулятора первого порядка



Передаточная характеристика АЦП

идеальная

со смещением на $-1/2$ МЗР

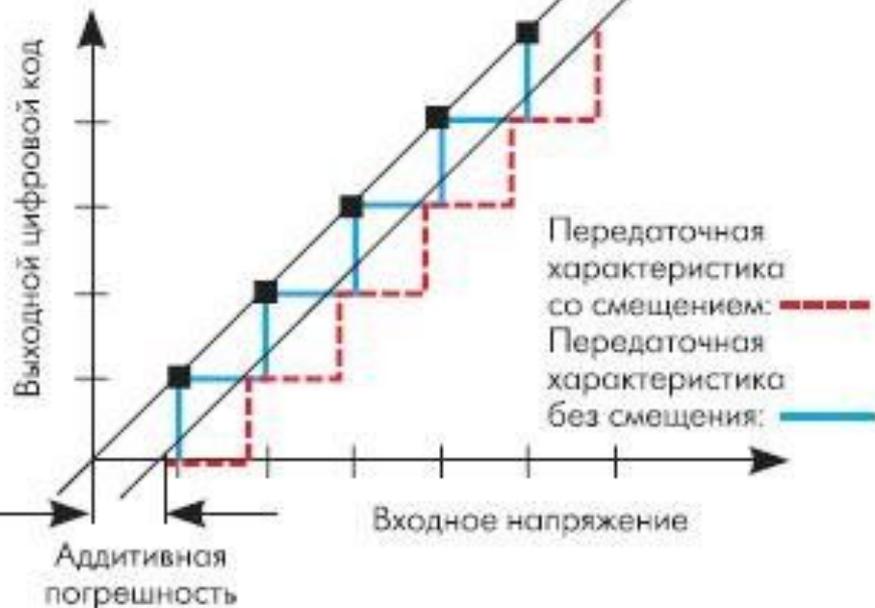


К определению погрешностей АЦП

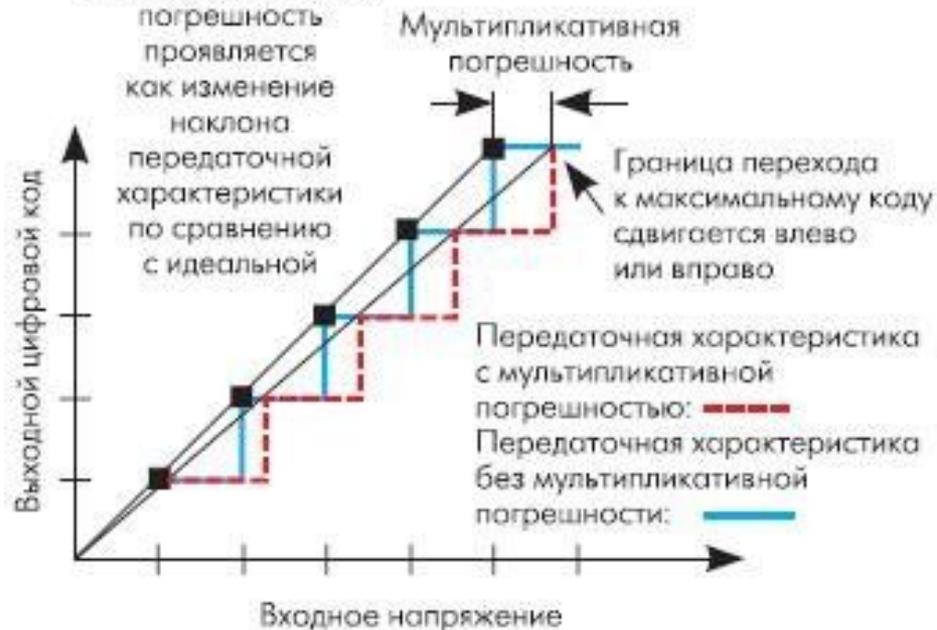
аддитивная

мультипликативная

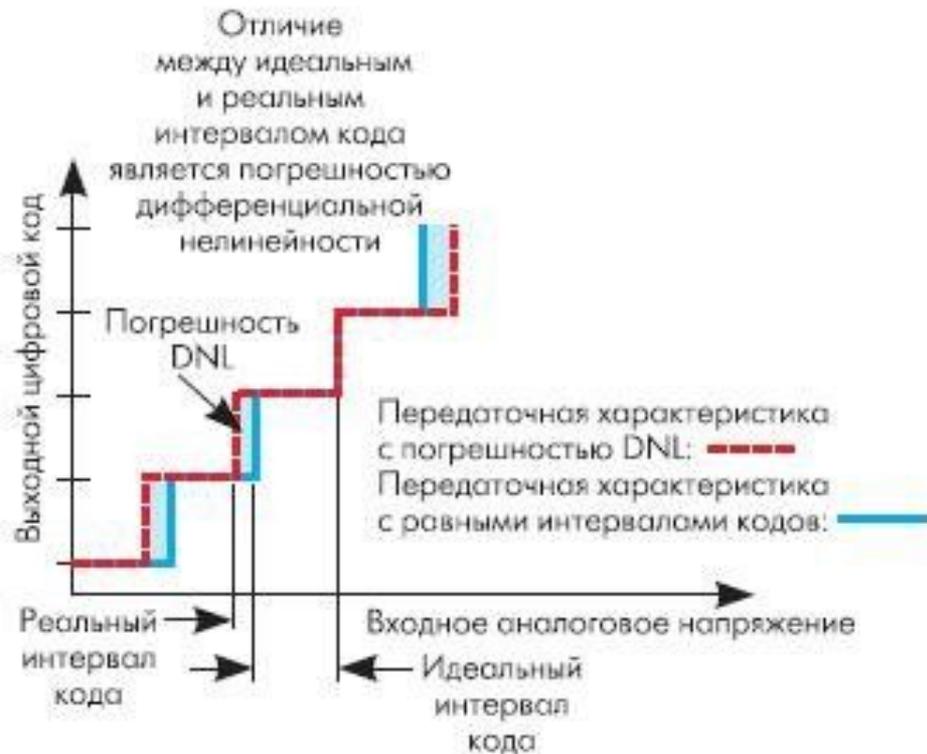
Аддитивная погрешность сдвигает передаточную характеристику влево или вправо



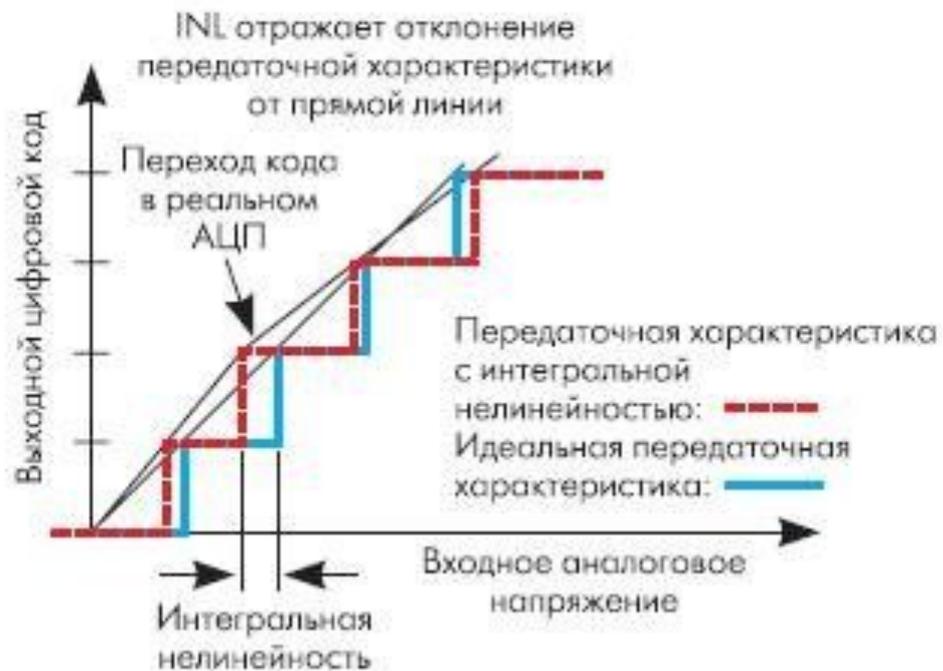
Мультипликативная погрешность проявляется как изменение наклона передаточной характеристики по сравнению с идеальной



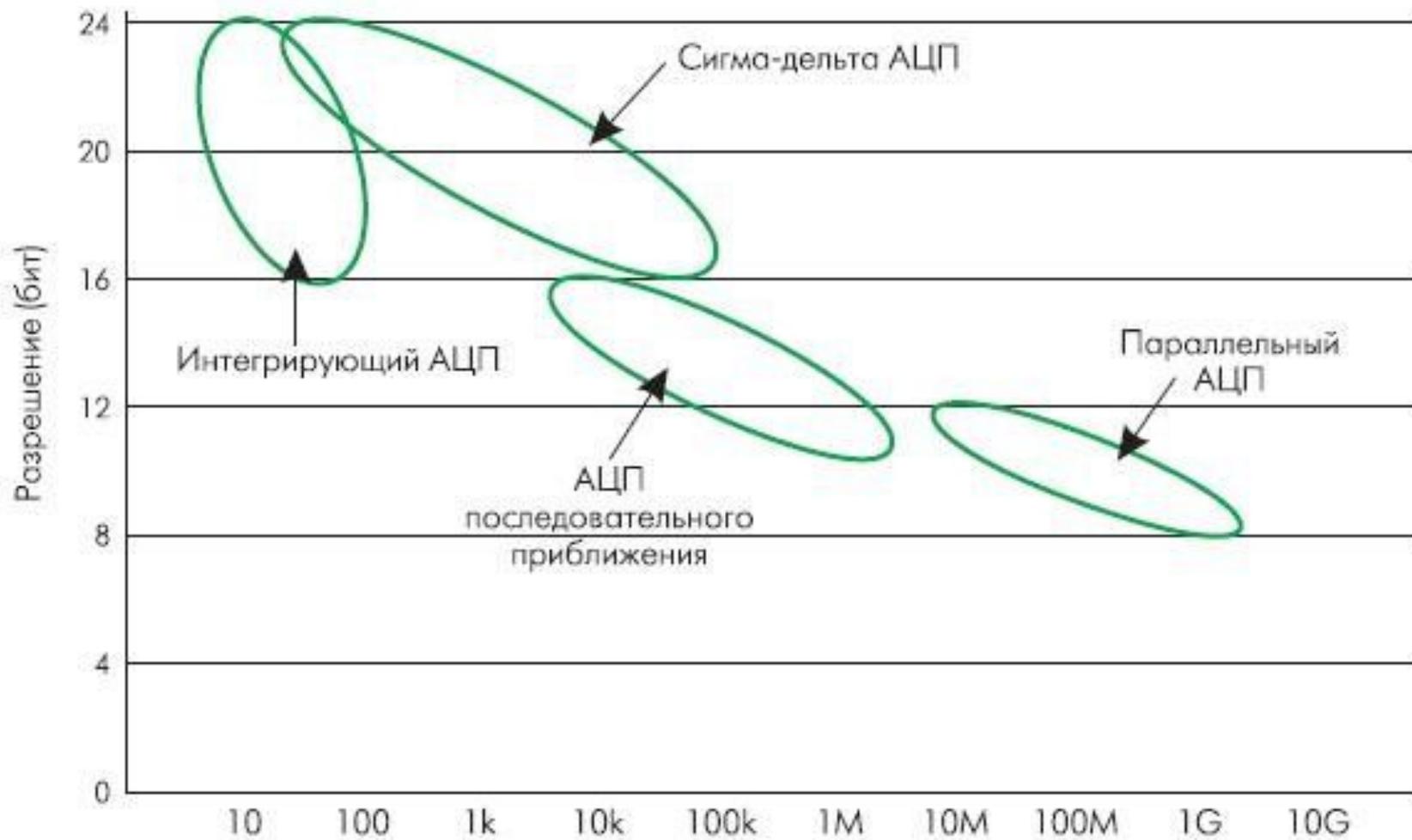
Дифференциальная нелинейность



Интегральная нелинейность



Типы АЦП

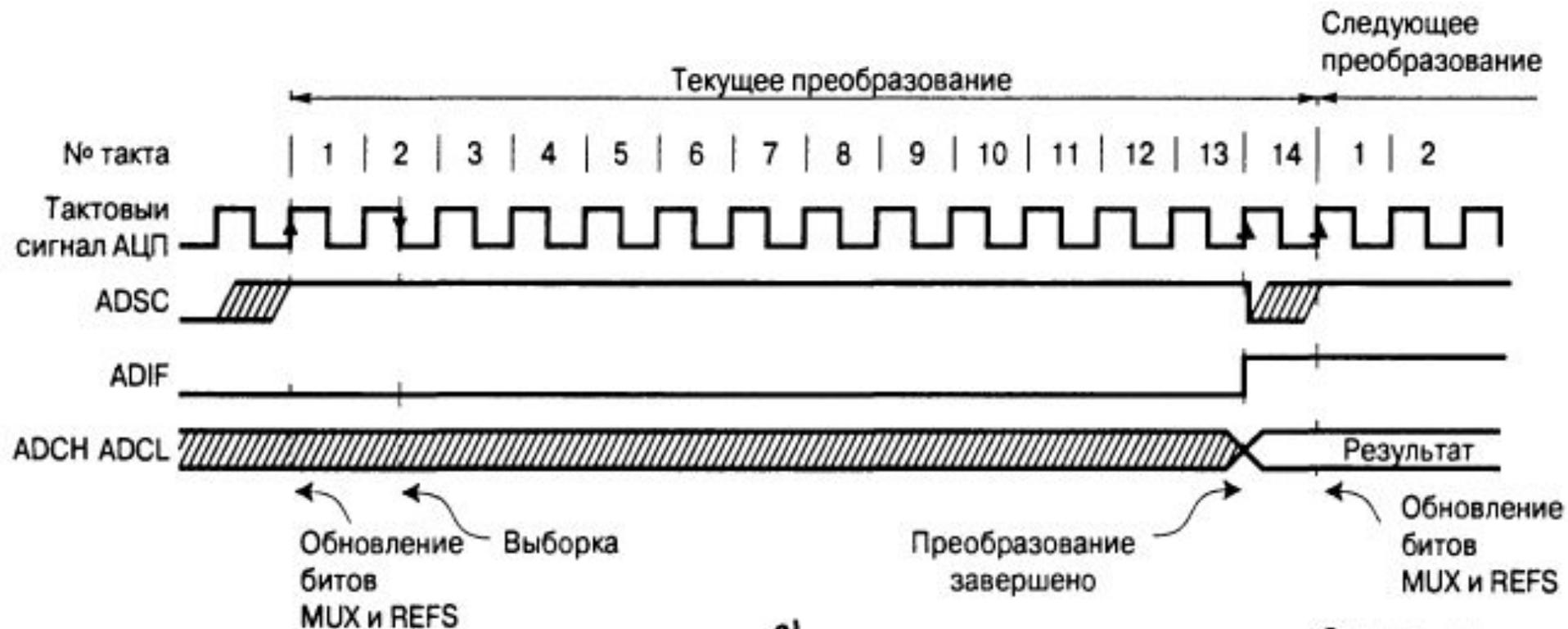


зависимости от частоты дискретизации

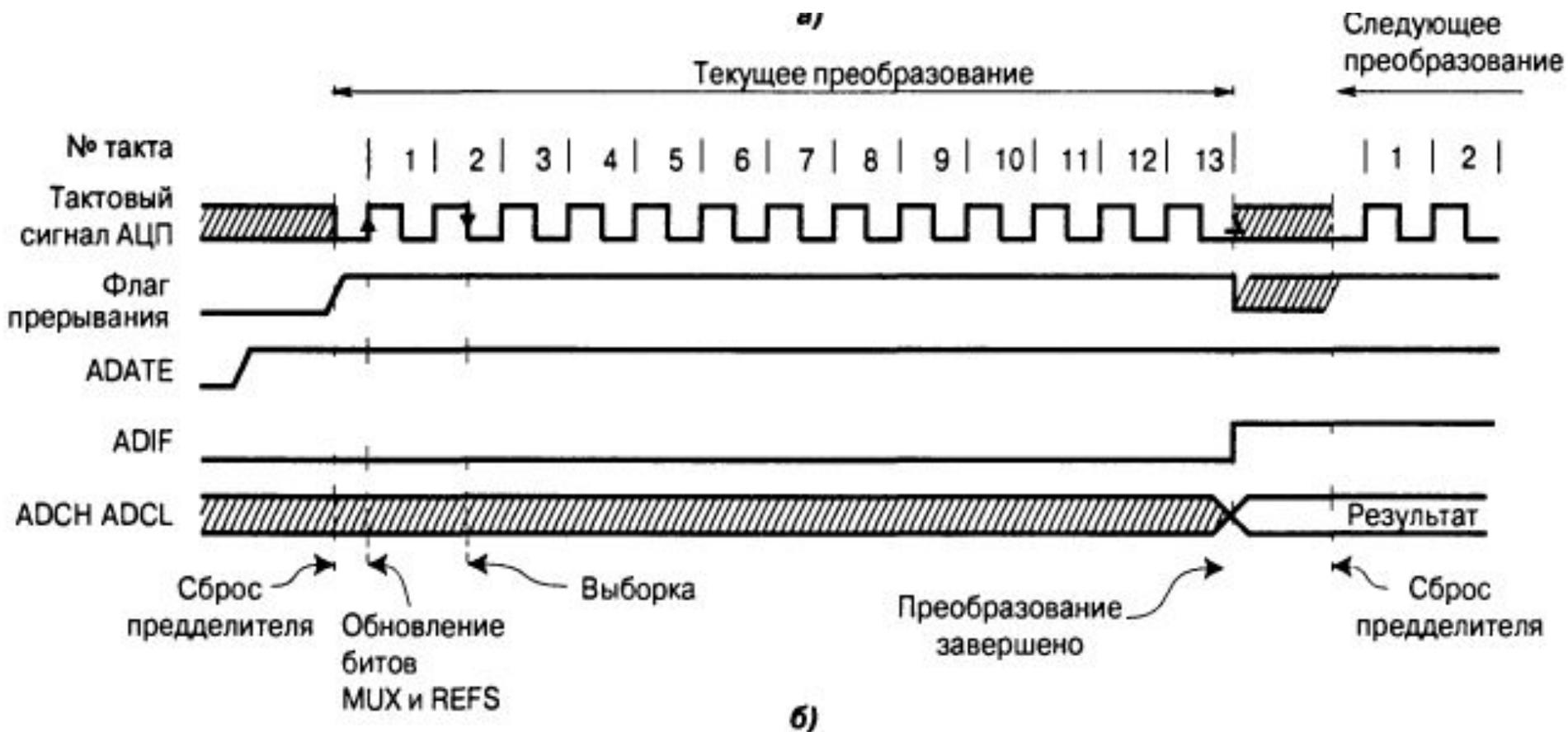
Основные параметры АЦП микроконтроллеров семейства AVR

- Тип: АЦП последовательного приближения
- Разрешающая способность: 10 бит
- Абсолютная погрешность: ± 2 LSB
- Интегральная нелинейность: ± 0.5 LSB
- Частота дискретизации: 15 К отсчетов/сек
- Количество каналов: 8/16

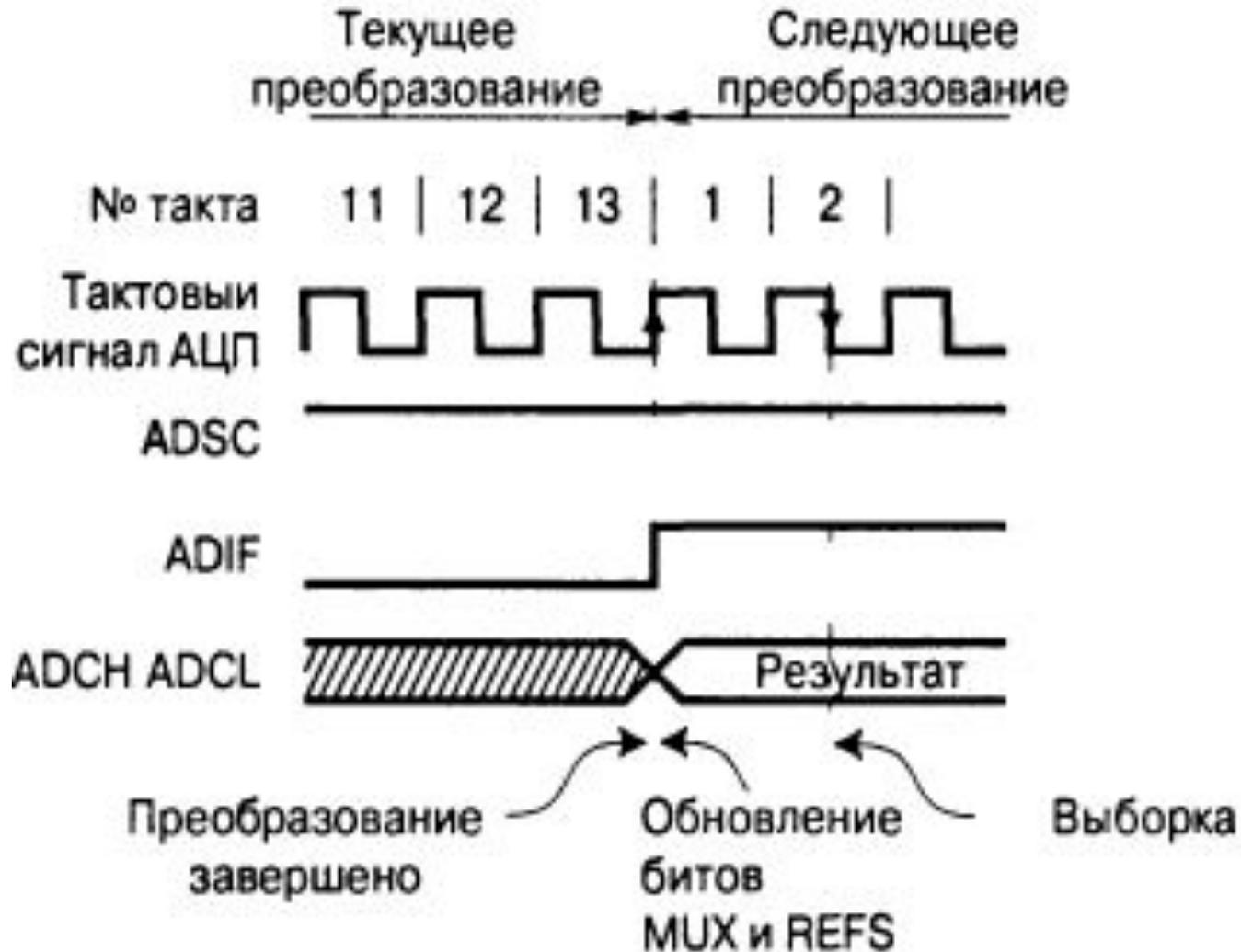
Работа АЦП в режиме одиночного преобразования



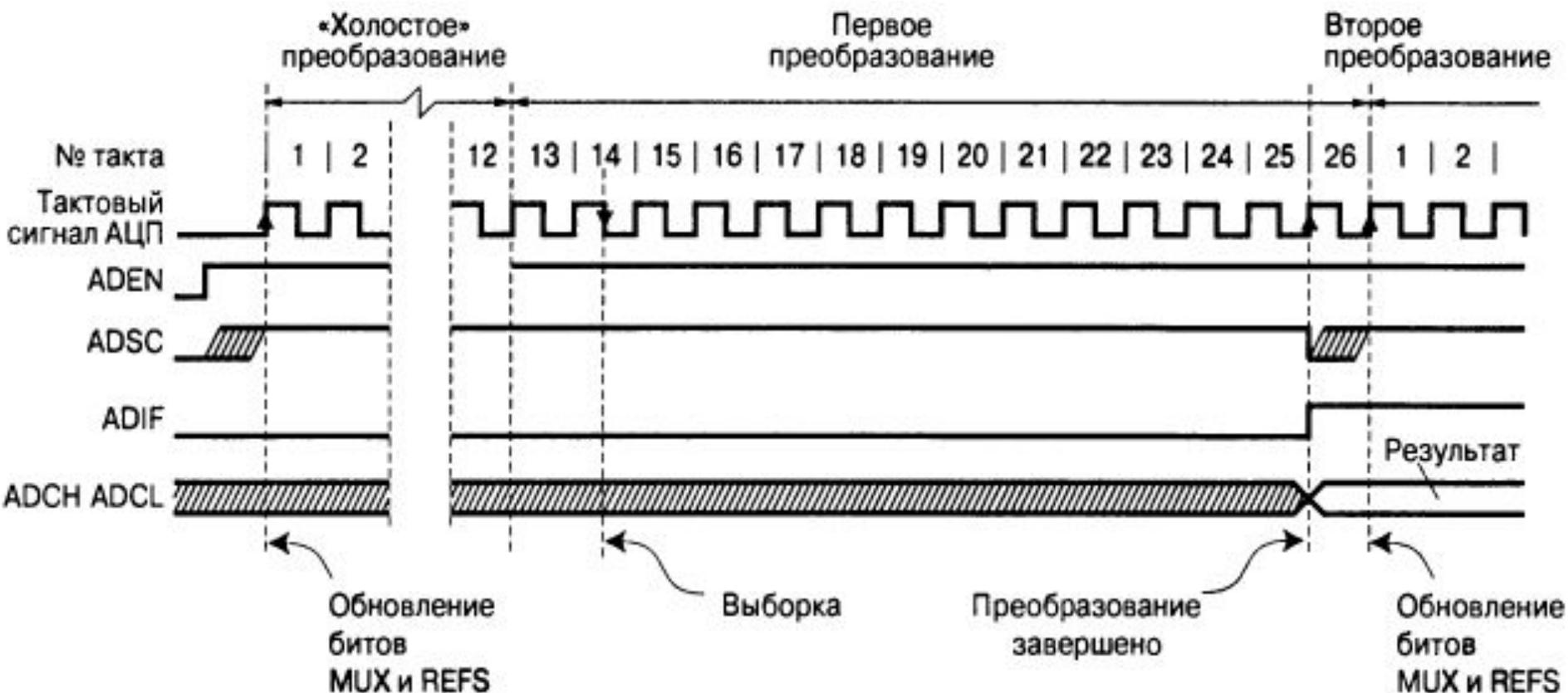
Работа АЦП в режиме запуска по прерыванию



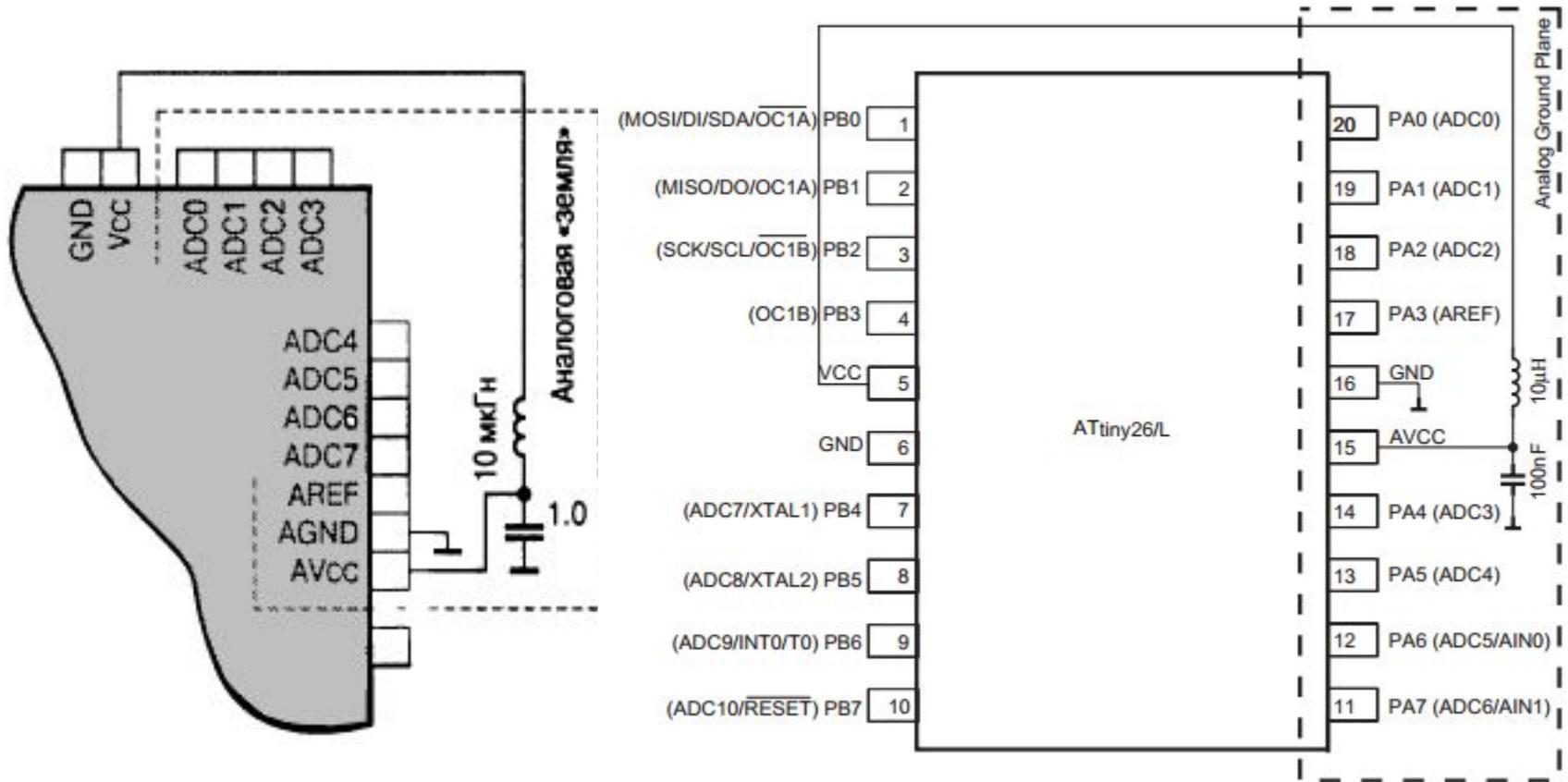
Работа АЦП в режиме непрерывного преобразования



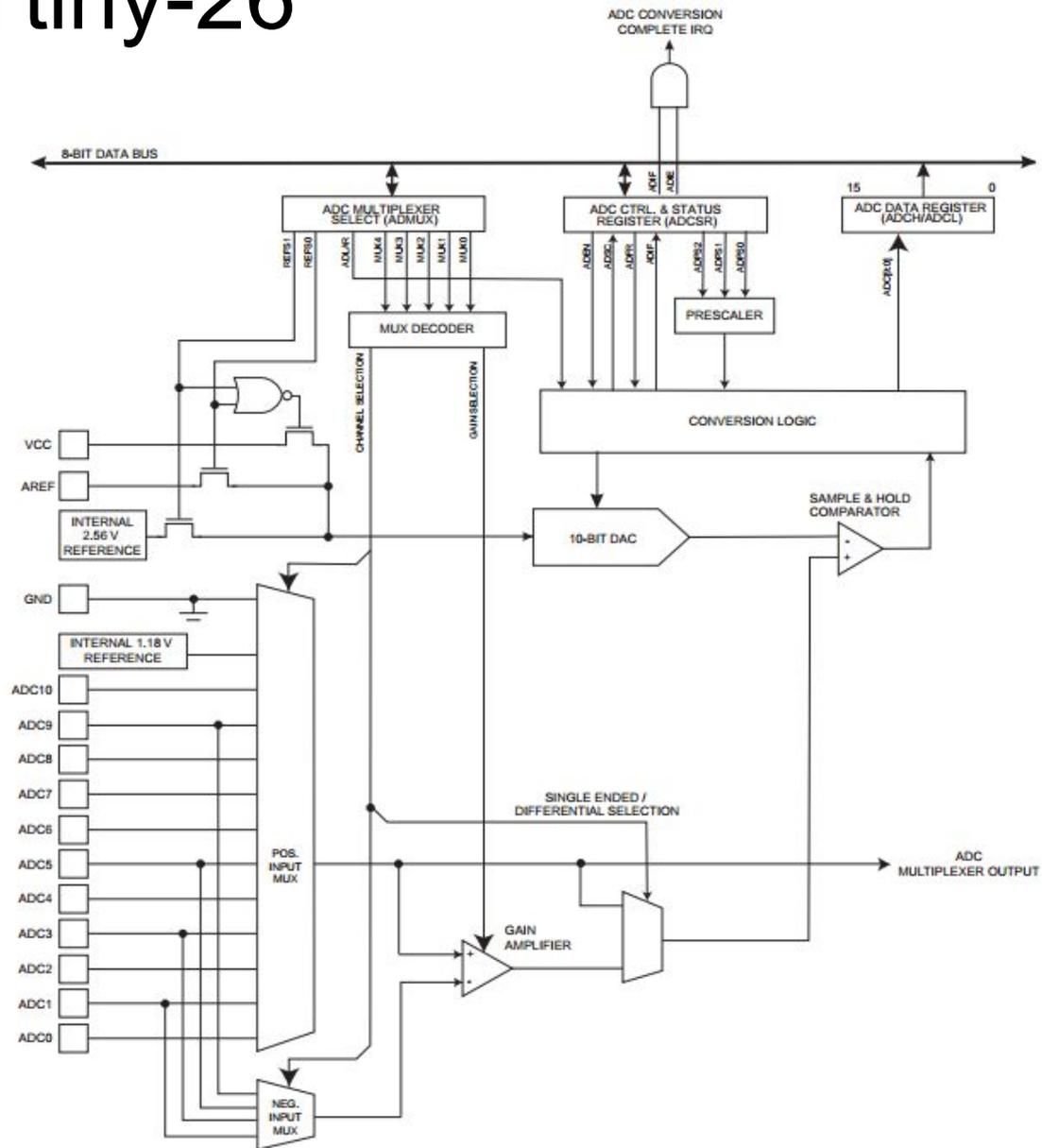
Временные диаграммы работы АЦП при первом преобразовании



Подключение цепей питания АЦП

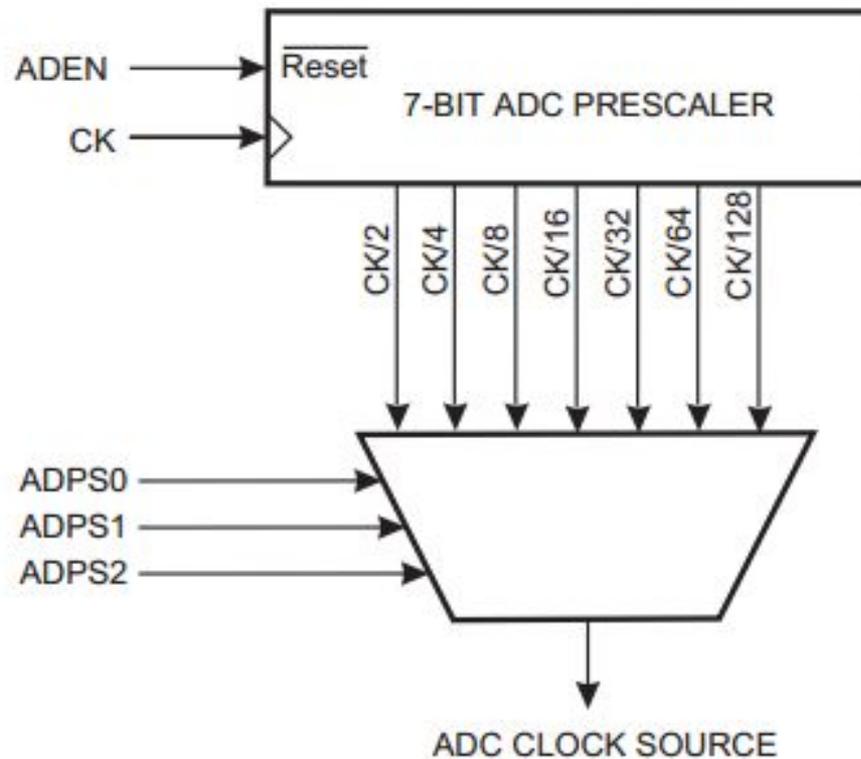


АЦП ATtiny-26



АЦП ATtiny-26 делитель частоты

максимальная частота не более 200кГц



АЦП ATtiny-26

Bit	7	6	5	4	3	2	1	0	
\$07 (\$27)	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	ADMUX
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

REFS1	REFS0	Voltage Reference Selection
0	0	AVCC
0	1	AREF (PA3), Internal Vref turned off.
1	0	Internal Voltage Reference (2.56 V), AREF pin (PA3) not connected.
1	1	Internal Voltage Reference (2.56 V) with external capacitor at AREF pin (PA3).

ADLAR = 0

Bit	15	14	13	12	11	10	9	8	
\$05 (\$25)	-	-	-	-	-	-	ADC9	ADC8	ADCH
\$04 (\$24)	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0	ADCL
	7	6	5	4	3	2	1	0	

ADLAR = 1

Bit	15	14	13	12	11	10	9	8	
\$05 (\$25)	ADC9	ADC8	ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADCH
\$04 (\$24)	ADC1	ADC0	-	-	-	-	-	-	ADCL
	7	6	5	4	3	2	1	0	

АЦП ATtiny-26

MUX4..0	Single Ended Input	Positive Differential Input	Negative Differential Input	Gain
00000	ADC0	N/A	N/A	N/A
00001	ADC1			
00010	ADC2			
00011	ADC3			
00100	ADC4			
00101	ADC5			
00110	ADC6			
00111	ADC7			
01000	ADC8			
01001	ADC9			
01010	ADC10			
01011	N/A			
01100		ADC0	ADC1	1x
01101 ⁽¹⁾		ADC1	ADC1	20x
01110		ADC2	ADC1	20x
01111		ADC2	ADC1	1x
10000	N/A	ADC2	ADC3	1x
10001 ⁽¹⁾		ADC3	ADC3	20x
10010		ADC4	ADC3	20x
10011 ⁽¹⁾		ADC4	ADC3	1x
10100	N/A	ADC4	ADC5	20x
10101		ADC4	ADC5	1x
10110 ⁽¹⁾		ADC5	ADC5	20x
10111		ADC8	ADC5	20x
11000		ADC8	ADC5	1x
11001	N/A	ADC8	ADC9	20x
11010		ADC8	ADC9	1x
11011 ⁽¹⁾		ADC9	ADC9	20x
11100		ADC10	ADC9	20x
11101		ADC10	ADC9	1x
11110	1.18V (V _{BG})	N/A		
11111	0V (GND)			

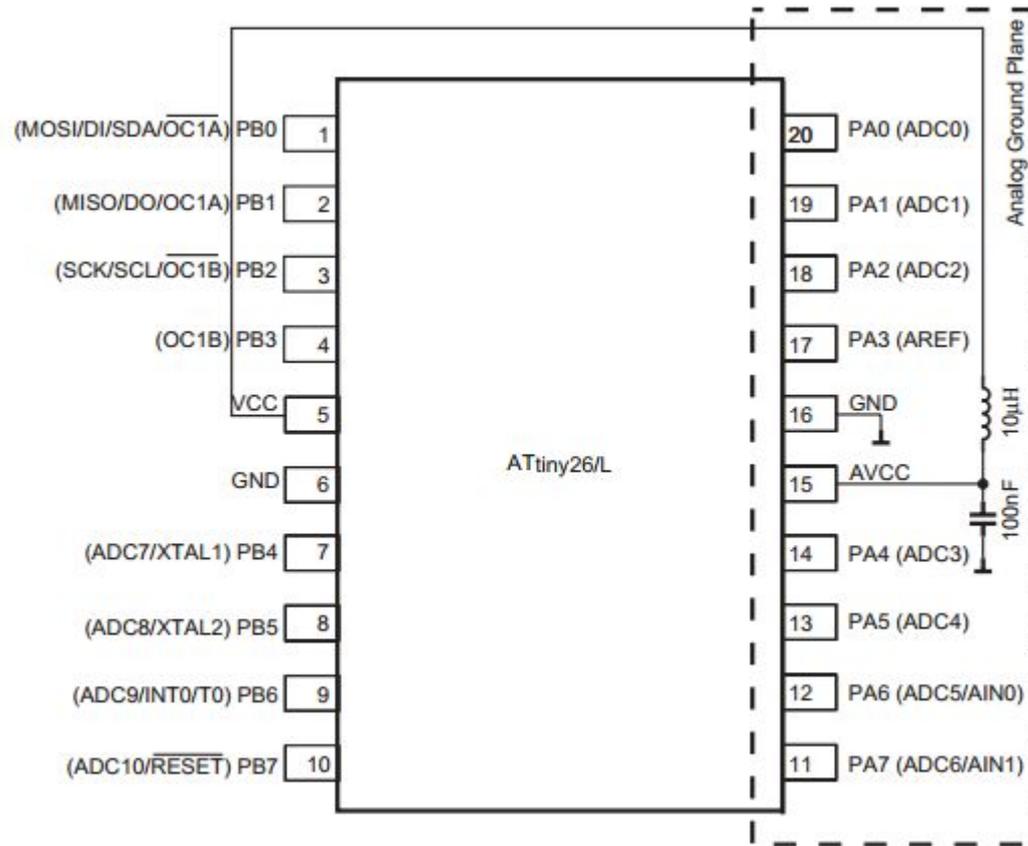
АЦП ATtiny-26

Bit	7	6	5	4	3	2	1	0	
\$06 (\$26)	ADEN	ADSC	ADFR	ADIF	ADIE	ADPS2	ADPS1	ADPS0	ADCSR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

- **Bit 7 – ADEN: ADC Enable**
- **Bit 6 – ADSC: ADC Start Conversion**
- **Bit 5 – ADFR: ADC Free Running Select**
- **Bit 4 – ADIF: ADC Interrupt Flag**
- **Bit 3 – ADIE: ADC Interrupt Enable**

ADPS2	ADPS1	ADPS0	Division Factor
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

АЦП ATtiny-26



АЦП ATtiny-26

```
reti          ; Analog Comparator handler  
rjmp         ADC0 ; ADC Conversion Handler
```

RESET:

```
ldi          temp1,0b00100100 ; АЦП работает по каналам 0,1,2  
out          ADMUX,temp1      ;  
ldi          temp1,0b11001011 ; АЦП запущен  
out          ADCSR,temp1      ;
```

-----*

; Прерывание по АЦП

ADC0:

```
in           temp2,SREG        ;  
push         temp2            ;
```

```
ldi          temp2,0b10000011  ;  
out          ADCSR,temp2      ;
```

```
in           temp3,ADCL        ; Только такой порядок чтения менять его нельзя  
in           temp2,ADCH        ;
```

ADC0_W:

```
ldi          temp2,0b00111111; замыкание на землю  
out          ADMUX,temp2      ;
```

```
ldi          temp2,0b11001011 ; АЦП запущен  
out          ADCSR,temp2      ;
```

```
pop          temp2            ;  
out          SREG,temp2       ;
```

```
reti          ;
```