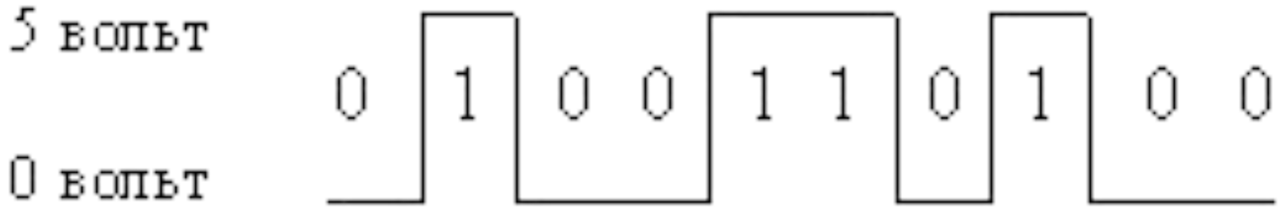
Логические основы компьютера

Математический аппарат алгебры логики очень удобен для описания того, как функционируют аппаратные средства компьютера, поскольку основной системой счисления в компьютере является двоичная, в которой используются цифры 1 и 0, а значений логических переменных тоже два: “1” и “0”.

1) одни и те же устройства компьютера могут применяться для обработки и хранения как числовой информации, представленной в двоичной системе счисления, так и логических переменных;
2) на этапе конструирования аппаратных средств алгебра логики позволяет значительно упростить логические функции, описывающие функционирование схем компьютера, и, следовательно, уменьшить число элементарных логических элементов, из десятков тысяч которых состоят основные узлы компьютера.

Единица кодируется более высоким уровнем напряжения, чем ноль, например:



Устройства, фиксирующие два устойчивых состояния, называются **бистабильными**.

Логические элементы - схемы, преобразующие сигналы только двух фиксированных напряжений электрического тока (бистабильные).

Логический элемент компьютера (вентиль)— это часть электронной логической схемы, которая реализует элементарную логическую функцию.

Вентиль - это устройство, которое выдает результат булевой операции от введенных в него данных (сигналов).

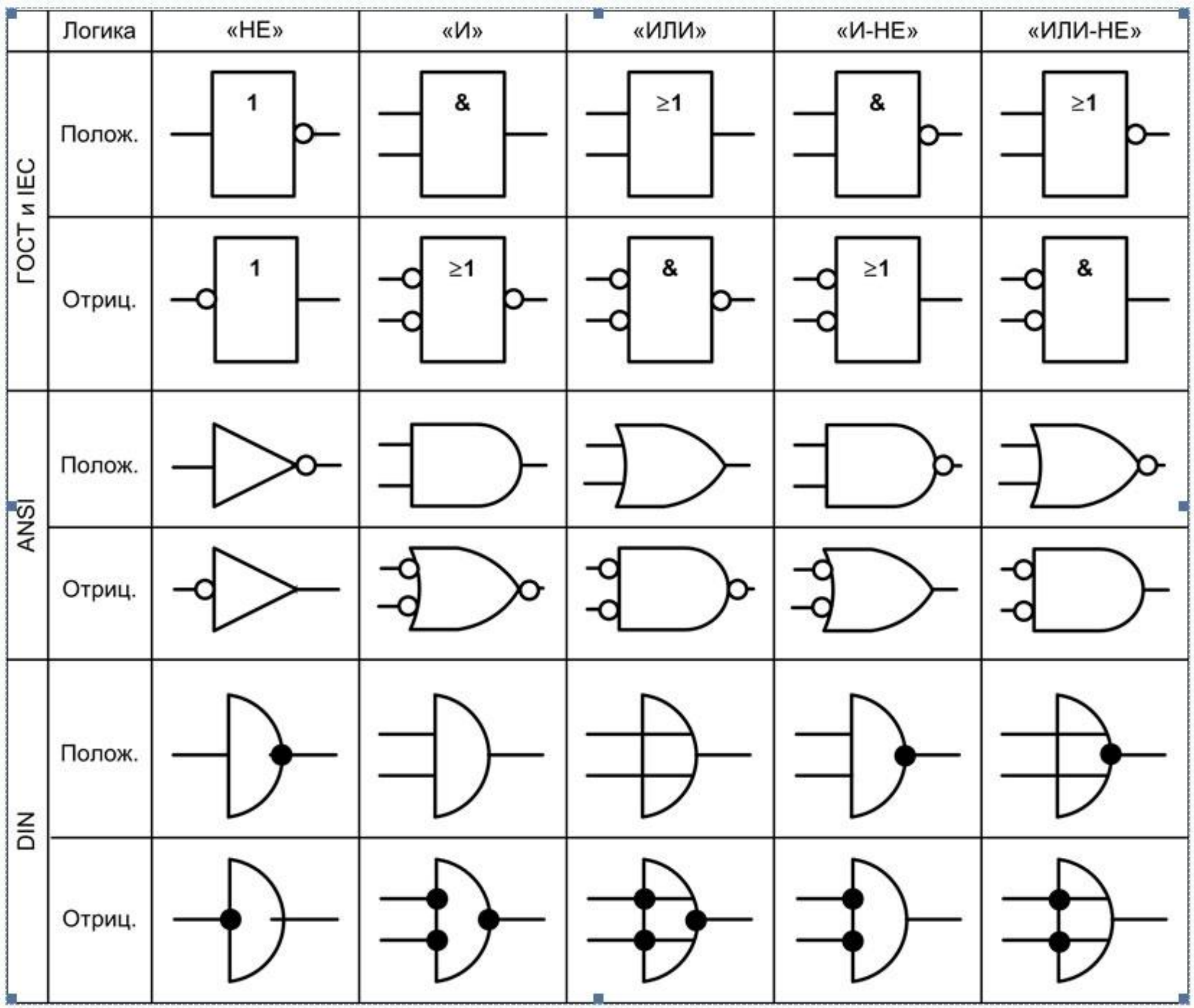
Логические основы устройства компьютера

Логическими элементами компьютеров являются электронные схемы И, ИЛИ, НЕ, И-НЕ , ИЛИ-НЕ, исключающее ИЛИ, Исключающая ИЛИ-НЕ.

Преобразование сигнала логическими элементами задаётся таблицей состояний (идентична таблице истинности)

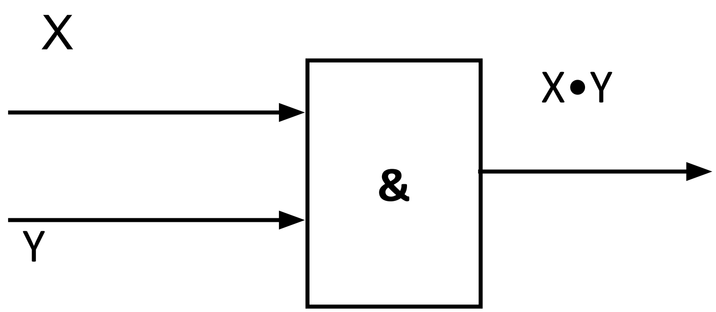
Каждый логический элемент имеет свое условное обозначение, которое выражает его логическую функцию, но не указывает на то, какая именно электронная схема в нем реализована. Это упрощает запись и понимание сложных логических схем.

Для обозначения логических элементов используется несколько стандартов: ANSI – американский, DIN – европейский, IEC – международный, ГОСТ – российский.



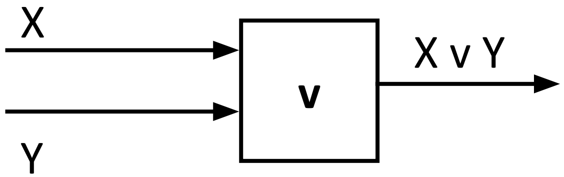
Работу логических элементов описывают с помощью таблиц состояний (таблиц истинности).

Логический элемент И



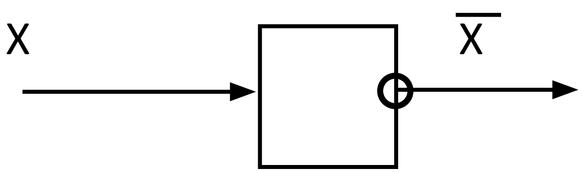
X	Y	X•Y
0	0	0
0	1	0
1	0	0
1	1	1

Логический элемент ИЛИ



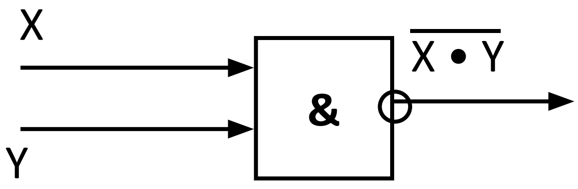
X	Y	X v Y
0	0	0
0	1	1
1	0	1
1	1	1

Логический элемент НЕ



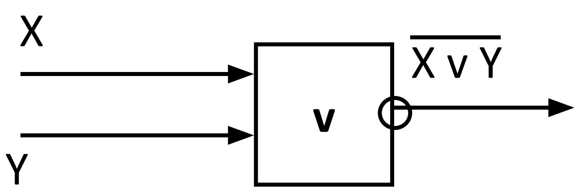
X	$\overline{X}$
0	1
1	0

Логический элемент И-НЕ



X	Y	$\overline{X \bullet Y}$
0	0	1
0	1	1
1	0	1
1	1	0

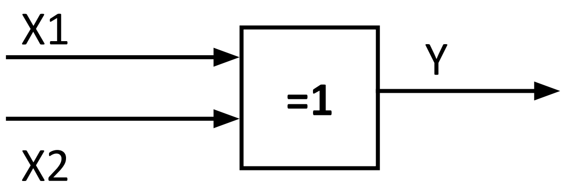
Логический элемент ИЛИ-НЕ



X	Y	$\overline{X \vee Y}$
0	0	1
0	1	0
1	0	0
1	1	0

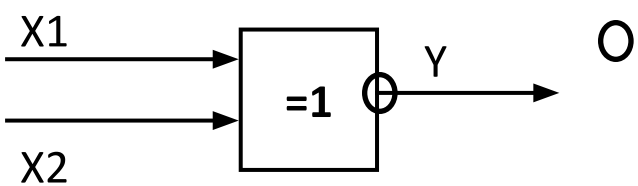
Логический элемент Исключающее ИЛИ (функция неравнозначности или сумма по модулю)

Записывается в виде $Y = X1 \oplus X2 = \overline{X1} \& X2 \; \& \; X1 \& \overline{X2}$



X1	X2	Y
0	0	0
0	1	1
1	0	1
1	1	0

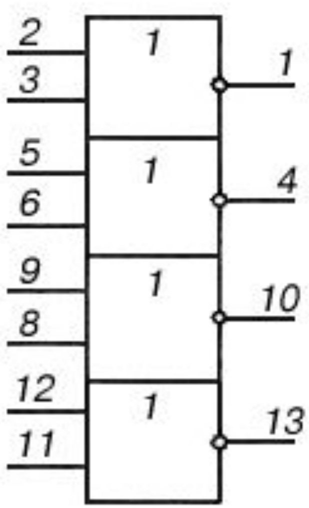
Логический элемент Исключающее ИЛИ-НЕ (функция равнозначности - эквиваленция)

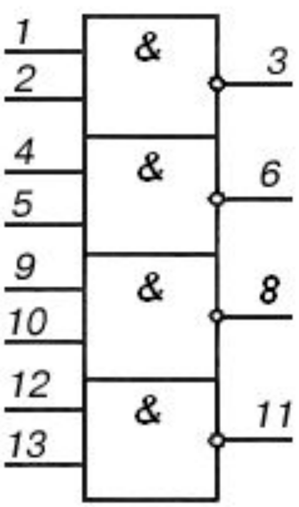


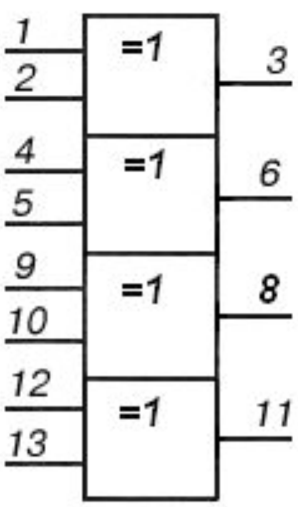
X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	1

Интегральные логические элементы выпускаются в стандартных корпусах с 14 или 16 выводами. Один вывод используется для подключения источника питания, еще один является общим для источников сигналов и питания. Оставшиеся 12 (14) выводов используют как входы и выходы логических элементов. В одном корпусе может находится несколько самостоятельных логических элементов.

Цоколевка (нумерация выводов) некоторых микросхем.







Задачи на логические схемы: синтез и анализ логических схем.

Задачи анализа логических схем

Определение функции *f*, реализуемой заданной логической схемой

Порядок действий:

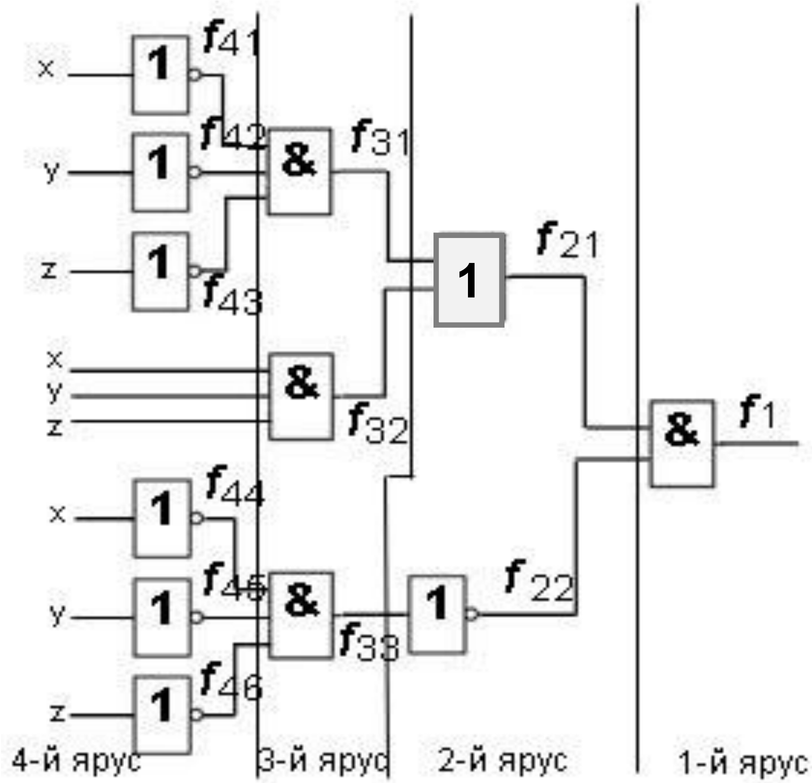
1. Логическая схема разбивается на ярусы, ярусам присваиваются последовательные номера.

2. Выводы каждого логического элемента обозначаются названием искомой функции, снабжённым цифровым индексом, где первая цифра – номер яруса, а остальные – порядковый номер элемента в ярусе.

3. Для каждого элемента записывается аналитическое выражение, связывающее его выходную функцию с входными переменными. Выражение определяется логической функцией, реализуемой данным логическим элементом.

4. Производится подстановка одних выходных функций через другие, пока не получится булева функция, выраженная через входные переменные.

Найти булеву функцию логической схемы и составить таблицу истинности:



$f_1=f_{21}\ \&\ f_{22}$

$f_{21}=f_{31}\ \mathrm{v}\ f_{32}$ $\quad f_{22}=\overline{f_{33}}$

$f_{31}=\overline{f_{41}}\ \&\ \overline{f_{42}}\ \&\ \overline{f_{43}}$

$f_{32}=x\ \&\ y\ \&\ z$

$f_{33}=\overline{f_{44}}\ \&\ \overline{f_{45}}\ \&\ \overline{f_{46}}$

$f_{41}=\overline{x},\ f_{42}=\overline{y},\ f_{43}=\overline{z}$

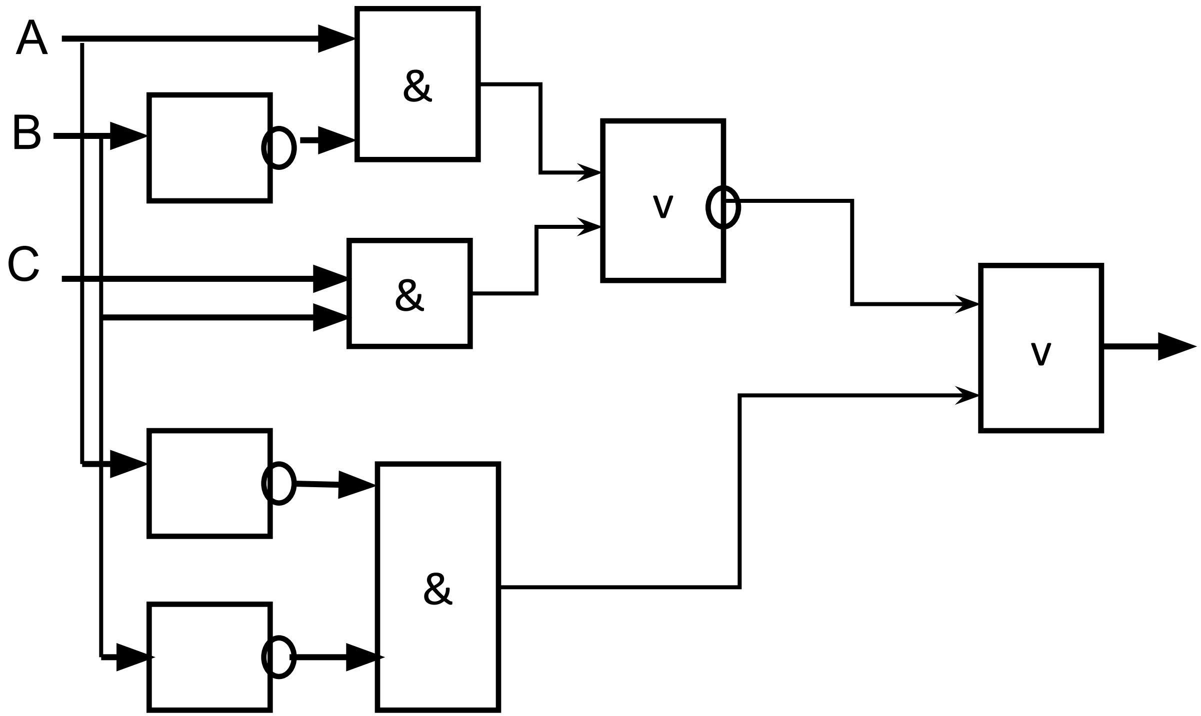
$f_{44}=\overline{x},\ f_{45}=\overline{y},\ f_{46}=\overline{z}$

Записываем функции, подставляя переменные:

$f_{21}=(\overline{x}\ \&\ \overline{y}\ \&\ \overline{z})\ \mathrm{v}\ (x\ \&\ y\ \&\ z)$ $\qquad f_{22}=\overline{(\overline{x}\ \&\ \overline{y}\ \&\ \overline{z})}$

$F=f_1=((x\ \&\ y\ \&\ z)\ \mathrm{v}\ (x\ \&\ y\ \&\ z))\ \&\ \overline{(\overline{x}\ \&\ \overline{y}\ \&\ \overline{z})}$

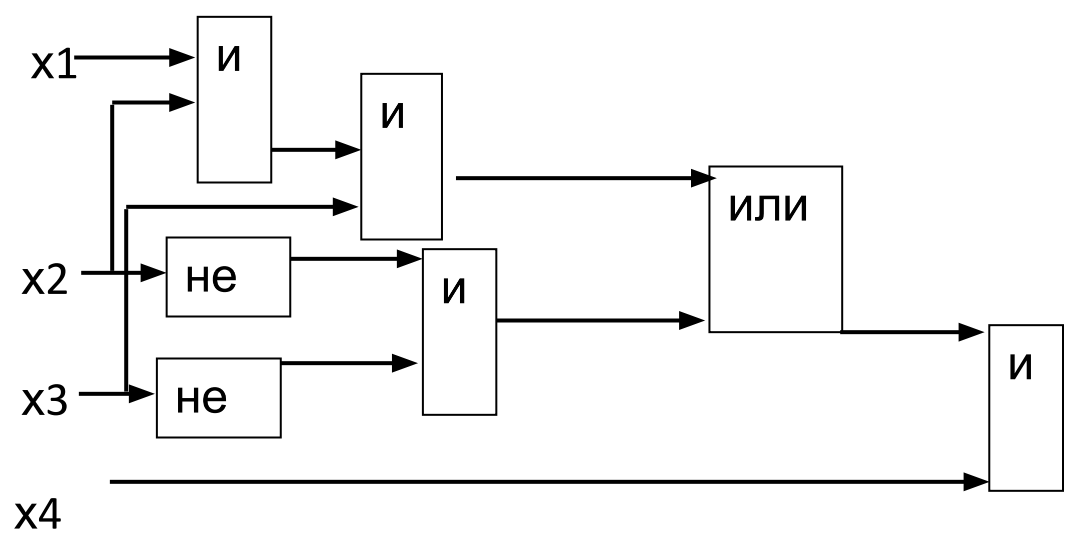
Записать логическое выражение по данной логической схеме



¬(A&¬B v C&B) v ¬A&¬B

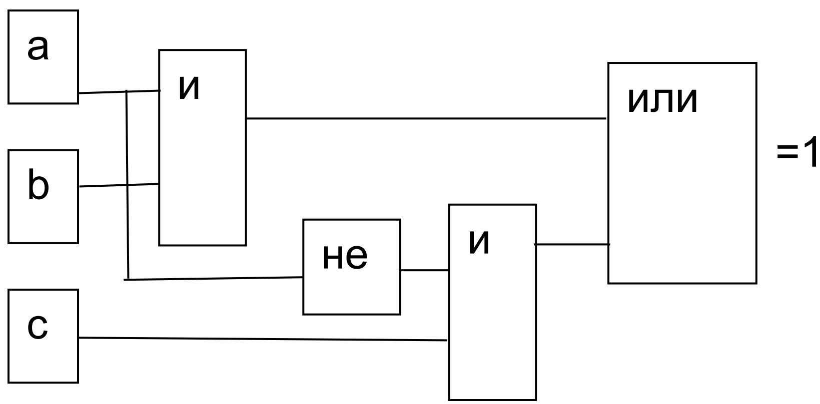
Синтез логической схемы: при заданных входных переменных и известной выходной функции спроектировать логическое устройство, которое реализует эту функцию

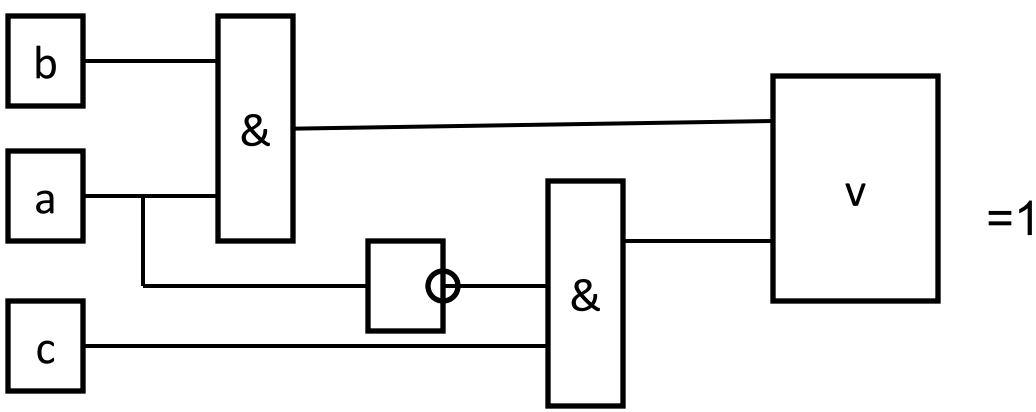
x4 и (x1 и x2 и x3 или не x2 и не x3)



Построить логическую схему устройства, реализующего функцию при a=1, b=1, c=1:

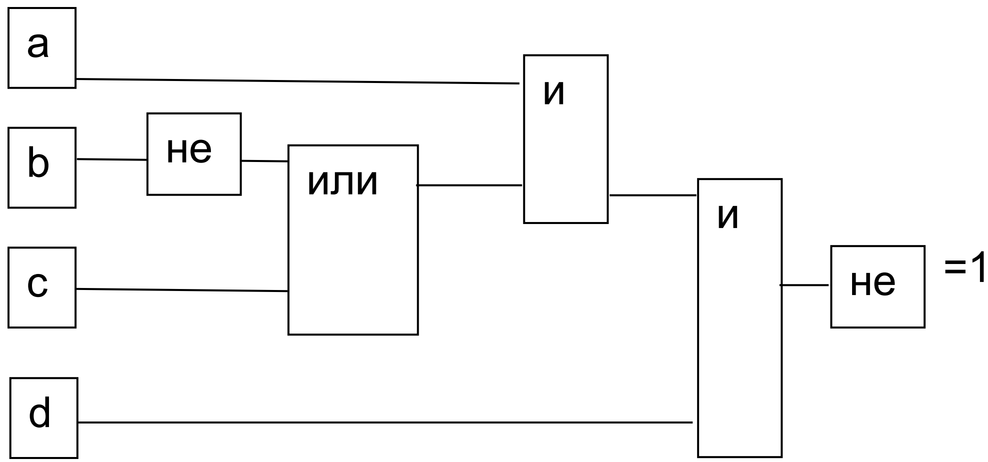
a и *b* или не *a* и *c*

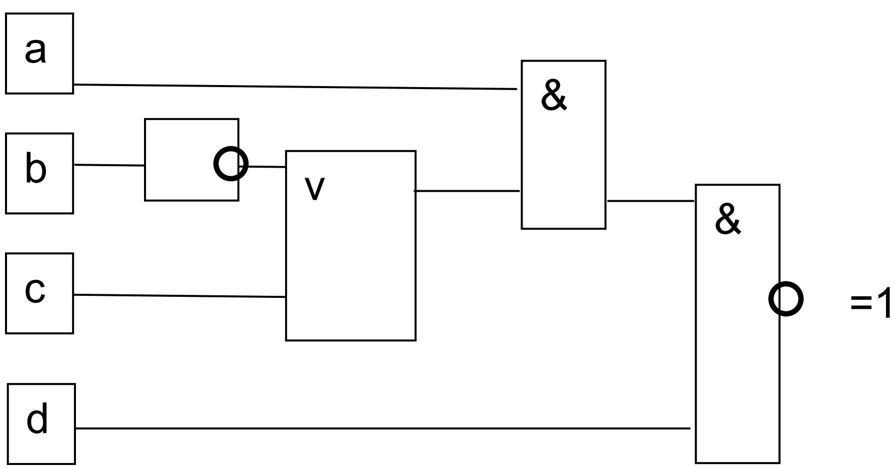




Построить логическую схему устройства, реализующего функцию при a=0, b=1, c=1, d=1:

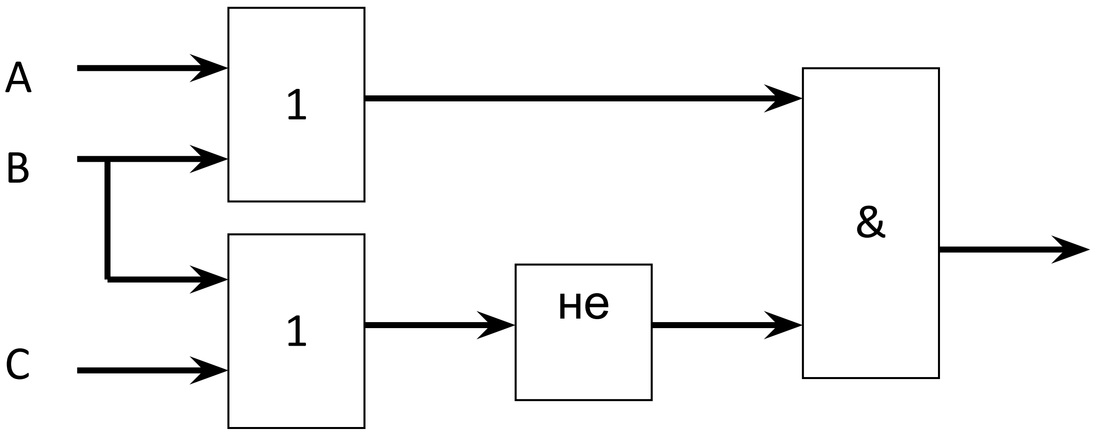
не (*a* и (не *b* или *c*) и *d*)

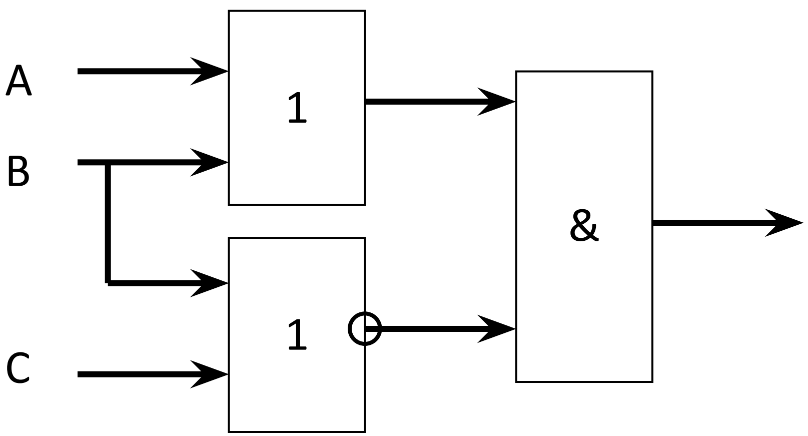




Даны логические величины: A=1, B=0, C=1:

$(A \vee B) \ \& \ \overline{(B \vee C)}$ построить схему

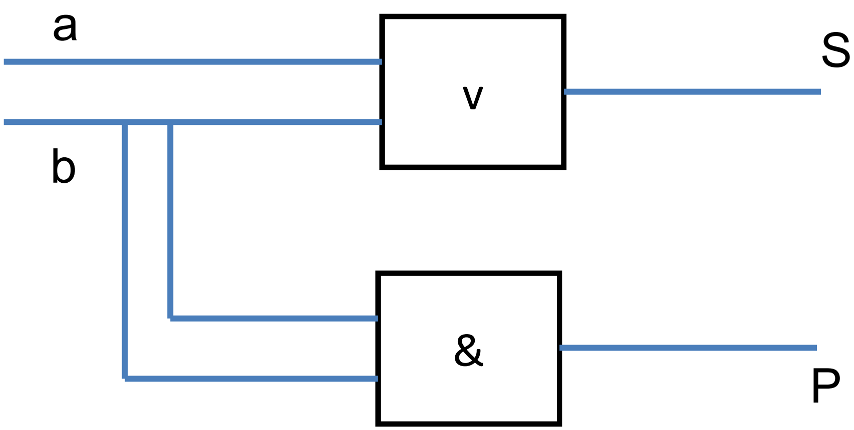




Сумматор и полусумматор

Сумматор и полусумматоры – логические операционные узлы, выполняющие **арифметическое** сложение двоичных чисел.

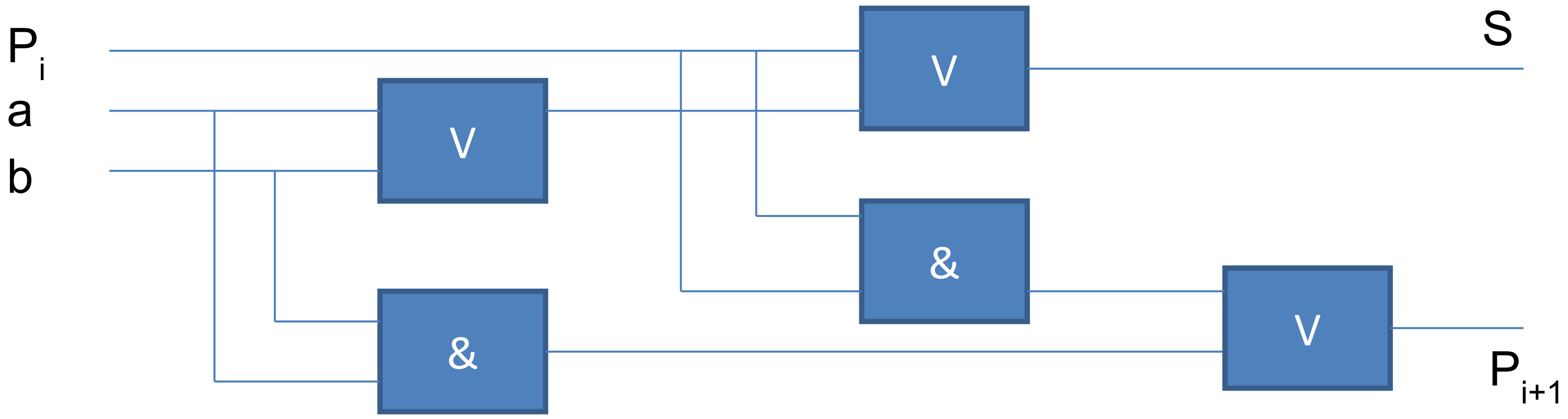
Полусумматор: два входа и два выхода (перенос разряда)



a – первое слагаемое
b – второе слагаемое
S – сумма разряда
P - перенос в следующий разряд

слагаемые		перенос	сумма
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

С**умматор** учитывает перенос из предыдущего разряда, поэтому имеет не два, а три входа.



a – первое слагаемое
b – второе слагаемое
S – сумма разряда
P_i – перенос из младшего разряда
P_{i+1} – перенос в старший разряд

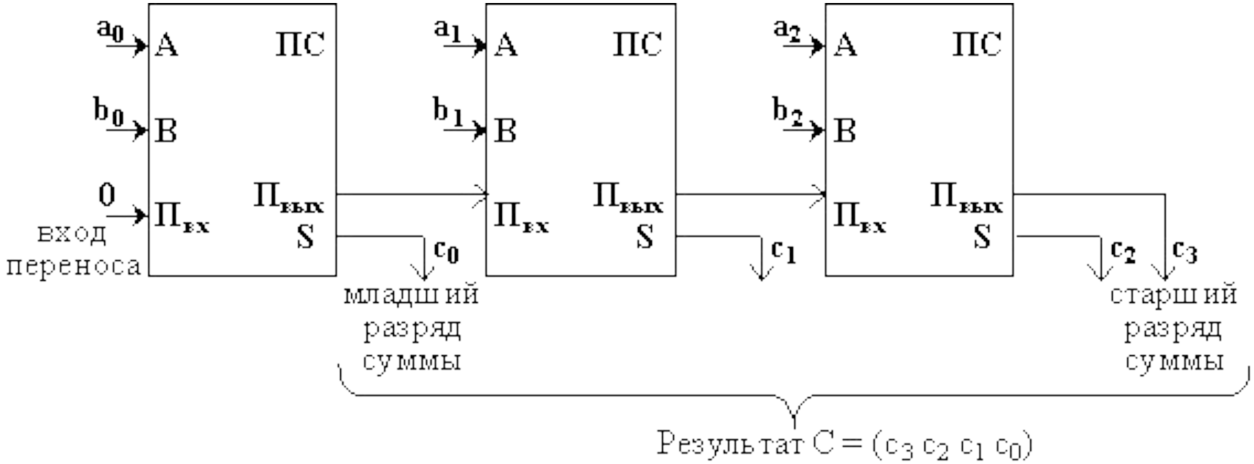
По количеству одновременно обрабатываемых разрядов складываемых чисел:

- одноразрядные
- многоразрядные.

По числу входов и выходов одноразрядных двоичных сумматоров:

- четвертьсумматоры
- полусумматоры (2 входа, 2 выхода: реализует арифметическую сумму в данном разряде, перенос в следующий разряд);
- полные одноразрядные двоичные сумматоры (3 входа, 2 выхода: аналогично полусумматору).

Многоразрядный двоичный сумматор предназначен для сложения многоразрядных двоичных чисел и представляет собой комбинацию одноразрядных сумматоров,



Полный одноразрядный двоичный сумматор - устройство с тремя входами и двумя выходами

входы			Выходы	
Первое слагаемое	Второе слагаемое	Перенос	Сумма	Перенос
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

При сложении двоичных слов длиной два и более бит, используется последовательное соединение таких сумматоров. Для двух соседних сумматоров выход переноса одного сумматора является входом для другого.

Границы представления целых чисел

В зависимости от количества разрядов ячейки памяти границы представления целых чисел будут различными.

Разрядность	8	16	32
Минимум (без знака)	**0**	**0**	**0**
Максимум (без знака)	**255**	**65 535**	**4 294 967 295**
Минимум (со знаком)	**- 128**	**- 32 768**	**- 2 147 483 648**
Максимум (со знаком)	**127**	**32 767**	**2 147 483 647**

В ЭВМ применяются две формы представления чисел:

- естественная форма или форма с фиксированной запятой (точкой);
- нормальная форма или форма с плавающей запятой (точкой);

Целые числа, как знаковые, так и беззнаковые, хранятся в естественной форме или в формате с **фиксированной точкой** (запятой).

Нормальная форма или форма с плавающей точкой

С плавающей запятой числа изображаются в виде:

$a = \pm M * P^{\pm q}$

где M – мантисса числа (правильная дробь в пределах $0{,}1 \le M < 1$), q – порядок числа (целое), P – основание системы счисления.

Например: $32{,}54 = 0{,}3254 \times 10^{2}$; $0{,}0036 = 0{,}36 \times 10^{-2}$; $-108{,}2 = -0{,}1082 \times 10^{3}$

Решить:

1. Привести к нормализованному виду числа, оставляя их в тех же системах счисления, в которых они записаны:

а) -0.000001011101_2; в) 100.01_2;
б) 987654321_{10}; г) -0.001502_8;

2. Запишите в естественной форме с фиксированной запятой следующие нормализованные числа:

а) $0.1011_2 \cdot 2^1$; б) $0.1011_2 \cdot 2^{11}$;
в) $0.12345_{10} \cdot 10^{-3}$; г) $-0.40065_8 \cdot 8^{-4}$;

Экспоненциальный формат

Экспоненциальная запись представляют в виде **MEp**, где:
M — мантисса,
E (exponent), означающая «*10^» («…умножить на десять в степени…»),
p — порядок.

Например: 1, 602176565E -19= 1, 602176565$\cdot 10^{-19}$ (элементарный заряд)

1,380648524E -23= 1,380648524$\cdot 10^{-23}$ (Постоянная Больцмана)

6,02214129e23 = 6,02214129$\cdot 10^{23}$ (число Авогадро)

Н**аучный** (**SCIENTIFIC**) формат :

- для мантиссы **M** должно выполняться неравенство **0 < |M| < 1**;
- значение порядка **P** любое целое.

Инженерный (**ENGINERING**) формат:

- мантисса **M** формируется с целой и дробной (если необходимо) частями, причем целая часть содержит не более трех значащих цифр так, чтобы значение порядка **P** было равным максимальному возможному числу, кратному трем.

Например, дано число **31450000**:

научный формат: экспоненциальная запись **0,3145E8**
инженерный формат: экспоненциальная запись **31,45E6**

Решить:

1) 3,567E-6= 0,000003567

2) 3,567E9= 3567000000

3) 749200000000=7,492e11 =0,7492e12 =74,92e10

4) 0,000000000012= 1,2e-11 =0,12e-10 =12,0e-12

Максимальное **255**

1	1	1	1	1	1	1	1

Максимальное знаковое число **127**

0	1	1	1	1	1	1	1

Минимальное знаковое число **-128**

1	1	1	1	1	1	1	1

Отрицательные целые числа представляются в ЭВМ с помощью **дополнительного кода**.

- Прямой код;
- Обратный код;
- Дополнительный код

Например: записать дополнительный код отрицательного числа -2002 для 16-разрядного компьютерного представления.

Прямой код: $|-2002_{10}|=2002_{10}=0000011111010010_2$

Обратный код: 1111100000101101_2

Дополнительный код: 1111100000101110_2

Решить:

1. Запишите следующие двоичные числа в прямом, обратном и дополнительном коде для 8-разрядной ячейки:
а) –1000; б) –11101; в) –1; г) –1111111;

прямой	00001000	00011101	00000001	01111111
обратный	11110111	11100010	11111110	10000000
дополнительный	11111000	11100011	11111111	10000001

2. Запишите дополнительный код числа -86 десятичной системы счисления для 8-ми разрядной ячейки.

01010110 10101001 10101010

3. Записать дополнительный код для 16-разрядной ячейки:

-129_{10} 1111111101111111

-312_{10} 1111111011001000